



AK7754

## Stereo CODEC + MIC/HP-AMP 内蔵 Audio DSP

## 概 要

AK7754は2つのオーディオI/F、マイク、ヘッドフォンアンプを内蔵したデジタルシグナルプロセッサ(DSP)です。DSPは1536step (48kHzサンプリング時)の並列演算能力を持ち、当社で開発したハンズフリー技術を実装可能で、高度なノイズ、エコーキャンセル機能を実現できます。また96kbitの遅延用RAMはサラウンド処理や様々な音響効果の再現、パラメトリックイコライザを実現させます。RAMベースDSPのため、ユーザーの要望に合わせて様々な組み合わせのプログラミングが可能です。DSPの入力部にはSRCが内蔵され、異なるサンプルレートの入力ソースをミキシングする事が可能です。小型の48pin QFNパッケージに実装され基板スペースを削減します。

## 特 長

## □ DSP部:

- データ幅: 24-bit (24bit 浮動小数点对応)
- 最速マシンサイクル: 13.6 ns (1536step/fs fs=48kHz; 9216step/fs fs=8kHz)
- 乗算器: 20 x 16 → 36-bit (倍精度演算可)
- 除算器: 20 / 20 → 20-bit
- ALU: 40bit算術演算 (overflow margin 4bit) 24bit 浮動小数点算術・論理演算
- プログラムRAM: 2048 x 36-bit
- 係数 RAM: 2048 x 16-bit
- データRAM: 1024 x 24-bit (24bit 浮動小数点对応)
- オフセットレジスタ 32 x 12-bit
- 遅延用RAM1: 3072 x 24bit
- 遅延用RAM2: 2048 x 12bit
- サンプリング周波数: fs = 8.0kHz ~ 48kHz
- マスタ/スレーブ動作
- マスタクロック:1536fs  
(PLLにより内部で32fs, 48fs, 64fs, 128fs, 256fs, 384fsから生成)

## □ Two Digital Interfaces (I/F 1, I/F 2)

- デジタル信号入力ポート(4ch) 前詰め24bit/後詰め24, 20, 16bit及びI<sup>2</sup>Sフォーマット対応
- デジタル信号出力ポート(6ch) 前詰め24bit/後詰め24, 20, 16bit及びI<sup>2</sup>Sフォーマット対応
- Short / Long Frame
- 24 bit linear, 8 bit A-law, 8 bit  $\mu$ -law

## □ ステレオ24bitADC:

- サンプリング周波数: fs = 8kHz ~ 48kHz
- ADC特性 S/(N+D): 82dB, DR, S/N: 89dB
- 3系統アナログ入力セレクタ(差動、シングルエンド入力)
- チャンネル独立マイク、ラインアナログゲインアンプ(0dB, 9dB~27dB, 3dBstep)
- チャンネル独立デジタルボリューム内蔵(24dB ~ -103dB, 0.5dB Step, Mute)
- DCオフセットキャンセル用デジタルHPF

## □ デジタルマイクI/F

- ステレオ24bitDAC
  - サンプリング周波数:  $f_s = 8\text{kHz} \sim 48\text{kHz}$
  - デジタルボリューム内蔵(12dB ~ -115dB, 0.5dB Step, Mute)
  - デジタルディエンファシスフィルタ ( $t_c=50/15\mu\text{s}$ ,  $f_s=32\text{kHz}$ , 44.1kHz, 48kHz)
- ライン出力
  - シングルエンド、差動出力
  - S/(N+D): 91dB, DR, S/N: 96dB
  - ステレオアナログボリューム内蔵(+0 ~ -28dB, 2.0dB Step, Mute)
- ボリューム内蔵 ステレオヘッドフォンアンプ
  - 定格出力: 27mW/ch @16
  - HP-Amp特性 S/(N+D): 70dB, S/N: 89dB
  - ステレオアナログボリューム内蔵(+0 ~ -50dB, 1.0/2.0/4.0dB Step, Mute)
  - 電源ON/OFF時クリックノイズフリー
- SRC部
  - 2ch x 1系統
  - 入力サンプリング周波数: 8KHz ~ 96KHz
  - 出力サンプリング周波数: 8KHz ~ 48KHz
- アナログバイパスモード
  - バイパスアンプ(0dB ~ -21dB, 3dB step)
- 出力ミキサー
- $\mu\text{P}$ インタフェース : I<sup>2</sup>Cバス(400KHz Fast-Mode)
- 電源電圧:
  - アナログ AVDD: 3.0V ~ 3.6V (typ.3.3V)
  - デジタル1 DVDD: 3.0V ~ 3.6V (typ.3.3V)
  - デジタル2 DVDD18: 1.7V ~ 1.9V (typ.1.8V)
  - HP-Amp HVDD: 3.0V ~ 3.6V (typ.3.3V)
- 動作温度範囲: -20°C ~ 85°C
- パッケージ: 48pin QFN (0.5mm pitch)

■ ブロック図

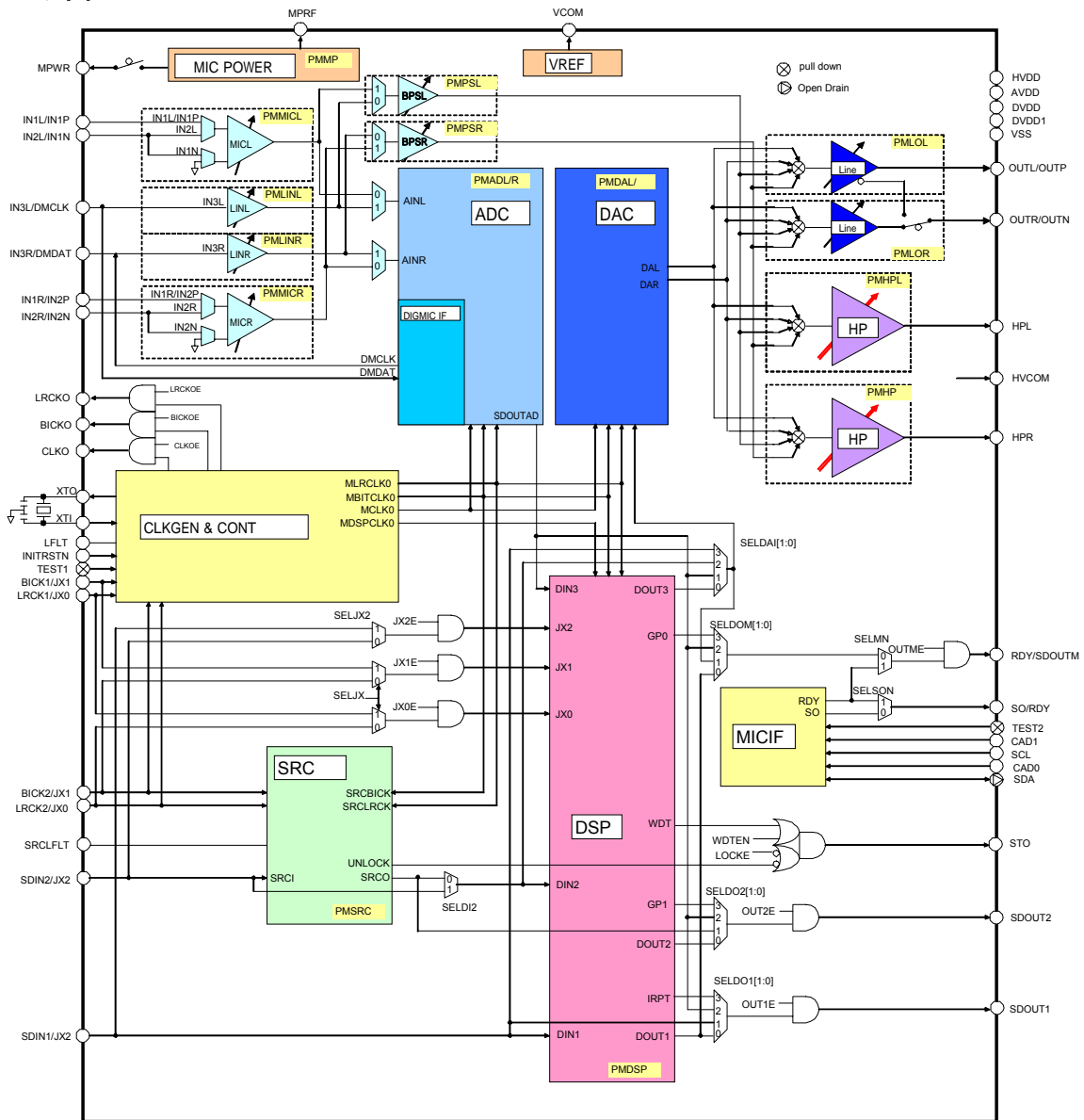
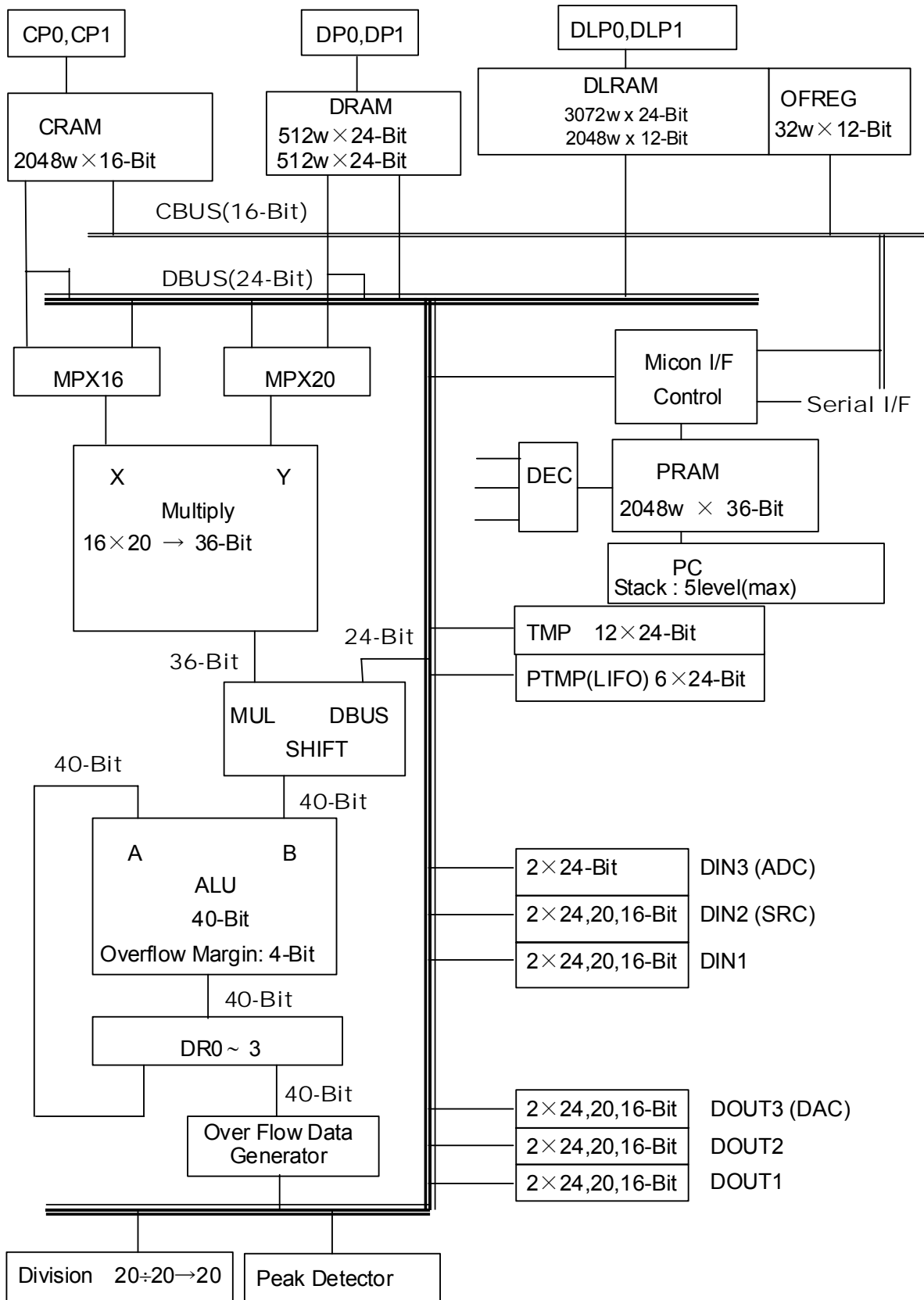


Figure 1. 全体ブロック図

■ DSP部ブロック図



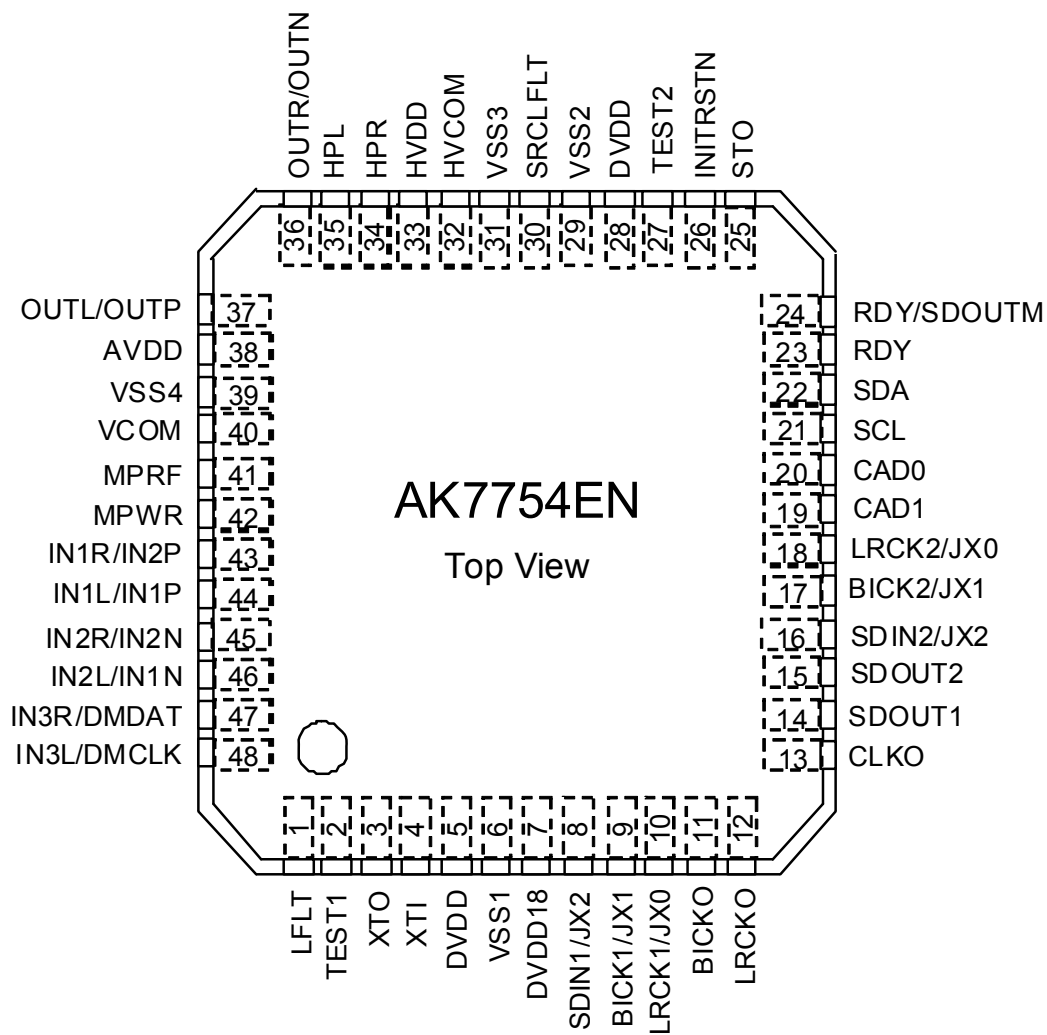
■ オーダリングガイド

AK7754EN  
AKD7754

-20 ~ +85°C  
評価ボード

48pin QFN (0.5mm pitch)

■ ピン配置図



## ピン/機能

No.	ピン名称	I/O	機能	分類
1	LFLT	O	PLL用C,R接続端子 VSS4pinとの間に抵抗とコンデンサを接続してください。 イニシャルリセット時の出力は“L”です。	アナログ出力
2	TEST1	I	テスト1ピン VSS1に接続して下さい(プルダウン抵抗付)	テスト
3	XTO	O	発振回路接続ピン 水晶振動子を使用する場合、水晶振動子をXTI pinとXTO pinに接続します。外部クロックを使用する場合はオープンにしてください。 イニシャルリセット時の出力はHi-Zです。	システム クロック
4	XTI	I	発振回路入力ピン/Master Clock input CKM[2:0] bits =4h,5h,6h,7hの時使用します 水晶振動子を使用する場合は、水晶振動子をXTI PinとXTO Pinに接続します。水晶振動子を使用しない場合は、外部クロックをXTI Pinに 入力します。 CKM[2:0] bits = 0h,1h,2hの時は”L”を入力してください。	
5	DVDD	-	デジタル部電源ピン 3.0V~3.6V	電源
6	VSS1	-	グランドピン 0V	
7	DVDD18	-	デジタル部電源ピン 1.7V~1.9V	
8	JX2	I	外部条件ジャンプ2ピン(JX2E bit = “1”)	外部条件
	SDIN1	I	シリアルデータ入力1ピン	データI/F
9	JX1	I	外部条件ジャンプ1ピン(JX1E bit = “1”)	外部条件
	BICK1	I	シリアルビットクロック入力1ピン	データI/F
10	JX0		外部条件ジャンプ0ピン(JX0E bit = “1”)	外部条件
	LRCK1	I	LRチャンネル選択入力1ピン	データI/F
11	BICKO	O	シリアルビットクロック出力ピン(BICKOE bit = “1”) イニシャルリセット時の出力は“L”です。	システム クロック出力
12	LRCKO	O	LRチャンネル選択出力ピン(LRCKOE bit = “1”) イニシャルリセット時の出力は“L”です。	システム クロック出力
13	CLKO	O	クロック出力(CLKOE bit = “1”) イニシャルリセット時の出力は“L”です。	システム出力
14	SDOUT1	O	シリアルデータ出力1ピン イニシャルリセット時の出力は“L”です。	データI/F
15	SDOUT2	O	シリアルデータ出力2ピン イニシャルリセット時の出力は“L”です。	データI/F
16	JX2	I	外部条件ジャンプ2ピン(JX2E bit = “1”)	外部条件
	SDIN2	I	シリアルデータ入力ピン	データI/F
17	JX1	I	外部条件ジャンプ1ピン(JX1E bit = “1”)	外部条件
	BICK2	I	シリアルビットクロック入出力ピン SRC入力用ビットクロックとして使用します。	データI/F

No.	ピン名称	I/O	機能	分類
18	JX0	I	外部条件ジャンプ0ピン(JX0E bit = "1")	外部条件
	LRCK2	I	LRチャンネル選択入出力ピン SRC用入力用チャンネル選択として使用します。	データI/F
19	CAD1	I	I <sup>2</sup> Cバスアドレス1ピン	I <sup>2</sup> C
20	CAD0	I	I <sup>2</sup> Cバスアドレス0ピン	
21	SCL	I	I <sup>2</sup> Cバスインタフェース	
22	SDA	I/O	I <sup>2</sup> Cバスクロック イニシャルリセット時の出力は"Hi-Z"です	
23	RDY	O	マイコンインタフェース用データ書き込みレディピンRDY Pin	マイコンIF
24	RDY	O	マイコンインタフェース用データ書き込みレディピン RDYpin (SELM bit = "0")	マイコンIF
	SDOUTM	O	シリアルデータモニタ用セクタ出力ピン イニシャルリセット時の出力は"L"です。 (SELM bit = "1")	
25	STO	O	ステータス出力ピン イニシャルリセット時の出力は"H"です。	ステータス
26	INITRSTN	I	イニシャルリセットピン (初期化用) 電源立ち上げ時は"L"にしてください。	リセット
27	TEST2	I	テスト2ピン DVDDに接続して下さい	テスト
28	DVDD	-	デジタル部電源ピン 3.0V~3.6V	デジタル電源
29	VSS2	-	グランドピン 0V	デジタル電源
30	SRCLFLT	O	SRC PLL用C接続ピン C=1μFをVSS2との間に接続します。 イニシャルリセット時出力は"L"です。	アナログ出力
31	VSS3	-	グランドピン 0V	アナログ電源
32	HVCOM	O	ヘッドフォン部コモン電圧出力ピン 1μFのコンデンサをVSS3との間に接続します。 外部回路には使用しないで下さい。 イニシャルリセット時の出力は"L"です。	ヘッドフォン
33	HVDD	-	ヘッドフォン電源ピン 3.0V~3.6V	アナログ電源
34	HPR	O	ヘッドフォンRch出力ピン イニシャルリセット時の出力は"L"です。	アナログ出力
35	HPL	O	ヘッドフォンLch出力ピン イニシャルリセット時の出力は"L"です。	アナログ出力
36	OUTR	O	DAC Rch アナログ出力ピン イニシャルリセット時の出力は"L"です。 (LODIF bit = "0")	アナログ出力
	OUTN	O	ライン反転出力ピン イニシャルリセット時の出力は"L"です。 (LODIF bit = "1")	
37	OUTL	O	DAC Lch アナログ出力ピン イニシャルリセット時の出力は"L"です。 (LODIF bit = "0")	アナログ出力
	OUTP	O	DAC 非反転差動アナログ出力ピン イニシャルリセット時の出力は"L"です。 (LODIF bit = "1")	
38	AVDD	-	アナログ部電源ピン 3.0V~3.6V	アナログ電源

No.	ピン名称	I/O	機 能	分 類
39	VSS4	-	グランドピン 0V	アナログ電源
40	VCOM	O	アナログ部コモン電圧出力ピン 0.1 $\mu$ Fと2.2 $\mu$ Fのコンデンサを対VSS4で接続します。 外部回路には使用しないで下さい。 イニシャルリセット時の出力は“L”です。	アナログ出力
41	MPRF	O	マイクパワー電源 リップルフィルタピン MPRFピンとVSS4の間に1 $\mu$ Fのコンデンサを接続してください。 イニシャルリセット時の出力は“H”です。	アナログ出力
42	MPWR	O	マイク用電源供給ピン イニシャルリセット時の出力は“Hi-Z”です。	アナログ出力
43	IN1R ----- IN2P	I ----- I	Rchシングルエンド入力1ピン (MDIFR bit = “0”) マイク非反転差動入力2ピン (MDIFR bit = “1”)	アナログ入力
44	IN1L ----- IN1P	I ----- I	Lchシングルエンド入力1ピン (MDIFL bit = “0”) マイク非反転差動入力1ピン (MDIFL bit = “1”)	アナログ入力
45	IN2R ----- IN2N	I ----- I	Rchシングルエンド入力2ピン (MDIFR bit = “0”) マイク反転差動入力2ピン (MDIFR bit = “1”)	アナログ入力
46	IN2L ----- IN1N	I ----- I	Lchシングルエンド入力2ピン (MDIFL bit = “0”) マイク反転差動入力1ピン (MDIFL bit = “1”)	アナログ入力
47	IN3R ----- DMDAT	I ----- I	Rch シングルエンド入力3ピン (DMIC bit = “0”) Digital Microphone data input pin (DMIC bit = “1”)	アナログ入力 ----- デジタル マイク
48	IN3L ----- DMCLK	I ----- O	Lch シングルエンド入力3ピン (DMIC bit = “0”) Digital Microphone Clock pin (DMIC bit = “1”)	アナログ入力 ----- デジタル マイク

Note: デジタル入力ピンは、オープンにしないで下さい。

### ■ 使用しないピンの処理について

使用しない入出力ピンは下記の設定を行い、適切に処理して下さい。

Classification	Pin Name	Setting
Analog	IN1L/IN1P, IN1R/IN2P, IN2L/IN1N, IN2R/IN2N, IN3L, IN3R	オープン
Digital	CLKO, BICKO, LRCKO, SDOUT1-2, SDOUTM, STO, SOUTM/RDY, XTO	オープン
	SDIN1, SDIN2, BICK1, BICK2, LRCK1, LRCK2, XTI	VSS1に接続



## 絶対最大定格

(VSS1=VSS2=VSS3=VSS4=0V: Note 1)

項目	記号	min	max	Unit
電源電圧 (AVDD=DVDD)				
Analog	AVDD	-0.3	4.3	V
Analog	HVDD	-0.3	4.3	V
Digital	DVDD	-0.3	4.3	V
Digital	DVDD18	-0.3	2.5	V
Difference(VSS1~4)	$\Delta$ GND	-0.3	0.3	V
入力電流(除: 電源ピン)	IIN	—	$\pm$ 10	mA
アナログ入力電圧 (Note 2)	VINA	-0.3	(AVDD+0.3) or 4.3	V
デジタル入力電圧 (Note 3)	VIND1	-0.3	(DVDD+0.3) or 4.3	V
動作周囲温度	Ta	-20	85	°C
保存温度	Tstg	-65	150	°C

Note 1. すべての電圧はグラウンドに対する値です。VSS1, VSS2, VSS3, VSS4 は同電位にして下さい。

Note 2. IN1L/IN1P, IN2L/IN1N, IN3L, IN1R/IN2P, IN2R/IN2N, IN3R pins. max 値は、(AVDD+0.3)V または 4.3V のどちらか低いほうです。

Note 3. デジタル入力電圧の max 値は、(DVDD+0.3)V または 4.3V のどちらか低いほうです。

注意: この値を超えた条件で使用した場合、デバイスを破壊することがあります。また、通常の動作は保証されません。

## 推奨動作条件

(VSS1=VSS2=VSS3=VSS4=0V: Note 1)

項目	記号	min	typ	max	Unit
電源電圧					
Analog	AVDD	3.0	3.3	3.6	V
Analog	HVDD	3.0	3.3	3.6	V
Digital	DVDD	3.0	3.3	3.6	V
Digital	DVDD18	1.7	1.8	1.9	V
HVDD-AVDD	$\Delta$ VDD1	-0.3	0	+0.3	V
HVDD-DVDD	$\Delta$ VDD2	-0.3	0	+0.3	V
AVDD-DVDD	$\Delta$ VDD3	-0.3	0	+0.3	V

Note 4. AVDD HVDD, DVDD, DVDD18 の立ち上げ順は気にする必要はありません。ただし、必ず全ての電源 (AVDD, HVDD, DVDD, DVDD18) を立ち上げてから使用してください。

Note 5. I<sup>2</sup>C BUS の周辺デバイスが電源 ON の状態で AK7754 のみ電源 OFF にしないで下さい。また、SDA, SCL のプルアップ先は DVDD を超えないようにして下さい。(SDA, SCL pin にも DVDD に対してダイオードが存在します。)

注意: 本データシートに記載されている条件以外のご使用に関しては、当社では責任負いかねますので十分ご注意ください。

## アナログ特性(CODEC)

## ■ ADC部特性

(特記なき場合はTa=25°C; AVDD=DVDD=HVDD=3.3V, DVDD18=1.8V; VSS1=VSS2=VSS3=VSS4=0V  
BICK1=64fs; 信号周波数1kHz; 測定周波数=20Hz~20kHz, fs=48kHz, PMSRC =PMHPL=PMHPR bits="0", CKM  
mode 6 (CKM[2:0]=6h))

Parameter	min	typ	max	Units	
<b>MIC/LINEIN Amplifier: IN1L,IN1R,IN2L,IN2R,IN3L,IN3R pins</b>					
Input Resistance	22.5	30	37.5	kΩ	
Gain					
Min (MGNL/R2-0, LINL/R2-0 bits = "0H")	-	0	-	dB	
Max (MGNL/R2-0, LINL/R2-0 bits = "7H")	-	+27	-	dB	
<b>Bypass Amplifier: IN1L,IN1R,IN2L,IN2R,IN3L,IN3R pins (MGNL/R2-0 = 0h, LINL/R2-0 = 0h)</b>					
Gain					
Max (BPGL/R2-0 bit = "0H")	-	0	-	dB	
Min (BPGL/R2-0 bit = "7H")	-	-21	-	dB	
<b>MIC Power Supply: MPWR pin</b>					
Output Voltage (Note 6)	2.18	2.3	2.4	V	
Output Current	-	-	4	mA	
ステレオ ADC部	分解能		24	Bits	
	ダイナミック特性 IN1L/IN1R, IN2L/IN2R, IN3L/IN3R pins → stereo ADC → SDOUT1/2/M (VOLADL/R=30h(0dB設定))				
	S/(N+D) (-1dBFS)	(Note 12) (Note 13)	70 74	77 82	dB
	ダイナミックレンジ(A-weight)	(Note 12) (Note 13)	74 81	82 89	dB
	S/N (A-weight)	(Note 12) (Note 13)	74 81	82 89	dB
	チャンネル間アイソレーション (f=1kHz) (Note 7)	(Note 13)	90	105	dB
	DC精度				
	チャンネル間ゲインミスマッチ		0.0	0.3	dB
	アナログ入力				
Input Voltage	差動入力時 (Note 8, Note 10)	(Note 12) (Note 13)	±1.0	±1.1 ±1.2	Vpp
Input Voltage	シングルエンド入力時 (Note 9, Note 11)	(Note 12) (Note 13)	2.0	0.196 2.2	Vpp

Note 6. 出力電圧は、AVDDに比例します。Vout=0.76 x AVDD (typ.)

Note 7. -1dBFSの信号を入力した場合の、IN1-3L、IN1-3R pinsのLch-Rch間のアイソレーションです。

Note 8. 入力電圧は、AVDDに比例します。Vin=±0.030 x AVDD (typ.)@MGNL2-0=MGNR2-0 bits="5h"(+21dB),  
Vin=±0.33 x AVDD (typ.)@MGNL2-0=MGNR2-0 bits="0h"(+0dB)

Note 9. 入力電圧は、AVDDに比例します。Vin=0.059 x AVDD (typ.)@MGNL2-0=MGNR2-0 bits="5h"(+21dB),  
Vin=0.67 x AVDD (typ.)@MGNL2-0=MGNR2-0 bits="0h"(+0dB)

Note 10. 対象となる入力ピンは、IN1P, IN1N, IN2P, IN2Nです。

Note 11. 対象となる入力ピンは、IN1L, IN1R, IN2L, IN2R, IN3L, IN3Rです。

Note 12. MGNL2-0=MGNR2-0 bits="5h" (+21dB)

Note 13. MGNL2-0=MGNR2-0 bits="0h" (+0dB)

## ■ DAC部特性

(特記なき場合はTa=25°C; AVDD=DVDD=HVDD=3.3V, DVDD18=1.8V; VSS1=VSS2=SS3=VSS4=0V; BICK1=64fs; 信号周波数1kHz; 測定周波数=20Hz~20kHz, fs=48kHz, PMSRC=PMHPL=PMHPR bits = “0”, CKM mode 6 (CKM[2:0]=6h)

パラメータ		min	Typ	max	Unit	
ステレオ DAC部	分解能			24	Bits	
	ダイナミック特性 Stereo DAC→OUTL/R pins VOLDAL/R=18h(0dB設定) LODIF= “0”					
	S/(N+D)	(0dBFS)	80	91		dB
	ダイナミックレンジ(A-weight)					
			88	96		dB
	S/N	(A-weight)	88	96		dB
	チャンネル間アイソレーション (f=1kHz) (Note 14)					
			90	110		dB
	DC精度					
	チャンネル間ゲインミスマッチ					
				0.0	0.5	dB
	アナログボリューム特性					
	Gain量	Min		0.0		dB
		Max		28.0		dB
	ステップ幅:					
			2.0		dB	
アナログ出力						
出力電圧 (Note 15)	Single-End	2.06	2.17	2.28	Vpp	
	Differential	±2.06	±2.17	±2.28	Vpp	
負荷抵抗						
		10			kΩ	
負荷容量						
				30	pF	

Note 14. DACの Lch-Rch 間のアイソレーションです。

Note 15. フルスケール出力電圧です。出力電圧は AVDD に比例します。Vout=0.67 x AVDD (typ.)

**アナログ特性(HP-Amp)**

(特記なき場合はTa=25°C; AVDD = HVDD = DVDD=3.3V; DVDD18=1.8V; VSS1=VSS2= SS3=VSS4=0V;

信号周波数1kHz; 測定周波数=20Hz~20kHz@48kHz; PMSRC bit="0" ) , RL=16Ω; Circuit External Capacitance:

C1=C2= OPEN, CKM mode 6

Parameter		min	typ	max	Units
<b>アナログボリューム特性</b>					
Gain量	最大 (HPGL,HPGR[4:0] bits="1Fh")	-	+0	-	dB
	最小 (HPGL,HPGR[4:0] bits="01h")	-	-50	-	dB
ステップ幅:	+0dB ~ -16dB	0.1	1	-	dB
	-16dB ~ -38dB	0.1	2	-	dB
	-38dB ~ -50dB	-	4	-	dB
<b>Headphone-Amp 特性: DAC → HPL/HPR pins, RL=16Ω (Note 16)</b>					
Output Voltage		1.68	1.87	2.06	Vpp
S/(N+D)	(-3dBFS)	60	70	-	dB
S/N	(A-weighted)	83	89	-	dB
Inter channel Isolation		60	75	-	dB
Inter channel Gain Mismatch		-	0.0	1.0	dB
Load Resistance	(RL, Figure 2)	16	-	-	Ω
Load Capacitance	(C1, Figure 2)	-	-	30	pF
Load Capacitance	(C2, Figure 2)	-	-	300	pF

Note 16. SRC 動作時は、非同期回路が動作するために、特性が悪くなる可能性があります。

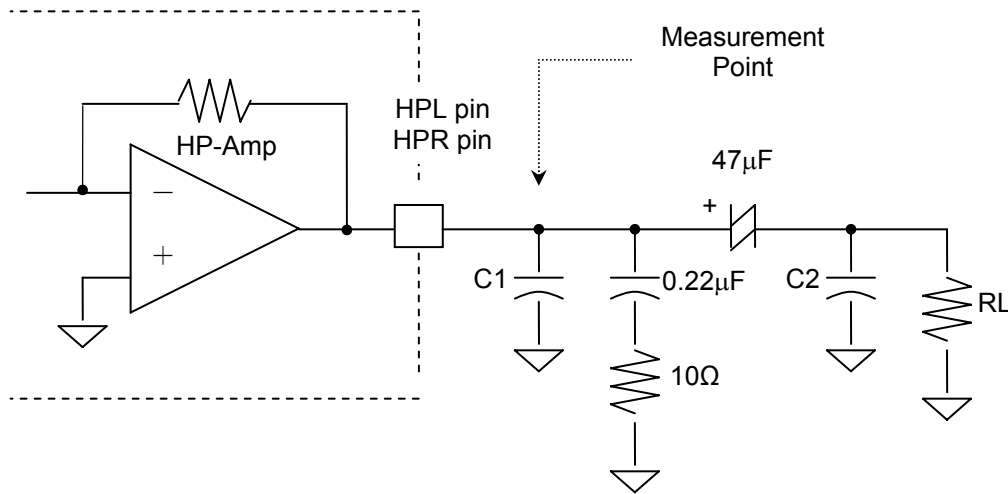


Figure 2. ヘッドフォンアンプ出力回路

## SRC特性

(特記なき場合はTa=25°C; AVDD=HVDD=DVDD=3.3V; DVDD18=1.8V; VSS1=VSS2=VSS3=VSS4=0V;  
信号周波数1kHz; 測定周波数= 20Hz~FSO/2)

Parameter	Symbol	min	typ	max	Units
Resolution				24	Bits
Input Sample Rate	FSI	8		96	kHz
Output Sample Rate	FSO	8		48	kHz
THD+N (Input= 1kHz, 0dBFS)					
FSO/FSI=44.1kHz/48kHz			-111		dB
FSO/FSI=44.1kHz/96kHz			-104		dB
FSO/FSI=48kHz/44.1kHz			-111		dB
FSO/FSI=48kHz/96kHz			-111		dB
FSO/FSI=48kHz/8kHz			-111	-103	dB
FSO/FSI=16kHz/48kHz			-111		dB
FSO/FSI=16kHz/44.1kHz			-104		dB
FSO/FSI=8kHz/48kHz			-111		dB
FSO/FSI=8kHz/44.1kHz			-78		dB
Dynamic Range (Input= 1kHz, -60dBFS)					
FSO/FSI=44.1kHz/48kHz			112		dB
FSO/FSI=44.1kHz/96kHz			112		dB
FSO/FSI=48kHz/44.1kHz			112		dB
FSO/FSI=48kHz/96kHz			112		dB
FSO/FSI=48kHz/8kHz		108	112		dB
FSO/FSI=16kHz/48kHz			112		dB
FSO/FSI=16kHz/44.1kHz			112		dB
FSO/FSI=8kHz/48kHz			112		dB
FSO/FSI=8kHz/44.1kHz			112		dB
Dynamic Range (Input= 1kHz, -60dBFS, A-weighted)					
FSO/FSI=44.1kHz/48kHz			115		dB
Ratio between Input and Output Sample Rate	FSO/FSI	0.167		6	-

## DC特性

(Ta=-20°C ~ 85°C; AVDD= HVDD= 3.0 ~ 3.6V; DVDD18=1.8V; VSS1=VSS2=VSS3=VSS4=0V)

パラメータ	記号	min	typ	max	Unit
ハイレベル入力電圧 (Note 17)	VIH1	80%DVDD			V
ローレベル入力電圧 (Note 17)	VIL1			20%DVDD	V
SCL, SDA ハイレベル入力電圧	VIH2	70%DVDD			V
SCL, SDA ローレベル入力電圧	VIL2			30%DVDD	V
DMDAT ハイレベル入力電圧	VIH3	65%DVDD			V
DMDAT ローレベル入力電圧	VIL3			35%DVDD	V
ハイレベル出力電圧 Iout=-100μA (Note 18)	VOH1	DVDD-0.4			V
ローレベル出力電圧 Iout=100μA (Note 18)	VOL1			0.4	V
SDA ローレベル出力電圧 Iout=3mA	VOL2			0.4	V
入力リーク電流 (Note 19)	Iin			±10	μA
入力リーク電流 TEST1/2 pin (Note 20)	Iid		22		μA
入力リーク電流 XTI pin	Iix		26		μA

Note 17. SCL, SDA pinを除きます。

Note 18. SDA pinを除きます。DMCLK pinを含みます。

Note 19. XTI, TEST1, TEST2 pinを除きます。

Note 20. TEST1 pinはプルダウン (Typ150kΩ)されています。

## 消費電流

Ta=25°C; AVDD=DVDD=HVDD=3.3V; DVDD18=1.8V; VSS1=VSS2=VSS3=VSS4=0V, fin=1 KHz, 24 bit, fs=48kHz, BICK1=64fs (CKM mode = 4、BITFS mode=0), CODEC(Full-duplex mode, no output loads) and DSP running with programmed that connects DSP DIN3 with DOUT1 and DIN1 with DOUT3.

Parameter	min	typ	max	Units
<b>Power Supplies: (Note 21)</b>				
Power-Up (IRSTN pin = "H") CODEC + DSP + LineOut + HP				
All Circuit Power-up				
AVDD+DVDD	AVDD=DVDD=HVDD=3.3V, DVDD18=1.8V	21	-	mA
HVDD		4.8		mA
DVDD18		29	-	mA
Power Consumption		137		mW
AVDD+DVDD	AVDD=DVDD=HVDD=3.6V, DVDD18=1.9V	22	38	mA
HVDD		5.0	7.5	mA
DVDD18		31	70	mA
Reset (IRSTN pin = "L"), Reset condition (Note 22)				
AVDD+DVDD+HVDD	-	1	10	μA
DVDD18		3	200	μA

Note 21. DVDD18の値は使用周波数およびDSPプログラム内容によって変化します。

Note 22. 全てのデジタル入力ピンはそれぞれ(Logic High /Low)に固定して下さい。

<b>デジタルフィルタ特性</b>
-------------------

## ■ ADC部

### 1. fs=8kHz

(Ta=-20°C ~85°C, AVDD= HVDD= DVDD=3.0~3.6V, DVDD18=1.7~1.9V, VSS1=VSS2=VSS3=VSS4=0V; fs=8kHz; [Note 23](#))

パラメータ	記号	min	typ	max	Units
通過域 (±0.1dB) ( <a href="#">Note 24</a> ) (-1.0dB) (-3.0dB)	PB	0	3.63 3.83	3.15	kHz kHz kHz
阻止域	SB	4.66			kHz
通過域リップル ( <a href="#">Note 24</a> )	PR			±0.1	dB
阻止域減衰量 ( <a href="#">Note 25</a> , <a href="#">Note 26</a> )	SA	68			dB
群遅延歪	△GD			0	μs
群遅延 (Ts=1/fs)	GD		16		Ts

Note 23. 各振幅特性の周波数は fs (サンプリングレート) に比例します。

Note 24. 通過域は fs=8kHz のとき、DC から 3.15kHz です。

Note 25. 阻止域は fs=8kHz のとき、4.66kHz から 507.34kHz です。

Note 26. fs=8kHz のときアナログ変調器は 512kHz でアナログ入力をサンプリングします。

### 2. fs=48kHz

(Ta=-20°C ~85°C, AVDD= HVDD= DVDD=3.0~3.6V, DVDD18=1.7~1.9V, VSS1=VSS2=VSS3=VSS4=0V; fs=48kHz; [Note 27](#))

パラメータ	記号	min	typ	max	Unit
通過域 (±0.1dB) ( <a href="#">Note 28</a> ) (-0.2dB) (-3.0dB)	PB	0	20.0 23.0	18.9	kHz kHz kHz
阻止域	SB	28.0			kHz
通過域リップル ( <a href="#">Note 28</a> )	PR			±0.04	dB
阻止域減衰量 ( <a href="#">Note 29</a> , <a href="#">Note 30</a> )	SA	68			dB
群遅延歪	△GD			0	μs
群遅延 (Ts=1/fs)	GD		16		Ts

Note 27. 各振幅特性の周波数は fs (サンプリングレート) に比例します。

Note 28. 通過域は fs=48kHz のとき、DC から 18.9kHz です。

Note 29. 阻止域は fs=48kHz のとき、28kHz から 3.0455MHz です。

Note 30. fs=48kHz のときアナログ変調器は 3.072MHz でアナログ入力をサンプリングします。

## ■ DAC部

### 1. fs= 8kHz

(Ta=-20°C~85°C, AVDD=HVDD=DVDD=3.0~3.6V, DVDD18=1.7~1.9V; VSS1=VSS2=VSS3=VSS4=0V; fs=48kHz; DEM1-0 bits=“0”, fs=8kHz; Note 27)

パラメータ	記号	min	typ	max	Unit
通過域 (±0.05dB) (Note 31) (-6.0dB)	PB	0	4	3.62	kHz kHz
阻止域 (Note 31)	SB	4.37			kHz
通過域リップル	PR			±0.01	dB
阻止域減衰量	SA	64			dB
群遅延 (Ts=1/fs) (Note 32)	GD		24		Ts
デジタルフィルタ+アナログフィルタ					
振幅特性 20Hz~3.5kHz			±0.5		dB

### 2. fs= 48kHz

(Ta=-20°C~85°C, AVDD=HVDD=DVDD=3.0~3.6V, DVDD18=1.7~1.9V; VSS1=VSS2=VSS3=VSS4=0V; fs=48kHz; DEM1-0 bits=“0”, fs=48kHz; Note 27)

パラメータ	記号	min	typ	max	Unit
デジタルフィルタ					
通過値 (±0.05dB) (Note 31) (-6.0dB)	PB	0 —	24.0	21.7 -	kHz kHz
阻止域 (Note 31)	SB	26.2			kHz
通過域リップル	PR			±0.01	dB
阻止域減衰量	SA	64			dB
群遅延 (Ts=1/fs) (Note 32)	GD	—	24		Ts
デジタルフィルタ+アナログフィルタ					
振幅特性 0~20.0kHz			±0.5		dB

Note 31. 通過域、阻止域の周波数は fs に比例し、PB=0.4535fs(@±0.05dB), SB=0.5465fs です。

Note 32. デジタルフィルタによる演算遅延で、データが入力レジスタにセットされてからアナログ信号が出力されるまでの時間です。



<b>スイッチング特性</b>
-----------------

### ■ システムクロック

(Ta= -20 °C ~ 85 °C, AVDD=HVDD=DVDD=3.0 ~ 3.6V, DVDD18=1.7 ~ 1.9V, VSS1=VSS2=VSS3=VSS4=0V, CL=20pF)

パラメータ	記号	min	typ	max	Unit
<b>XTI CKM[2:0]bits=4h-7h</b>					
<b>a)水晶振動子使用時</b>					
CKM[2:0]bits=6h	fXTI		11.2896 12.288		MHz
CKM[2:0]bits=7h	fXTI		16.9344 18.432		MHz
<b>b)外部クロック使用時</b>					
デューティ比		40	50	60	%
CKM[2:0]bits=4h,6h	fXTI	11.0	11.2896 12.288	12.4	MHz
CKM[2:0]bits=5h,7h	fXTI	16.5	16.9344 18.432	18.6	MHz
<b>LRCK1周波数 @SCKSEL bit=0 (Note 33)</b>	fs	8		48	kHz
<b>BICK1周波数 @SCKSEL bit=0 (Note 34)</b>					
ハイレベル幅	tBCLKH	64			ns
ローレベル幅	tBCLKL	64			ns
周波数	fBCLK	0.23	3.072	3.1	MHz
<b>LRCK2周波数 @SCKSEL bit=1 (Note 35)</b>	fs	8		48	kHz
<b>BICK2周波数 @SCKSEL bit=1 (Note 36)</b>					
ハイレベル幅	tBCLKH	64			ns
ローレベル幅	tBCLKL	64			ns
周波数	fBCLK	0.23	3.072	3.1	MHz

Note 33. LRCK1 に入力されるクロックが、サンプリングレート(fs)となります。

Note 34. BICK1 を MCLK 生成基準クロックとして使用する場合は、LRCK1 と同期させて下さい。

Note 35. LRCK2 に入力されるクロックがサンプリングレート(fs)となります。

Note 36. BICK2 を MCLK 生成基準クロックとして使用する場合は、LRCK2 と同期させて下さい。

### ■ SRC入力クロック

(Ta= -20 °C ~ 85 °C, AVDD=HVDD=DVDD=3.0 ~ 3.6V, DVDD18=1.7 ~ 1.9V, VSS1=VSS2=VSS3=VSS4=0V, @SCKSEL bit="0")

Parameter	Symbol	min	typ	max	Unit
<b>LRCK2周波数</b>	fs	8		96	kHz
<b>BICK2周波数</b>					
周波数	fBCLK	0.23	3.072	6.2	MHz
ハイレベル幅	tBCLKH	32			ns
ローレベル幅	tBCLKL	32			ns

## ■ リセット

(Ta= -20°C ~ 85°C, AVDD=HVDD=DVDD=3.0 ~ 3.6V; DVDD18=1.7 ~ 1.9V; VSS1=VSS2=VSS3=VSS4=0V)

パラメータ	記号	min	typ	max	Unit
INITRSTN (Note 37)	tRST	600			ns

Note 37. 電源投入時は“L”にしてください。

## ■ オーディオインタフェース

### 1) SDIN1/2, SDOUT1/2/M

(Ta= -20°C ~ 85°C, AVDD=HVDD=DVDD=3.0 ~ 3.6V, DVDD18=1.7 ~ 1.9V, VSS1=VSS2=VSS3=VSS4=0V, CL=20pF)

パラメータ	記号	min	typ	max	Unit
<b>DSP部入力SDIN1,2 (SCKSEL bit= “1”)</b>					
BICK1 “↑”からLRCK1への遅延時間 SCKSEL bit= “0” (Note 38)	tBLRD	20			ns
LRCK1からBICK1 “↑”への遅延時間 SCKSEL bit= “0”(Note 39)	tLRBD	20			ns
BICK2 “↑”からLRCK2への遅延時間 SCKSEL bit= “1”(Note 38)	tBLRD	20			ns
LRCK2からBICK2 “↑”への遅延時間 SCKSEL bit= “1” (Note 39)	tLRBD	20			ns
シリアルデータ入力 ラッチセットアップ時間	tBSIDS	80			ns
シリアルデータ入力 ラッチホールド時間	tBSIDH	80			ns
<b>SRC部入力SDIN2 (SCKSEL bit= “1”)</b>					
BICK2 “↑”からLRCK2への遅延時間 (Note 39)	tBLRD	20			ns
LRCK2からBICK2 “↑”への遅延時間 (Note 39)	tLRBD	20			ns
シリアルデータ入力 ラッチセットアップ時間	tBSIDS	40			ns
シリアルデータ入力 ラッチホールド時間	tBSIDH	40			ns
<b>出力 SDOUT1, SDOUT 2, SDOUTM</b>					
LRCK1からシリアルデータ出力遅延時間 (Note 40)	tLRD			80	ns
BICK1 “↓”からシリアルデータ出力遅延時間 (Note 41)	tBSOD			80	ns
LRCKOからシリアルデータ出力遅延時間 (Note 40)	tLRD			80	ns
BICKOからシリアルデータ出力遅延時間 (Note 42)	tBSOD			80	ns
<b>SDINn →SDOUTn (n=1,2) (Note 43)</b>					
SDIN1/2からSDOUT1/2出力遅延時間	tIOD			60	ns

Note 38. この規格値は、LRCK1のエッジと BICK1のエッジが重ならないように規定しています。

Note 39. この規格値は、LRCK2のエッジと BICK2のエッジが重ならないように規定しています。

Note 40. I2Sを除きます。

Note 41. BICK1の極性を反転させた場合は、BICK1の“↑”からになります。

Note 42. BICK2の極性を反転させた場合は、BICK2の“↑”からになります。

Note 43. SDIN1 → SDOUT1: SELDO1[1:0] bits= “1h”, OUT1E bit= “1”

SDIN2 → SDOUT2: SELDO2[1:0] bits= “1h”, OUT2E bit= “1”

の場合です。

### ■ デジタルマイク(DMIC)スイッチング特性

(Ta= -20°C~85°C, AVDD=HVDD=DVDD=3.0 ~ 3.6V, DVDD18=1.7 ~ 1.9V, VSS1=VSS2=VSS3=VSS4=0V, CL=100pF)

Parameter	Symbol	min	typ	max	Unit
<b>DMDAT</b>					
DMDAT Setup Time	tDMDS	50			ns
DMDAT Hold Time	tDMDH	0			ns
<b>DMCLK</b>					
Frequency	fDMCK	0.5	64fs	3.1	MHz
Duty Cycle	dDMCK	40	50	60	%
Rise Time	tDMCKR			10	ns
Fall Time	tDMCKF			10	ns

Note 44. クロック周波数は、CKM[1:0]bits または、DFS[1:0]bits で選択されたサンプリングレート(fs)で決まります。

### ■ I<sup>2</sup>C BUSインタフェース

(Ta= -20°C ~ 85°C; AVDD=HVDD=DVDD=3.0 ~ 3.6V, DVDD18=1.7 ~ 1.9V, VSS1=VSS2=VSS3=VSS4=0V; CL=20pF)

Parameter	Symbol	min	typ	max	Unit
<b>I<sup>2</sup>C Timing</b>					
SCL clock frequency	fSCL			400	KHz
Bus Free Time Between Transmissions	tBUF	1.3			μs
Start Condition Hold Time (prior to first Clock pulse)	tHD:STA	0.6			μs
Clock Low Time	tLOW	1.3			μs
Clock High Time	tHIGH	0.6			μs
Setup Time for Repeated Start Condition	tSU:STA	0.6			μs
SDA Hold Time from SCL Falling	tHD:DAT	0		0.9	μs
SDA Setup Time from SCL Rising	tSU:DAT	0.1			μs
Rise Time of Both SDA and SCL Lines	tR			0.3	μs
Fall Time of Both SDA and SCL Lines	tF			0.3	μs
Setup Time for Stop Condition	tSU:STO	0.6			μs
Pulse Width of Spike Noise Suppressed by Input Filter	tSP	0		50	ns
Capacitive load on bus	Cb			400	pF

Note 45. I<sup>2</sup>C-bus は NXP B.V.の商標です。

■ タイミング波形

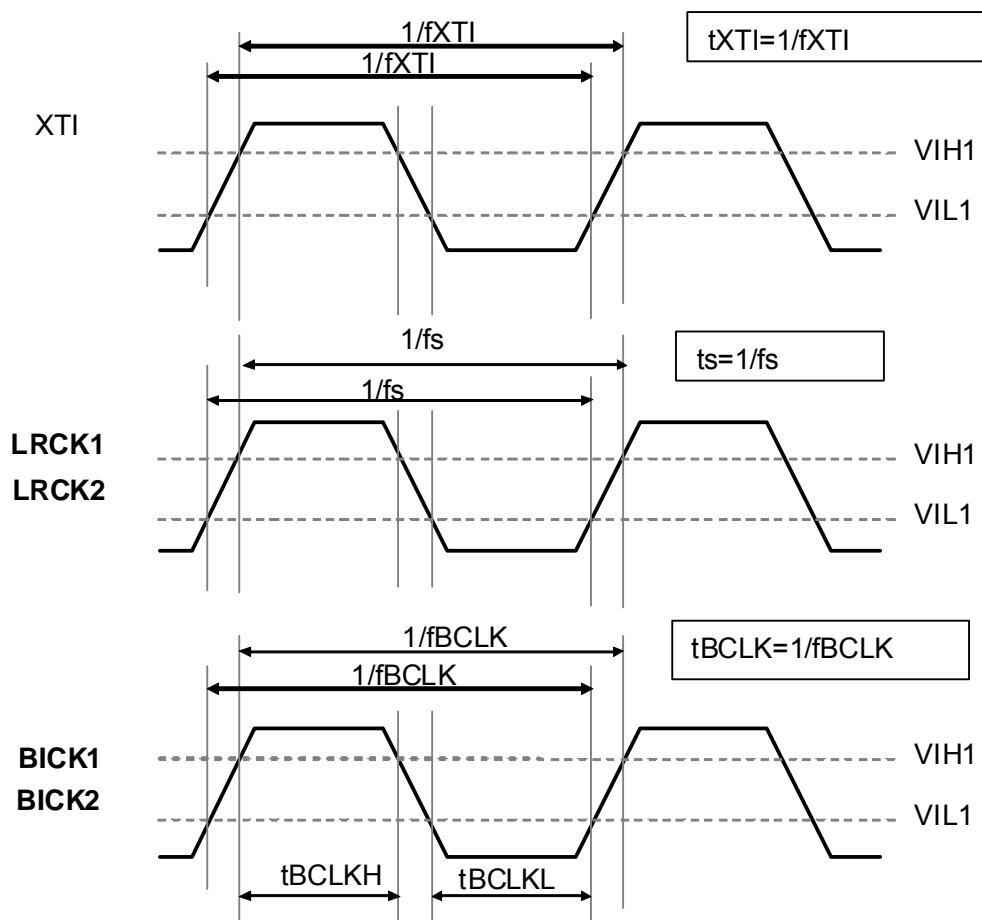


Figure 3. システムクロック

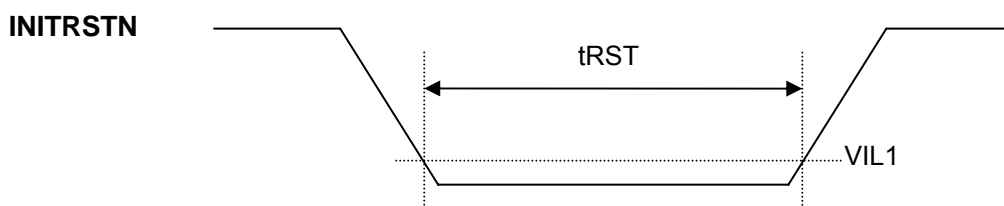


Figure 4. リセット

Note 46. 電源立ち上げ、電源立ち下げ時は INTRSTN pin = “L”にしてください。

■ オーディオインタフェース

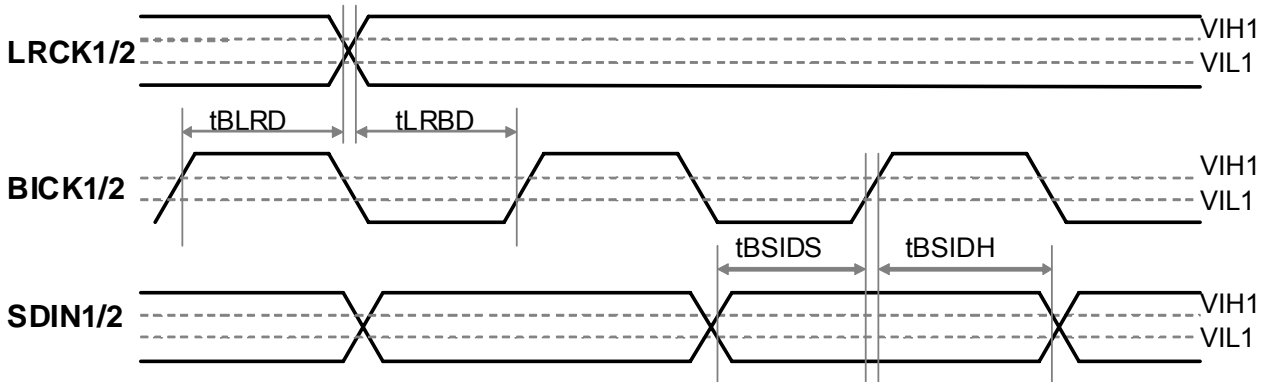


Figure 5. オーディオインタフェース (DSP 部スレープモード入力インタフェース)

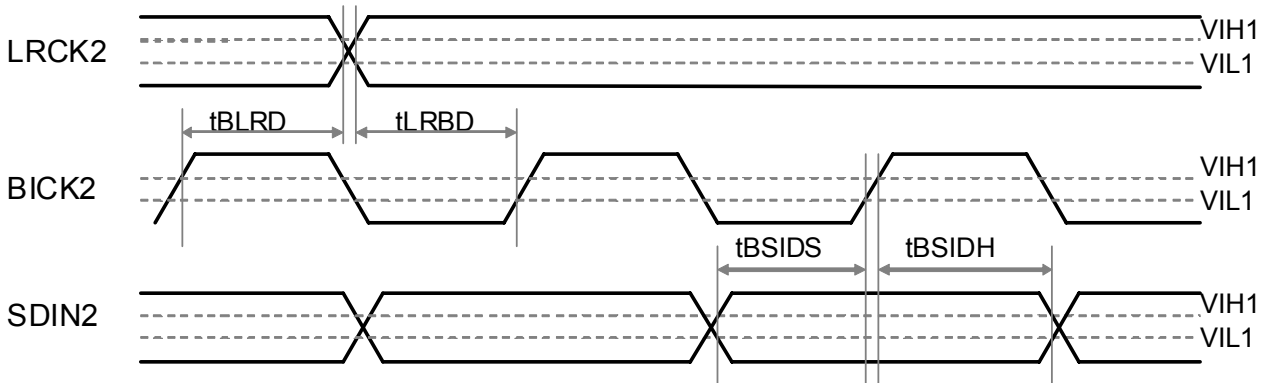


Figure 6. オーディオインタフェース (SRC 部入力インタフェース)

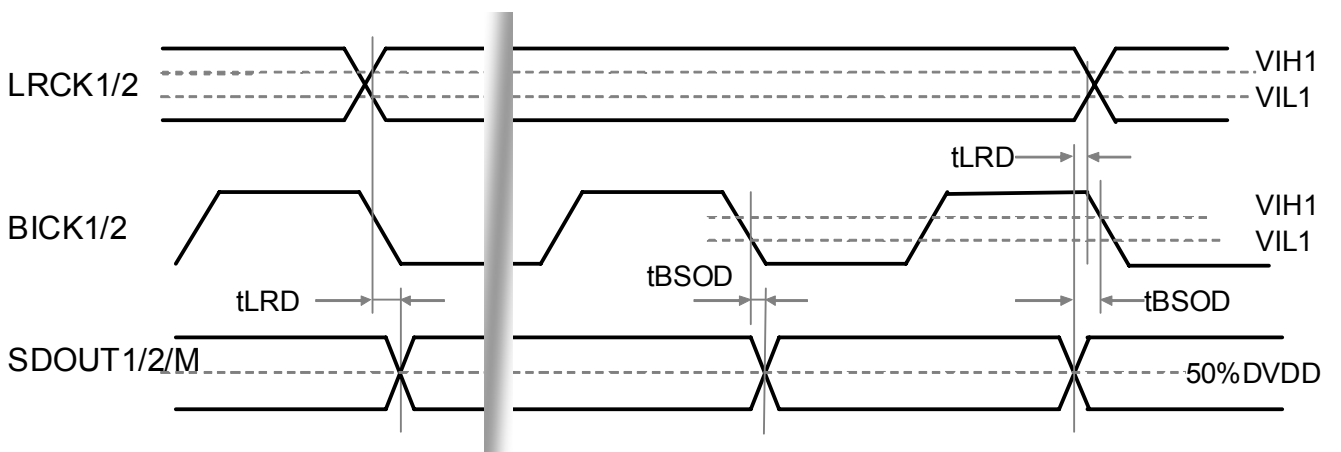


Figure 7. オーディオインタフェース (スレープモード出力インタフェース)

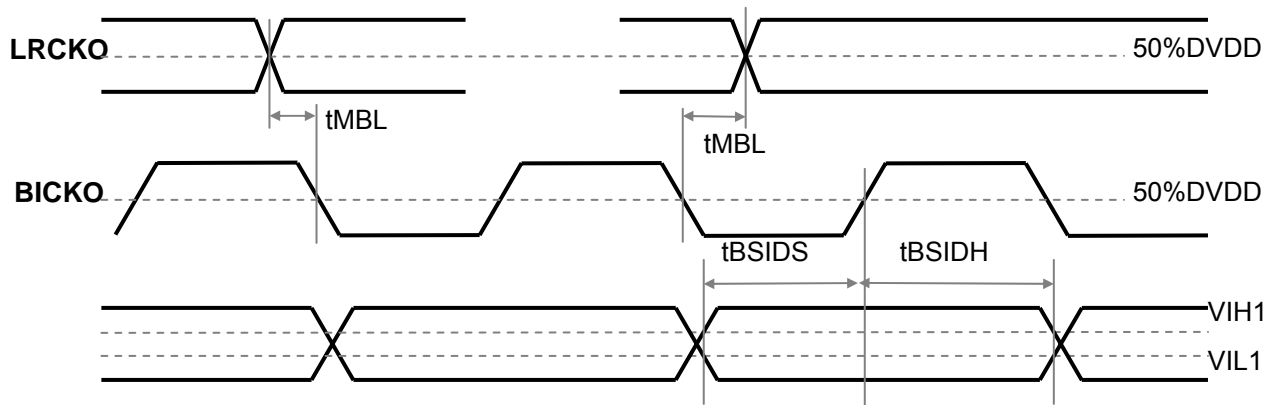


Figure 8. オーディオインターフェース (マスターモード入力インターフェース)

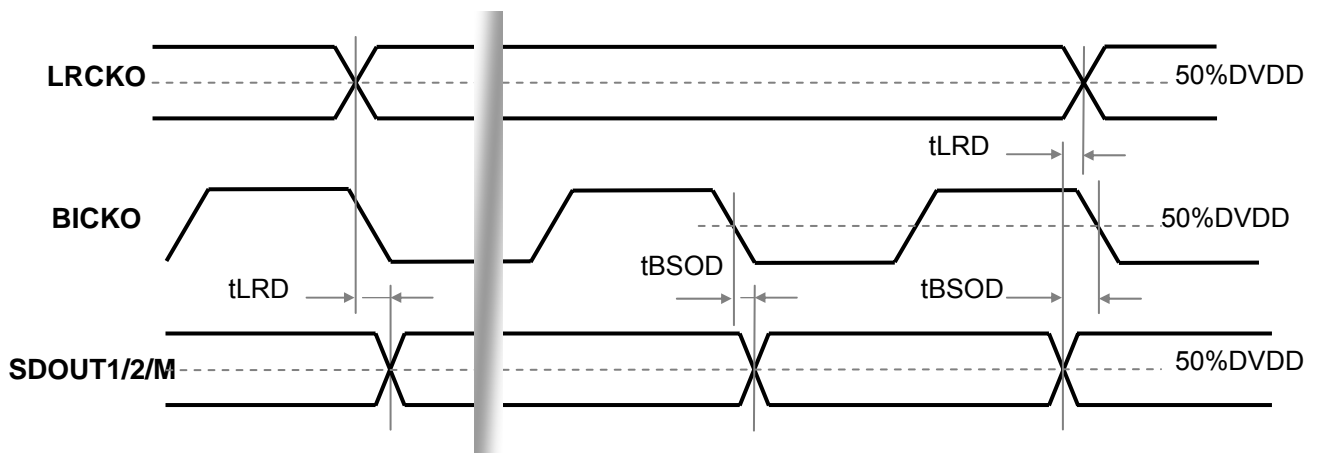
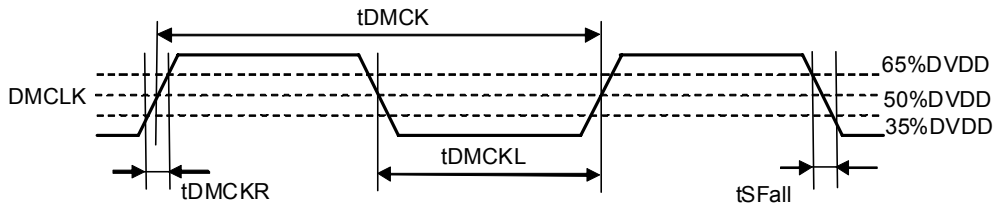


Figure 9. オーディオインターフェース (マスターモード出力インターフェース)

■ デジタルマイクインタフェース



$$f_{DMCK} = 1/t_{DMCK}$$

$$d_{DMCK} = 100 \times t_{DMCKL} / t_{DMCK}$$

Figure 10. DMCLK Clock Timing

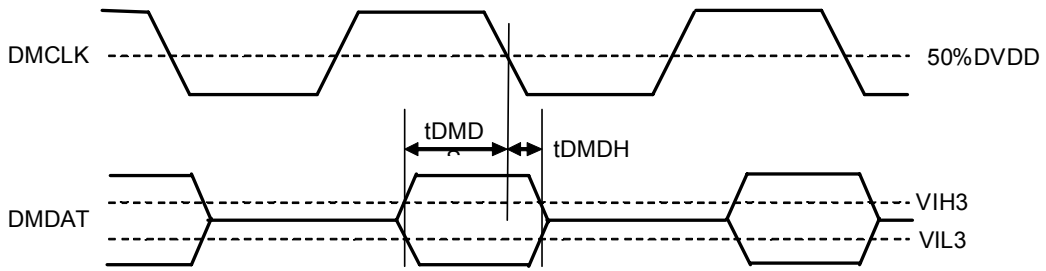


Figure 11. Audio Interface Timing, DCLKP bit = "1")

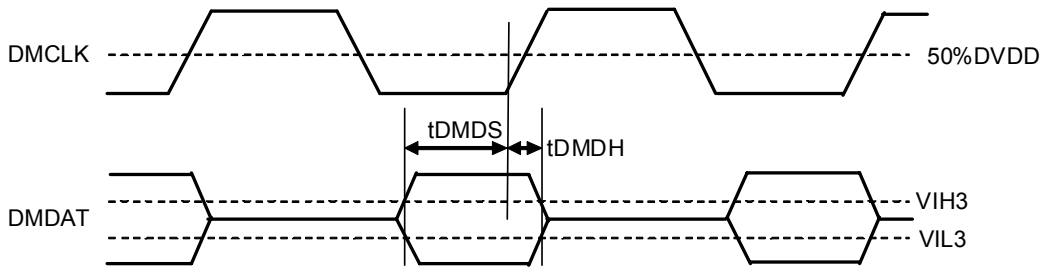


Figure 12. Audio Interface Timing, DCLKP bit = "0")

I<sup>2</sup>Cバスインタフェース

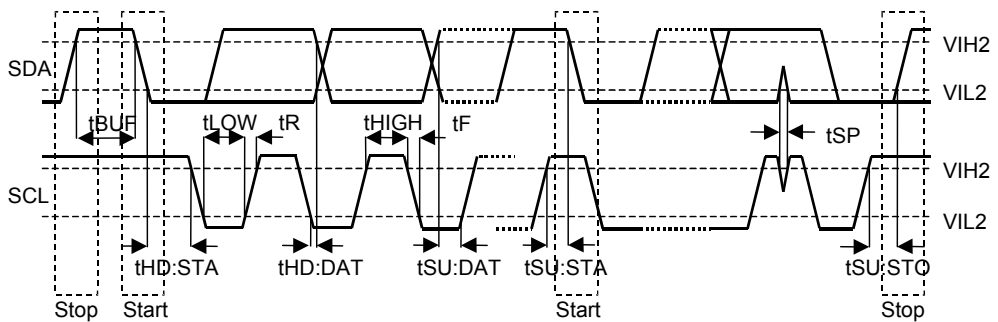
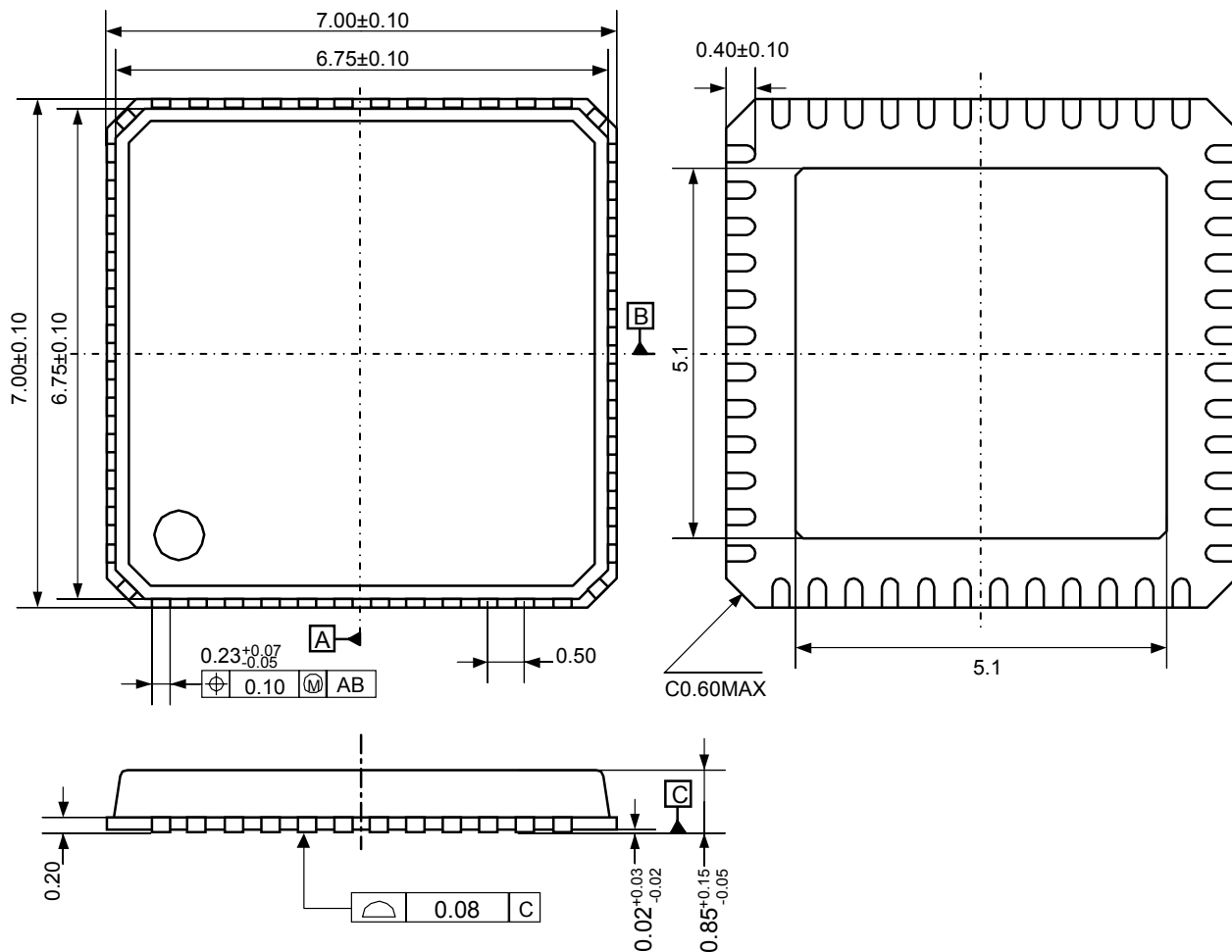


Figure 13. I<sup>2</sup>C バスインタフェース

## パッケージ

## 48pin QFN (Unit: mm)



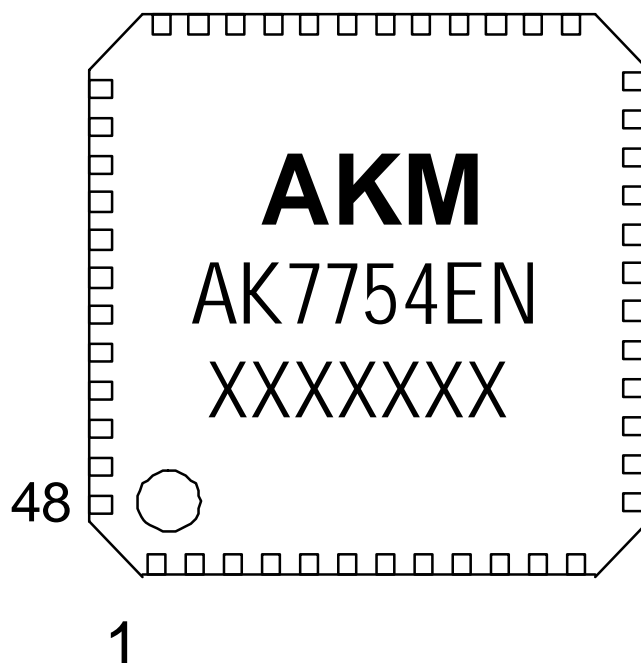
Note: パッケージ裏側中央の露出パッドは (Exposed Pad) は、オープン又はグラウンドに接続して下さい。  
 コーナのサポートリードは露出パッド固定の為のもので電気的には露出パッドと接続されています。

## ■ 材質・メッキ仕様

パッケージ材質：エポキシ系樹脂、ハロゲン（臭素、塩素）フリー  
 リードフレーム材質：銅  
 リードフレーム処理：半田（無鉛）メッキ



## マーキング



XXXXXXX: Date code identifier (7 digits)

## 改訂履歴

Date (Y/M/D)	Revision	Reason	Page	Contents
10/06/01	00	初版		
12/03/23	01	誤記訂正	8	ピン/機能 IN2P (No. 43): マイク反転差動入力2ピン →マイク非反転差動入力2ピン IN2N (No. 45): マイク非反転差動入力2ピン →マイク反転差動入力2ピン
12/05/18	02	記述追加	24	パッケージ パッケージ図を変更 説明文を追加

**重要な注意事項**

- 本書に記載された製品、および、製品の仕様につきましては、製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認ください。
- 本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器設計において本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報を使用される場合は、お客様の責任において行ってください。本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報の使用に起因してお客様または第三者に生じた損害に対し、弊社はその責任を負うものではありません。また、当該使用に起因する、工業所有権その他の第三者の所有する権利に対する侵害につきましても同様です。
- 本書記載製品が、外国為替および、外国貿易管理法に定める戦略物資（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 医療機器、安全装置、航空宇宙用機器、原子力制御用機器など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に弊社製品を使用される場合は、必ず事前に弊社代表取締役の書面による同意をお取りください。
- この同意書を得ずにこうした用途に弊社製品を使用された場合、弊社は、その使用から生ずる損害等の責任を一切負うものではありませんのでご了承ください。
- お客様の転売等によりこの注意事項の存在を知らずに上記用途に弊社製品が使用され、その使用から損害等が生じた場合は全てお客様にてご負担または補償して頂きますのでご了承下さい。

**旭化成エレクトロニクス製品のご検討ありがとうございます。**

**より詳しい資料を用意しておりますので、お手数ですが弊社営業担当、  
あるいは弊社特約店営業担当までお申し付けください。**