



# AK7757

## 24bit 3ch ADC +4ch DAC + Mic Amp 内蔵 Audio DSP

### 概 要

AK7757は4ch DACとステレオADC、モノラルADC、マイクアンプ、デジタルオーディオインタフェースを内蔵したシグナルプロセッサです。1536step/fs (48kHzサンプリング時) の並列演算能力を持ち、RAMベースDSPのため、プログラムを書き換えることで、ユーザーの要望に合わせた音響処理効果や、独自開発の高性能ハンズフリー (HF) 機能を実現させることが可能です。AK7757は小型の48pin LQFPパッケージに実装され、基板スペースを削減します。

### 特 長

#### □ DSP

- データ幅: 24bit (Data RAM: F24 floating point)
- 最速マシンサイクル: 13.6 ns (9216step/fs; fs = 8kHz)
- 乗算器: 20 x 20 → 36bit Double precision arithmetic available
- 除算器: 20 / 20 → 20bit
- ALU: 40bit 算術演算 (overflow margin 4bit) 24bit 浮動小数点算術・論理演算
- プログラム RAM: 4096 x 36bit
- 係数 RAM: 4096 x 20bit
- データ RAM: 2048 x 24bit (F24 floating point)
- 遅延用 RAM: 4096 x 20bit, 4096 x 20bit
- マスタクロック: 73.7MHz
- JX pins (interrupt)

#### □ 2ch ADC1

- サンプリング周波数: 8kHz~48kHz
- 3in / 1out 入力セレクタ (Differentialx1 single endx1 single end with MicAmpx1)
- ADC S/N: 96dBA, S/ (N+D): 88dB

#### □ 1ch ADC2

- サンプリング周波数: 8kHz~48kHz
- ADC S/N: 89dBA, S/(N+D): 82dB

#### □ 4ch DAC

- サンプリング周波数: 8kHz~48kHz
- DAC S/N: 107dBA, S/ (N+D): 92dB

#### □ マイクインタフェース

- 差動/シングルエンド入力
- Programmable Gain (+33dB ~ +15dB and 0dB, 3dB step)
- Low Noise Microphone Bias

#### □ CODEC, DSPオートパワーダウン

#### □ $\mu$ P I/F: SPI, I<sup>2</sup>C

#### □ 電源電圧

- Analog (AVDD): 3.0V ~ 3.6V (typ.3.3V)
- Digital1 (DVDD): 3.0V ~ 3.6V (typ.3.3V)
- Digital2 (DVDD18): 1.7V ~ 1.9V (typ.1.8V)

#### □ 動作温度範囲: -40°C ~ 85°C

#### □ パッケージ: 48pin LQFP

■ ブロック図

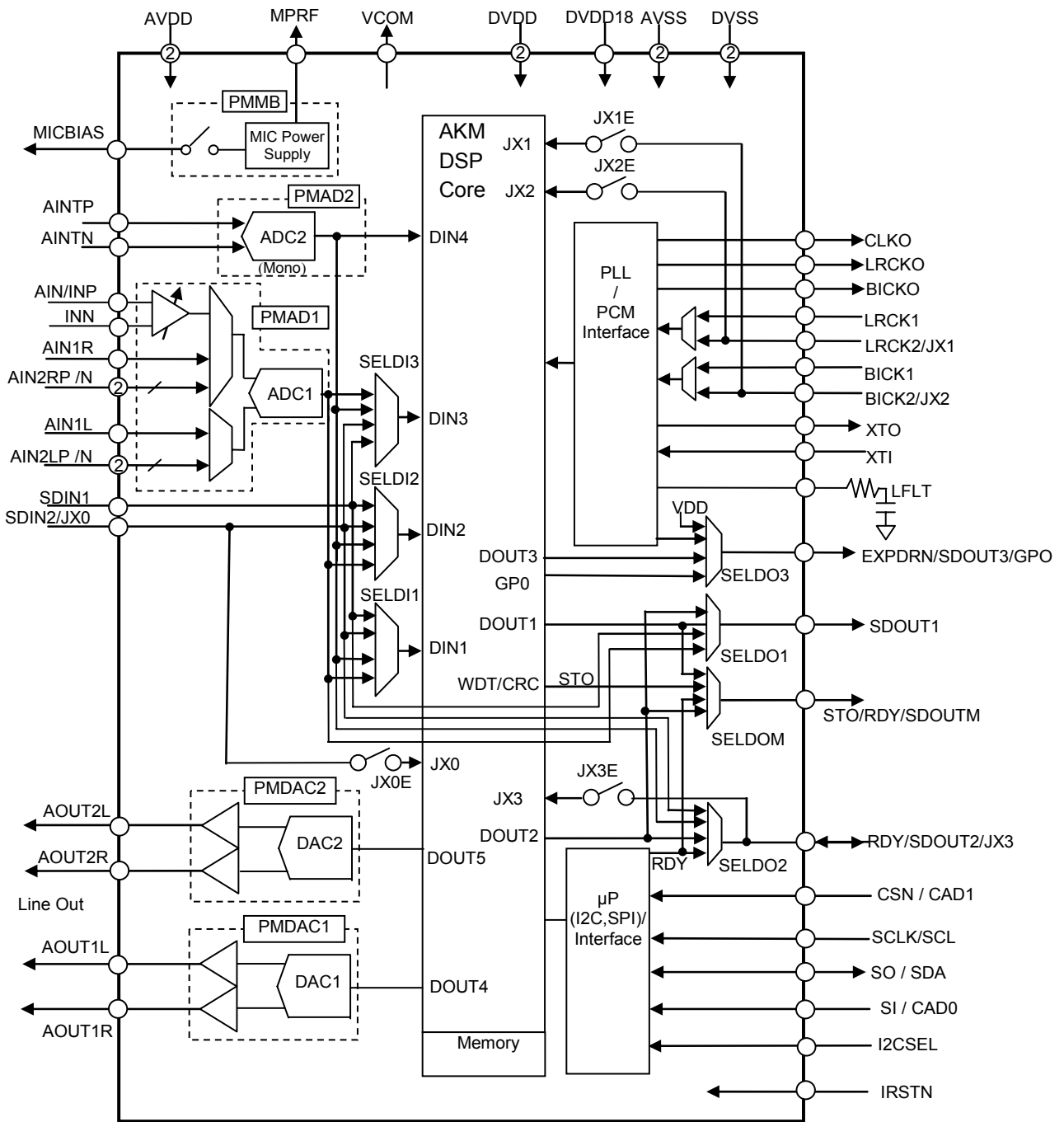


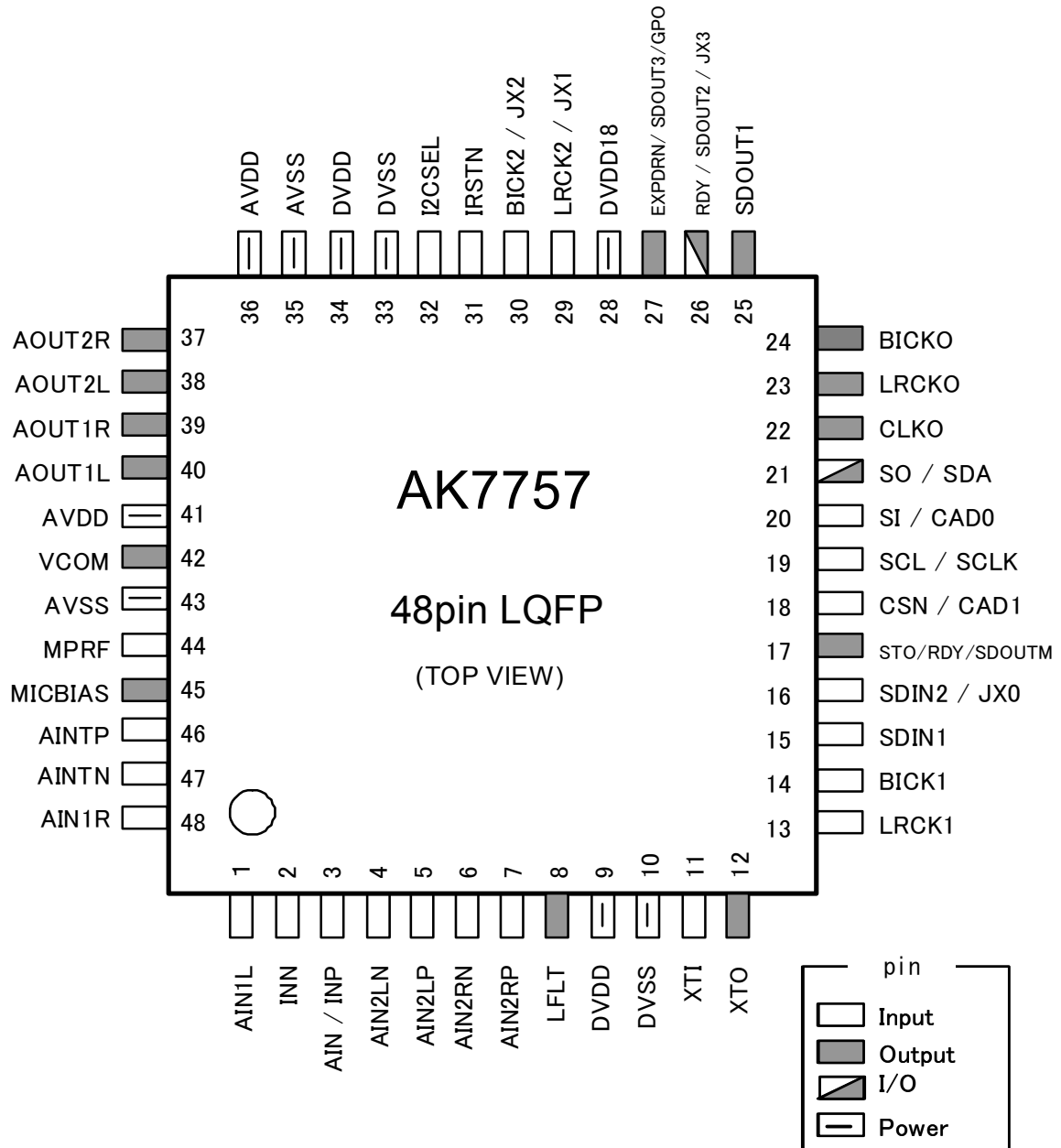
Figure 1. ブロック図

■ オーダリングガイド

AK7757VQ  
AKD7757

-40 ~ +85°C 48pin LQFP  
AK7757評価ボード

■ ピン配置図



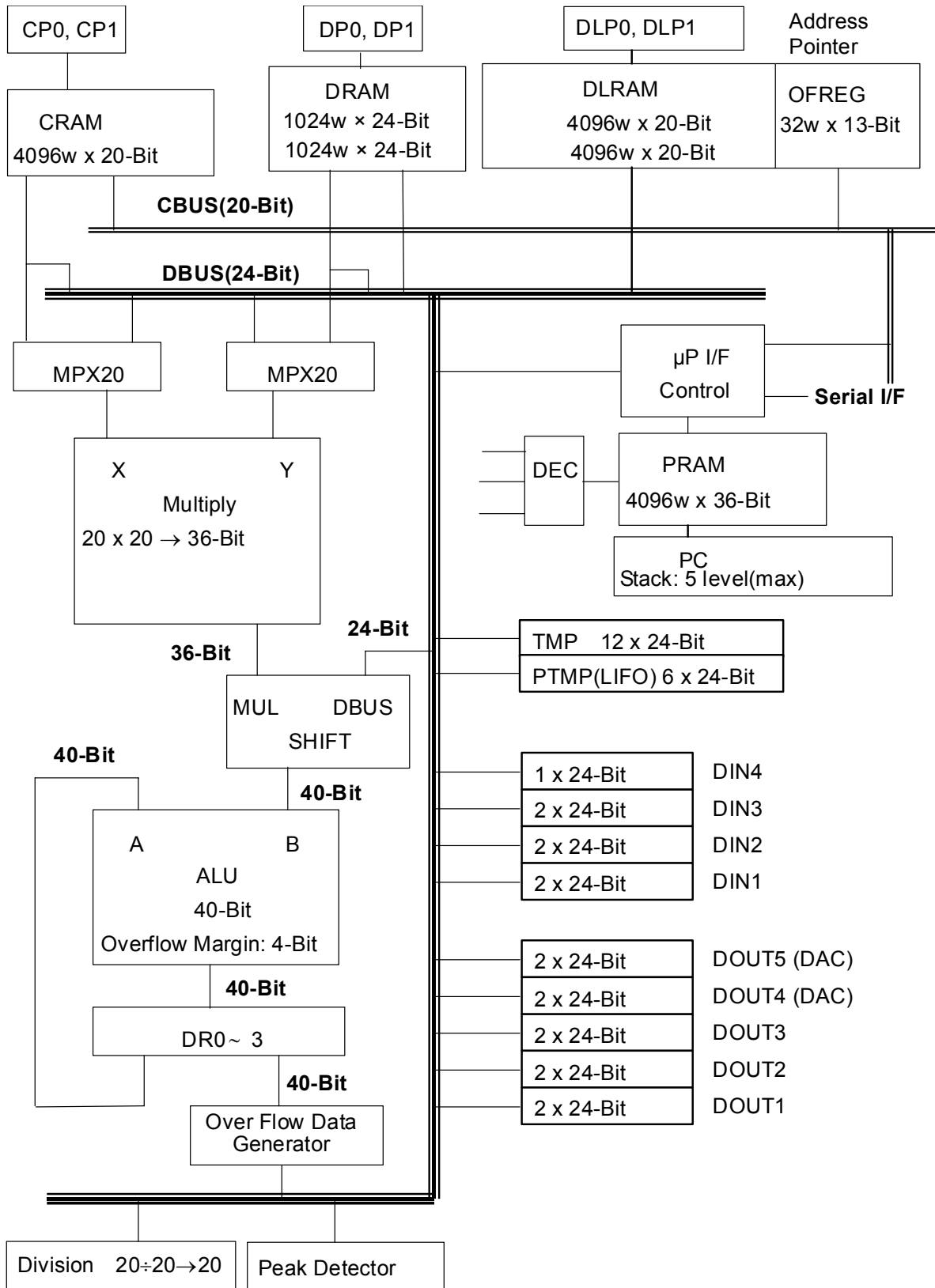


Figure 2. Main DSP Block Diagram of the AK7757

## ピン/機能

| No. | Pin Name | I/O | Function   |
|-----|----------|-----|--|
| 1   | AIN1L    | I   | ADC1 Lch シングルエンド入力1ピン  |
| 2   | INN      | I   | MIC 差動反転入力ピン   |
| 3   | AIN      | I   | MIC シングルエンド入力ピン  |
|     | INP      | I   | MIC 差動非反転入力ピン  |
| 4   | AIN2LN   | I   | ADC1 Lch 差動反転入力2ピン   |
| 5   | AIN2LP   | I   | ADC1 Lch 差動非反転入力2ピン  |
| 6   | AIN2RN   | I   | ADC1 Rch 差動反転入力2ピン   |
| 7   | AIN2RP   | I   | ADC1 Rch 差動非反転入力2ピン  |
| 8   | LFLT     | O   | PLL用R, C接続ピン<br>p.94 LFLT pin 接続素子の項を参照ください。<br>イニシャルリセット時の出力は“L”です。                                   |
| 9   | DVDD     | -   | デジタルインタフェース部電源ピン 3.0~3.6V  |
| 10  | DVSS     | -   | グランドピン 0V  |
| 11  | XTI      | I   | 発振回路入力ピン<br>水晶振動子を使用する場合は、水晶振動子をXTI pinとXTO pinに接続します。水晶振動子を使用しない場合は、外部クロックをXTI pinに入力します。             |
|     |          | O   | 発振回路出力ピン<br>水晶振動子を使用する場合、水晶振動子をXTI pinとXTO pinに接続します。外部クロックを使用する場合はオープンにしてください。イニシャルリセット時の出力はHi-Zです    |
| 13  | LRCK1    | I   | LRチャンネル選択入力1ピン<br>スレーブ動作時にLRクロックを入力します。  |
| 14  | BICK1    | I   | シリアルビットクロック入力1ピン<br>スレーブ動作時にBITCLOCK(48fs or 64fs)を入力します。  |
| 15  | SDIN1    | I   | シリアルデータ入力1ピン   |
|     | SDIN2    | I   | シリアルデータ入力2ピン   |
| 16  | JX0      | I   | 外部条件ジャンプ0ピン<br>コントロールレジスタ設定JX0E bit = “1”で、外部条件ジャンプピンJX0として使用することが可能です。                                |
|     | STO      | O   | ステータス出力ピン<br>イニシャルリセット時の出力は“H”です。  |
| 17  | RDY      | O   | マイコンインタフェース用データ書き込みレディピン<br>RDYを出力します。   |
|     | SDOUTM   | O   | 内部モニタ用シリアルデータ出力ピン  |
| 18  | CSN      | I   | I2CSEL pin = “L”<br>マイコンインタフェース用チップセレクトNピン<br>イニシャルリセット中及び、マイコンとのインタフェースを行わない場合は、CSN pin = “H”にしてください。 |
|     | CAD1     | I   | I2CSEL pin = “H” I <sup>2</sup> Cバスアドレス1ピン   |
| 19  | SCLK     | I   | I2CSEL pin = “L”<br>マイコンインタフェース用シリアルデータクロックピン<br>クロックを入力しない時は、SCLK pin = “H”にしてください                    |
|     | SCL      | I   | I2CSEL pin = “H”<br>I <sup>2</sup> Cインタフェース用データクロックピン  |

|    |        |     |  |
|----|--------|-----|--|
| 20 | SI     | I   | I2CSEL pin = "L"<br>マイコンインタフェース用シリアルデータ入力ピン<br>使用しない場合は、SI pin = "L"にしてください。   |
|    | CAD0   | I   | I2CSEL pin = "H" I <sup>2</sup> Cバスアドレス0ピン   |
| 21 | SO     | O   | マイコンインタフェース用シリアルデータ出力ピン<br>イニシャルリセット時の出力は"Hi-Z"です。   |
|    | SDA    | I/O | I2CSEL pin = "H"<br>I <sup>2</sup> Cバスインタフェース用シリアルデータ入出力ピン<br>イニシャルリセット時の出力は "Hi-Z"です。   |
| 22 | CLKO   | O   | クロック出力ピン<br>イニシャルリセット時の出力は"L"です。   |
| 23 | LRCKO  | O   | LRチャンネル選択出力ピン<br>マスタモードでのイニシャルリセット時の出力は"L"です。  |
| 24 | BICKO  | O   | シリアルビットクロック出力ピン<br>マスタモードでのイニシャルリセット時の出力は"L"です。  |
| 25 | SDOUT1 | O   | シリアルデータ出力1ピン<br>イニシャルリセット時の出力は"L"です  |
| 26 | RDY    | O   | マイコンインタフェース用データ書き込みレディピン<br>出力ピンとして使用する場合はコントロールレジスタ設定<br>SDOUT2IOE bit = "1", JX3E bit = "0"に設定してください。<br>出力ピンとして使用する場合はプルダウン抵抗を接続してください。     |
|    | SDOUT2 | O   | リアルデータ出力2ピン<br>出力ピンとして使用する場合はコントロールレジスタ設定<br>DOUT2IOE bit = "1", JX3E bit = "0"に設定してください。<br>出力ピンとして使用する場合はプルダウン抵抗を接続してください。                   |
|    | JX3    | I   | 外部条件ジャンプ3ピン<br>コントロールレジスタ設定JX3E bit = "1"で、外部条件ジャンプピンJX3<br>として使用することが可能です。<br>イニシャルリセット解除時はJX3 pin (入力ピン)になります。                               |
| 27 | EXPDRN | O   | パワーダウン信号出力ピン   |
|    | SDOUT3 | O   | シリアルデータ出力3ピン<br>イニシャルリセット時の出力は"L"です  |
|    | GPO    | O   | 外部素子制御用、汎用出力ピン   |
| 28 | DVDD18 | -   | デジタル部電源ピン 1.7~1.9V   |
| 29 | LRCK2  | I   | LRチャンネル選択入力2ピン<br>スレーブ動作時にLRクロックを入力します。  |
|    | JX1    | I   | 外部条件ジャンプ1ピン<br>コントロールレジスタ設定JX1E bit = "1"で、外部条件ジャンプピンJX1<br>として使用することが可能です。  |
| 30 | BICK2  | I   | シリアルビットクロック入力2ピン<br>スレーブ動作時にBITクロックを入力します。   |
|    | JX2    | I   | 外部条件ジャンプ2ピン<br>コントロールレジスタ設定JX2E bit = "1"で、外部条件ジャンプピンJX2<br>として使用することが可能です。  |
| 31 | IRSTN  | I   | イニシャルリセットNピン (初期化用)<br>AK7757の初期化に使用します。<br>電源立ち上げ時は "L"にしてください  |
| 32 | I2CSEL | I   | I2CBUS選択ピン<br>I2CSEL pin = "L": 4線式のマイコンインタフェースです。<br>I2CSEL pin = "H": I2Cバス SCL, SDAを使用するときに用います。<br>I2CSELは"L(DVSS)", "H(DVDD)"固定で使用してください。 |

|    |         |   |   |
|----|---------|---|---|
| 33 | DVSS    | - | グランドピン 0V   |
| 34 | DVDD    | - | デジタルインタフェース部電源ピン 3.0~3.6V   |
| 35 | AVSS    | - | グランドピン 0V   |
| 36 | AVDD    | - | アナログ部電源ピン 3.0~3.6V  |
| 37 | AOUT2R  | O | DAC2 Rchアナログ出力ピン<br>イニシャルリセット時の出力は“Hi-Z”です。   |
| 38 | AOUT2L  | O | DAC2 Lchアナログ出力ピン<br>イニシャルリセット時の出力は“Hi-Z”です。   |
| 39 | AOUT1R  | O | DAC1 Rchアナログ出力ピン<br>イニシャルリセット時の出力は“Hi-Z”です。   |
| 40 | AOUT1L  | O | DAC1 Lchアナログ出力ピン<br>イニシャルリセット時の出力は“Hi-Z”です。   |
| 41 | AVDD    | - | アナログ部電源ピン 3.0~3.6V  |
| 42 | VCOM    | O | アナログ部コモン電圧出力ピン<br>0.1 $\mu$ Fと2.2 $\mu$ Fのコンデンサを43pin (AVSS)との間に接続します。外部回路には使用しないでください。イニシャルリセット時の出力は“L”です。 |
| 43 | AVSS    | - | グランドピン 0V   |
| 44 | MPRF    | I | マイクパワー電源 リップルフィルタピン<br>MPRF pinと43pin (AVSS)の間に1 $\mu$ Fのコンデンサを接続してください。<br>イニシャルリセット時の出力は“H”です。            |
| 45 | MICBIAS | O | マイク用電源供給ピン<br>イニシャルリセット時の出力は“Hi-Z”です。   |
| 46 | AINTP   | I | ADC2 差動非反転入力ピン  |
| 47 | AINTN   | I | ADC2 差動反転入力ピン   |
| 48 | AIN1R   | I | ADC1 Rch シングルエンド入力1ピン   |

Note 1. 全てのデジタル入力ピンはオープンにしないでください。

Note 2. I2CSEL pin にはDVDDもしくはDVSSを入力してください。

Note 3. アナログ入力ピン (INP/AIN, INN pins)への信号はコンデンサでDCカットして入力してください。

Note 4. アナログ出力ピン (AOUT1/2 pin)にはDCカットコンデンサを接続してください。

## ■ 使用しないピンの処理について

使用しない入出力ピンは下記の設定を行い、適切に処理してください。

| Classification | Pin Name  | Setting         |
|----------------|---|-----------------|
| Analog         | MICBIAS, AINTP/N, AIN/INP, INN, AIN2LP/N, AIN1L/R, AIN2RP/N, AOUT1L/R, AOUT2L/R, MPRF   | オープン            |
| Digital        | XTO, SDOUT1, STO/RDY/SDOUTM, EXPDRN/SDOUT3/GPO, CLKO, LRCKO, BICKO,<br>LRCK1, BICK1, LRCK2/JX1, BICK2/JX2, SDIN1, XTI,<br>JX0/SDIN2, RDY/SDOUT2/JX3(入力設定時), | オープン<br>DVSSに接続 |

## 絶対最大定格

(AVSS=DVSS=0V; Note 5)

| Parameter                              | Symbol                | min          | max               | Unit |   |
|--|-----------------------|--------------|-------------------|------|---|
| Power Supplies:                        | Analog                | AVDD         | -0.3              | 4.3  | V |
|  | Digital 1             | DVDD         | -0.3              | 4.3  | V |
|  | Digital 2             | DVDD18       | -0.3              | 2.5  | V |
|  | Difference(AVSS,DVSS) | $\Delta$ GND | -0.3              | 0.3  | V |
| Input Current, Any Pin Except Supplies | IIN                   | -            | $\pm$ 10          | mA   |   |
| Analog Input Voltage (Note 6)          | VINA                  | -0.3         | (AVDD+0.3) or 4.3 | V    |   |
| Digital Input Voltage (Note 7)         | VIND1                 | -0.3         | (DVDD+0.3) or 4.3 | V    |   |
| Ambient Temperature (powered applied)  | Ta                    | -40          | 85                | °C   |   |
| Storage Temperature                    | Tstg                  | -65          | 150               | °C   |   |

Note 5. 電圧はすべてグラウンドピンに対する値です。AVSSとDVSS は同電位にしてください。

Note 6. AINTP/N, AIN/INP, INN, AIN2LP/N, AIN1L/R, AIN2RP/N pins

Note 7. IRSTN, I2CSEL, SI/CAD0, SCL/SCLK, CSN/CAD1, BICK1, LRCK1, BICK2/JX2, LRCK2/JX1, SDIN1, SDIN2/JX0, RDY/SDOUT2/JX3 pins

Note 8. SDA pin と SCL pinのプルアップ抵抗の接続先の電圧はDVDD以下にしてください。これらのピンがプルアップされている時は電源をOFFにしないでください。

注意: この値を超えた条件で使用した場合、デバイスを破壊することがあります。また、通常の動作は保証されません。

## 推奨動作条件

(AVSS=DVSS=0V; Note 5)

| Parameter                  | Symbol      | min         | typ  | max | Unit |   |
|----------------------------|-------------|-------------|------|-----|------|---|
| Power Supplies<br>(Note 9) | Analog      | AVDD        | 3.0  | 3.3 | 3.6  | V |
|                            | Digital     | DVDD        | 3.0  | 3.3 | 3.6  | V |
|                            | Digital     | DVDD18      | 1.7  | 1.8 | 1.9  | V |
|                            | Difference1 | AVDD - DVDD | -0.3 | 0   | +0.3 | V |

Note 5. 電圧はすべてグラウンドピンに対する値です。AVSSとDVSS は同電位にしてください。

Note 9. AVDD, DVDD, DVDD18の電源立ち上げシーケンスを考慮する必要はありません。ただし、必ず全ての電源(AVDD, DVDD, DVDD18)を立ち上げてから使用してください。

注意: I<sup>2</sup>C BUSを使用(I2CSEL pin= "H")する場合、周辺デバイスが電源ONの状態でもAK7757のみ電源OFFにしないでください。また、SDA, SCLのプルアップ先はVDDを超えないようにしてください。

(SDA, SCL pinにもVDDに対して、ダイオードが存在します。)

本データシートに記載されている条件以外のご使用に関しては、当社では責任負いかねますので十分ご注意ください。



|                       |
|-----------------------|
| <b>アナログ特性 (CODEC)</b> |
|-----------------------|

### ■ ADC特性

#### 1. Microphone Amplifier

(Ta= 25°C; AVDD=DVDD=3.3V; DVDD18=1.8V; AVSS=DVSS=0V)

|                    |     | Parameter         | min  | typ | max | Unit |
|--------------------|-----|-------------------|------|-----|-----|------|
| <b>MIC<br/>AMP</b> |     | 入力インピーダンス         | 22.5 | 30  |     | kΩ   |
|                    | ゲイン | MGAIN[2:0]bits=0h |      | 0   |     | dB   |
|                    |     | MGAIN[2:0]bits=1h |      | 15  |     | dB   |
|                    |     | MGAIN[2:0]bits=2h |      | 18  |     | dB   |
|                    |     | MGAIN[2:0]bits=3h |      | 21  |     | dB   |
|                    |     | MGAIN[2:0]bits=4h |      | 24  |     | dB   |
|                    |     | MGAIN[2:0]bits=5h |      | 27  |     | dB   |
|                    |     | MGAIN[2:0]bits=6h |      | 30  |     | dB   |
| MGAIN[2:0]bits=7h  |     | 33                |      | dB  |     |      |

#### 2. Microphone Bias

(Ta= 25°C; AVDD=DVDD=3.3V; DVDD18=1.8V; AVSS=DVSS=0V)

|                     |      | Parameter | min | typ  | max | Unit |
|---------------------|------|-----------|-----|------|-----|------|
| <b>MIC<br/>BIAS</b> | 出力電圧 | 負荷電流0mA   |     | 2.46 |     | V    |
|                     |      | 負荷電流1mA   |     | 2.32 |     |      |
|                     | 負荷抵抗 |           | 2   |      |     | kΩ   |
|                     | 負荷容量 |           |     |      | 30  | pF   |

Note 10. 出力電圧は AVDD に依存します。

#### 3. ADC1

(特記なき場合は、Ta=25°C; AVDD=DVDD=3.3V, DVDD18=1.8V, VSS=0V, BICK=64fs; Signal frequency 1kHz; Measurement frequency = 20Hz~20kHz @fs=48kHz; 差動入力時)

| Parameter              |  | min                  | typ   | max   | Unit  |      |
|------------------------|--|----------------------|-------|-------|-------|------|
| <b>ADC<br/>Section</b> | Resolution                                   |                      |       | 24    | Bits  |      |
|                        | <b>Dynamic Characteristics</b>               |                      |       |       |       |      |
|                        | S/(N+D) (-1dBFS)                             | MGAIN[2:0]=0h(0dB)   | 78    | 88    |       | dB   |
|                        |  | MGAIN[2:0]=3h(+21dB) | 70    | 80    |       |      |
|                        | Dynamic Range<br>(A-weighted) (Note 11)      | MGAIN[2:0]=0h(0dB)   | 86    | 96    |       | dB   |
|                        |  | MGAIN[2:0]=3h(+21dB) | 76    | 86    |       |      |
|                        | S/N (A-weighted)                             | MGAIN[2:0]=0h(0dB)   | 86    | 96    |       | dB   |
|                        |  | MGAIN[2:0]=3h(+21dB) | 76    | 86    |       |      |
|                        | Inter-Channel Isolation (fin=1kHz) (Note 12) | 90                   | 110   |       | dB    |      |
|                        | <b>DC accuracy</b>                           |                      |       |       |       |      |
|                        | Channel Gain Mismatch                        |                      |       | 0.0   | 0.3   | dB   |
|                        | <b>Analog Input</b>                          |                      |       |       |       |      |
|                        | Input Voltage (Differential)                 |                      | ±2.00 | ±2.20 | ±2.40 | Vp-p |
|                        | Input Voltage (Single-ended)                 |                      | 2.00  | 2.20  | 2.40  | Vp-p |
| Input Impedance        |  | 22.5                 | 30    |       | kΩ    |      |

Note 11. -60dB FS の信号を入力したときの S/(N+D)です。

Note 12. -1dB FS の信号を入力した場合の AINR、AINL 間のアイソレーションです。

## 4. ADC2

(特記なき場合は、 $T_a=25^{\circ}\text{C}$ ;  $AVDD=DVDD=3.3\text{V}$ ,  $DVDD18=1.8\text{V}$ ,  $VSS=0\text{V}$ ,  $BICK=64\text{fs}$ ; Signal frequency 1kHz; Measurement frequency = 20Hz~20kHz @ $f_s=48\text{kHz}$ ; 差動入力時)

| Parameter       |                                      | min        | typ        | max        | Unit             |
|-----------------|--------------------------------------|------------|------------|------------|------------------|
| ADC Section     | Resolution                           | 24         |            |            | Bits             |
|                 | <b>Dynamic Characteristics</b>       |            |            |            |                  |
|                 | S/(N+D) (-1dBFS)                     | 74         | 82         |            | dB               |
|                 | Dynamic Range (A-weighted) (Note 11) | 81         | 89         |            | dB               |
|                 | S/N (A-weighted)                     | 81         | 89         |            | dB               |
|                 | <b>Analog Input</b>                  |            |            |            |                  |
|                 | Input Voltage (Differential)         | $\pm 2.00$ | $\pm 2.20$ | $\pm 2.40$ | V <sub>p-p</sub> |
| Input Impedance | 22.5                                 | 30         |            | k $\Omega$ |                  |

Note 11. -60dB FSの信号を入力したときのS/(N+D)です。

## ■ DAC特性

(特記なき場合は、 $T_a=25^\circ\text{C}$ ;  $AVDD=DVDD=3.3\text{V}$ ,  $DVDD18=1.8\text{V}$ ,  $VSS=0\text{V}$ ,  $BICK=64\text{fs}$ ; Signal frequency 1kHz;  
Measurement frequency = 20Hz~20kHz @ $f_s=48\text{kHz}$ ; 差動入力時)

| Parameter   |                                | min          | typ  | max  | Unit             |
|---|--------------------------------|--------------|------|------|------------------|
| DAC1  | Resolution                     |              |      | 24   | Bits             |
| DAC2  | <b>Dynamic Characteristics</b> |              |      |      |                  |
| S/(N+D) (0 dBFS)                                      | 0dBFS output mode              | 82           | 92   |      | dB               |
|   | -20dBFS output mode            | 75           | 85   |      | dB               |
| Dynamic Range (A-weighted) (Note 11)                  | 0dBFS output mode              | 100          | 107  |      | dB               |
|   | -20dBFS output mode            | 80 (Note 15) | 90   |      | dB               |
| S/N (A-weighted)                                      | 0dBFS output mode              | 100          | 107  |      | dB               |
|   | -20dBFS output mode            | 80 (Note 15) | 90   |      | dB               |
| Inter-channel Isolation ( $f=1\text{kHz}$ ) (Note 13) |                                | 90           | 110  |      | dB               |
| <b>DC accuracy</b>                                    |                                |              |      |      |                  |
| Channel Gain Mismatch (Note 14)                       |                                |              | 0.0  | 0.7  | dB               |
| <b>Analog output</b>                                  |                                |              |      |      |                  |
| Output Voltage  | 0dBFS output mode              | 2.0          | 2.2  | 2.4  | V <sub>p-p</sub> |
|   | -20dBFS output mode            | 0.2          | 0.22 | 0.24 | V <sub>p-p</sub> |
| Load Resistance                                       |                                | 5            |      |      | k $\Omega$       |
| Load Capacitance                                      |                                |              |      | 30   | pF               |

Note 11. -60dB FSの信号を入力したときのS/(N+D)です。

Note 13. 個々の DAC の Lch-Rch 間のアイソレーションです。

Note 14. 全出力 (DAC1L/R, DAC2L/R) 間のゲインミスマッチ

Note 15.  $T_a=25^\circ\text{C}$ ,  $AVDD=DVDD=3.0\sim 3.6\text{V}$

## DC特性

(Ta=Tmin~Tmax; AVDD=DVDD=3.0~3.6V; DVDD18=1.7~1.9V; AVSS=DVSS=0V)

| Parameter  | Symbol | min      | typ | max     | Unit |
|--|--------|----------|-----|---------|------|
| High level input voltage (Note 16)               | VIH    | 80%DVDD  |     |         | V    |
| Low level input voltage (Note 16)                | VIL    |          |     | 20%DVDD | V    |
| SCL, SDA High level input voltage                | VIH    | 70%DVDD  |     |         | V    |
| SCL, SDA Low level input voltage                 | VIL    |          |     | 30%DVDD | V    |
| High level output voltage: Iout=-100μA (Note 17) | VOH    | DVDD-0.4 |     |         | V    |
| Low level output voltage: Iout=100μA (Note 17)   | VOL    |          |     | 0.4     | V    |
| SDA Low level output voltage Iout=3mA            | VOL    |          |     | 0.4     | V    |
| Input leak current (Note 18)                     | Iin    |          |     | ±10     | μA   |
| Input leak current XTI pin                       | Iix    |          | 26  |         | μA   |

Note 16. SCL, SDA/SO pin を除きます。

Note 17. SDA/SO pinを除きます。

Note 18. XTI pin を除きます。

## 消費電流

(Ta=25°C; AVDD=DVDD=3.3V; DVDD18=1.8V; AVSS=DVSS=0V, fin=1 kHz, 24bit, fs=8 kHz (CKM mode = 0), DSPS=BITFS=PMOSC bits=“0” PMMB bit=“1”, DSP running with programmed connecting DIN2 with DOUT1 and DIN1 with DOUT3.

| Parameter   | min            | typ | max | Unit |
|---|----------------|-----|-----|------|
| <b>Power Supplies: (Note 19)</b>                        |                |     |     |      |
| Power-Up (IRSTN pin = “H”) CODEC+DSP                    |                |     |     |      |
| All Circuit Power-up                                    |                |     |     |      |
| AVDD+DVDD   | AVDD=DVDD=3.3V | 50  | -   | mA   |
| DVDD18  | DVDD18=1.8V    | 50  | -   | mA   |
| Power Consumption                                       |                | 255 |     | mW   |
| AVDD+DVDD   | AVDD=DVDD=3.6V |     | 70  | mA   |
| DVDD18  | DVDD18=1.9V    |     | 70  | mA   |
| Reset (IRSTN pin = “L”), Power-down condition (Note 20) |                |     |     |      |
| AVDD+DVDD (参考値)   | -              | 1   |     | μA   |
| DVDD18 (参考値)  |                | 6   |     | μA   |

Note 19. DVDD18の値は使用周波数およびDSPプログラム内容によって変化します。

Note 20. 全てのデジタル入力ピンをDVDDまたはDVSSに固定した時の値です。

## デジタルフィルタ特性

## ■ ADC部(ADC1/2)

## 1. fs=48kHz

(Ta=-40°C~85°C, AVDD=DVDD=3.0~3.6V, fs=48kHz) Note 21)

| Parameter   | Symbol | min | typ          | max   | Unit              |
|---|--------|-----|--------------|-------|-------------------|
| 通過域<br>(±0.1dB) (Note 22)<br>(-0.2dB)<br>(-3.0dB) | PB     | 0   | 20.0<br>23.0 | 18.9  | kHz<br>kHz<br>kHz |
| 阻止域   | SB     | 28  |              |       | kHz               |
| 通過域リップル (Note 22)                                 | PR     |     |              | ±0.04 | dB                |
| 阻止域減衰量 (Note 23, Note 24)                         | SA     | 68  |              |       | dB                |
| 群遅延歪  | △GD    |     | 0            |       | μs                |
| 群遅延 (Ts=1/fs)                                     | GD     |     | 16           |       | Ts                |

Note 21. 各振幅特性の周波数はfs (サンプリングレート) に比例します。

ハイパスフィルタの特性は含まれていません。

Note 22. 通過域はfs=48kHzのとき、DCから18.9kHzです。

Note 23. 阻止域はfs=48kHzのとき、28kHzから3.044MHzです。

Note 24. fs=48kHzのときアナログ変調器は3.072MHzでアナログ入力をサンプリングします。従って、サンプリング周波数の整数倍の帯域(n x 3.072MHz ±28kHz; n=0, 1, 2, 3...)中に存在する入力信号については、デジタルフィルタによっては減衰されません。

## ■ DAC1-4

(Ta=-40°C~85°C; AVDD=DVDD=3.0~3.6V; fs=48kHz; DEM=OFF)

| Parameter                              | Symbol | min  | typ  | max   | Unit       |
|--|--------|------|------|-------|------------|
| 通過域<br>(±0.05dB) (Note 25)<br>(-6.0dB) | PB     | 0    | 24   | 21.7  | kHz<br>kHz |
| 阻止域 (Note 25)                          | SB     | 26.2 |      |       | kHz        |
| 通過域リップル                                | PR     |      |      | ±0.01 | dB         |
| 阻止域減衰量                                 | SA     | 64   |      |       | dB         |
| 群遅延 (Ts=1/fs) (Note 26)                | GD     |      | 24   |       | Ts         |
| <b>デジタルフィルタ+アナログフィルタ</b>               |        |      |      |       |            |
| 振幅特性 20Hz~20.0kHz                      |        |      | ±0.5 |       | dB         |

Note 25. 通過域、阻止域の周波数は fs に比例し、PB=0.4535 \* fs(@±0.05dB)、SB=0.5465 \* fs です。

Note 26. デジタルフィルタによる演算遅延で、データが入力レジスタにセットされてからアナログ信号が出力されるまでの時間です。

|                 |
|-----------------|
| <b>スイッチング特性</b> |
|-----------------|

### ■ システムクロック

(Ta=-40°C~85°C; AVDD=DVDD=3.0~3.6V, VSS=0V)

| Parameter                                | Symbol | min  | typ               | max  | Unit |
|--|--------|------|-------------------|------|------|
| <b>XTI CKM[2:0]=000, 001, 010</b>        |        |      |                   |      |      |
| <b>a)水晶振動子使用時</b>                        |        |      |                   |      |      |
| CKM[2:0]=000 fs=44.1kHz<br>fs=48kHz      | fXTI   | -    | 11.2896<br>12.288 | -    | MHz  |
| CKM[2:0]=001 fs=44.1kHz<br>fs=48kHz      | fXTI   | -    | 16.9344<br>18.432 | -    | MHz  |
| <b>b)外部クロック使用時</b>                       |        |      |                   |      |      |
| デューティ比                                   |        | 40   | 50                | 60   | %    |
| CKM[2:0]=000, 010 fs=44.1kHz<br>fs=48kHz | fXTI   | 11.0 | 11.2896<br>12.288 | 12.4 | MHz  |
| CKM[2:0]= 001 fs=44.1kHz<br>fs=48kHz     | fXTI   | 16.5 | 16.9344<br>18.432 | 18.6 | MHz  |
| <b>LRCK周波数 (Note 27)</b>                 | fs     | 7.35 |                   | 48   | kHz  |
| <b>BICK周波数</b>                           |        |      |                   |      |      |
| ハイレベル幅                                   | tBCLKH | 64   |                   |      | ns   |
| ローレベル幅                                   | tBCLKL | 64   |                   |      | ns   |
| 周波数                                      | fBCLK  | 0.23 | 3.072             | 3.1  | MHz  |

Note 27. LRCKとサンプリングレート(fs)は、一致している必要があります。

Note 28. BICKをMCLK生成クロックとして使用する場合は、LRCKと同期し、周波数は安定している必要があります。

### ■ リセット

(Ta= Tmin~Tmax, AVDD=DVDD=3.0~3.6V; DVDD18=1.7~1.9V; AVSS=DVSS=0V)

| Parameter                   | Symbol | min | typ | max | Unit |
|-----------------------------|--------|-----|-----|-----|------|
| Reset pulse width (Note 29) | tRST   | 600 |     |     | ns   |

Note 29. 電源が立ち上がった後、IRSTN pinを“H”に立ち上げてください。

## ■ デジタルオーディオインタフェース (SDIN1~2, SDOUT1~3)

1) SDIN1/2, SDOUT1/2/3

(Ta= Tmin~Tmax, AVDD=DVDD= 3.0V ~ 3.6V, DVDD18= 1.7V ~ 1.9V, AVSS=DVSS=0V, CL=20pF)

| Parameter  | Symbol | min | typ | max | Unit |
|--|--------|-----|-----|-----|------|
| <b>I<sup>2</sup>S and PCM Interface Input Timing</b>           |        |     |     |     |      |
| Delay Time from BICK “↑” to LRCK (Note 30)                     | tBLRD  | 20  |     |     | ns   |
| Delay Time from LRCK to BICK “↑” (Note 30)                     | tLRBD  | 20  |     |     | ns   |
| Serial Data Input Latch Setup Time                             | tBSIDS | 80  |     |     | ns   |
| Serial Data Input Latch Hold Time                              | tBSIDH | 80  |     |     | ns   |
| Delay Time from LRCK to Serial Data Output (Note 31)           | tLRD   |     |     | 80  | ns   |
| Delay Time from BICK “↓” or “↑” to LRCK Output                 | tBSOD  |     |     | 80  | ns   |
| <b>I<sup>2</sup>S and PCM Interface Output Timing SDOUT1/2</b> |        |     |     |     |      |
| BICK Frequency   | fBICK  |     | 64  |     | fs   |
| BICK Duty cycle  |        |     | 50  |     | %    |
| BICK “↓”からLRCKへの遅延時間   | tMBL   | -20 |     | 40  | ns   |
| シリアルデータ入力 ラッチセットアップ時間  | tBSIDS | 80  |     |     | ns   |
| シリアルデータ入力 ラッチホールド時間  | tBSIDH | 80  |     |     | ns   |
| Delay Time from LRCK to Serial Data Output (Note 31)           | tLRD   |     |     | 80  | ns   |
| Delay Time from BICK “↓” or “↑” to LRCK Output                 | tBSOD  |     |     | 80  | ns   |

Note 30. この規格値はLRCKのエッジとBICKのエッジが重ならないように規定しています。

Note 31. I<sup>2</sup>Sを除きます。

### ■ $\mu$ P インタフェース(SPI mode)

(Ta= Tmin~Tmax; AVDD=DVDD=3.0~3.6V; DVDD18=1.7~1.9V, AVSS=DVSS=0V; CL=20pF)

| Parameter   | Symbol | min | typ | max | Unit    |
|---|--------|-----|-----|-----|---------|
| <b><math>\mu</math>P Interface Timing (SPI mode)</b>      |        |     |     |     |         |
| CSN Fall Time   | tWRF   |     |     | 30  | ns      |
| CSN Rise Time   | tWRR   |     |     | 30  | ns      |
| SCLK Fall Time  | tSF    |     |     | 30  | ns      |
| SCLK Rise Time  | tSR    |     |     | 30  | ns      |
| SCLK Frequency  | fSCLK  |     |     | 2.7 | MHz     |
| SCLK Low Level Width                                      | tSCLKL | 180 |     |     | ns      |
| SCLK High Level Width                                     | tSCLKH | 180 |     |     | ns      |
| CSN High Level Width                                      | tWRQH  | 500 |     |     | ns      |
| From CSN “ $\uparrow$ ” to IRSTN “ $\uparrow$ ”           | tRST1  | 600 |     |     | ns      |
| From IRSTN “ $\uparrow$ ” to CSN “ $\downarrow$ ”         | tIRRQ  | 100 |     |     | $\mu$ s |
| From CSN “ $\downarrow$ ” to SCLK “ $\downarrow$ ”        | tWSC   | 500 |     |     | ns      |
| From SCLK “ $\uparrow$ ” to CSN “ $\uparrow$ ”            | tSCW   | 800 |     |     | ns      |
| SI Latch Setup Time                                       | tSIS   | 180 |     |     | ns      |
| SI Latch Hold Time  | tSIH   | 180 |     |     | ns      |
| <b>AK7757 <math>\rightarrow</math> <math>\mu</math>P</b>  |        |     |     |     |         |
| Delay Time from SCLK “ $\downarrow$ ” to SO Output        | tSOS   |     |     | 180 | ns      |
| Hold Time from SCLK “ $\uparrow$ ” to SO Output (Note 32) | tSOH   | 180 |     |     | ns      |

Note 32. コマンドコードの8bit目入力時は除きます。

### ■ $\mu$ P インタフェース ( $I^2$ C BUS mode)

(Ta= Tmin~Tmax; AVDD=DVDD=3.0~3.6V, DVDD18=1.7~1.9V, AVSS=DVSS=0V; CL=20pF)

| Parameter   | Symbol  | min | typ | max | Unit    |
|---|---------|-----|-----|-----|---------|
| <b><math>I^2</math>C Timing</b>                           |         |     |     |     |         |
| SCL clock frequency                                       | fSCL    |     |     | 400 | kHz     |
| Bus Free Time Between Transmissions                       | tBUF    | 1.3 |     |     | $\mu$ s |
| Start Condition Hold Time<br>(prior to first Clock pulse) | tHD:STA | 0.6 |     |     | $\mu$ s |
| Clock Low Time  | tLOW    | 1.3 |     |     | $\mu$ s |
| Clock High Time   | tHIGH   | 0.6 |     |     | $\mu$ s |
| Setup Time for Repeated Start Condition                   | tSU:STA | 0.6 |     |     | $\mu$ s |
| SDA Hold Time from SCL Falling                            | tHD:DAT | 0   |     | 0.9 | $\mu$ s |
| SDA Setup Time from SCL Rising                            | tSU:DAT | 0.1 |     |     | $\mu$ s |
| Rise Time of Both SDA and SCL Lines                       | tR      |     |     | 0.3 | $\mu$ s |
| Fall Time of Both SDA and SCL Lines                       | tF      |     |     | 0.3 | $\mu$ s |
| Setup Time for Stop Condition                             | tSU:STO | 0.6 |     |     | $\mu$ s |
| Pulse Width of Spike Noise Suppressed<br>by Input Filter  | tSP     | 0   |     | 50  | ns      |
| Capacitive load on bus                                    | Cb      |     |     | 400 | pF      |

Note 33.  $I^2$ C-busはNXP B.V.の商標です。



■ タイミング波形

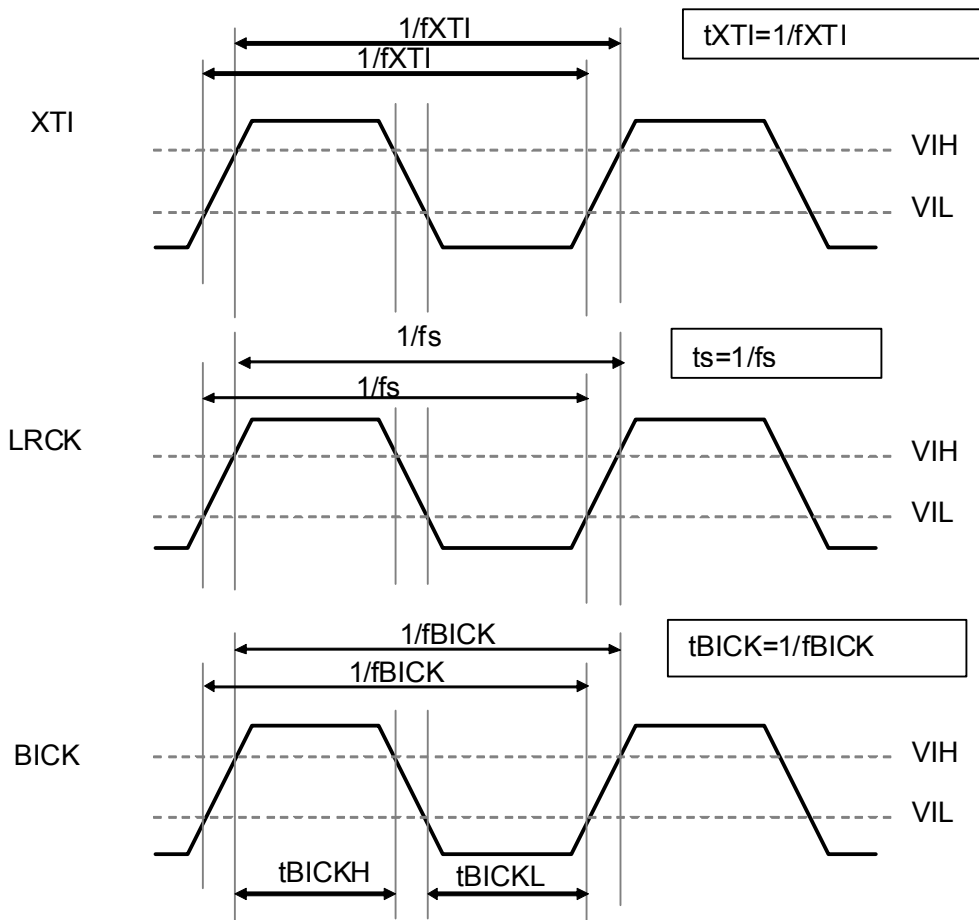


Figure 3. システムクロック

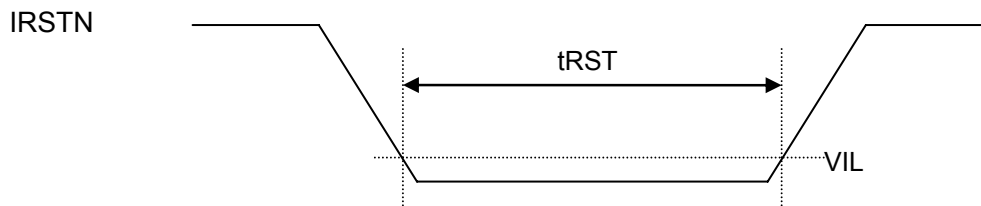


Figure 4. リセット

Note 34. 電源立上げ、立ち下げ時は、IRSTN pin = “L”にしてください。

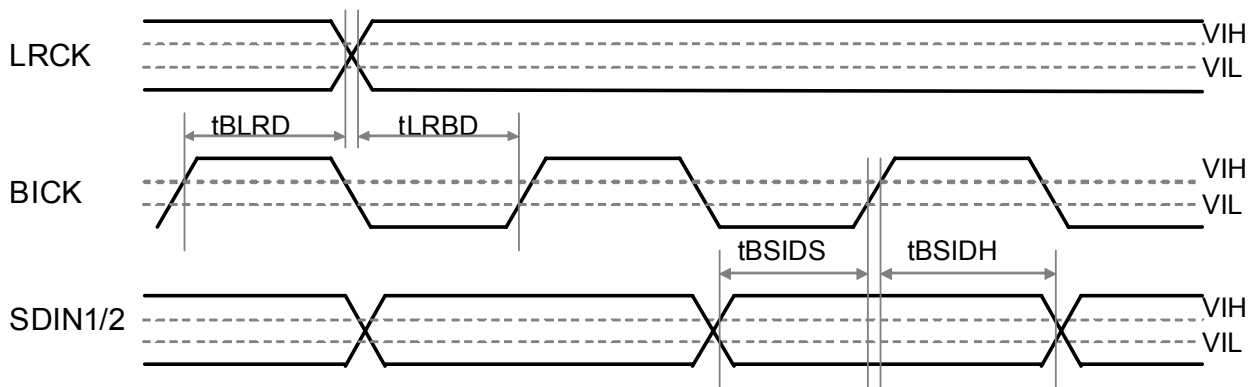


Figure 5. オーディオインタフェース (スレーブモード入力インタフェース)

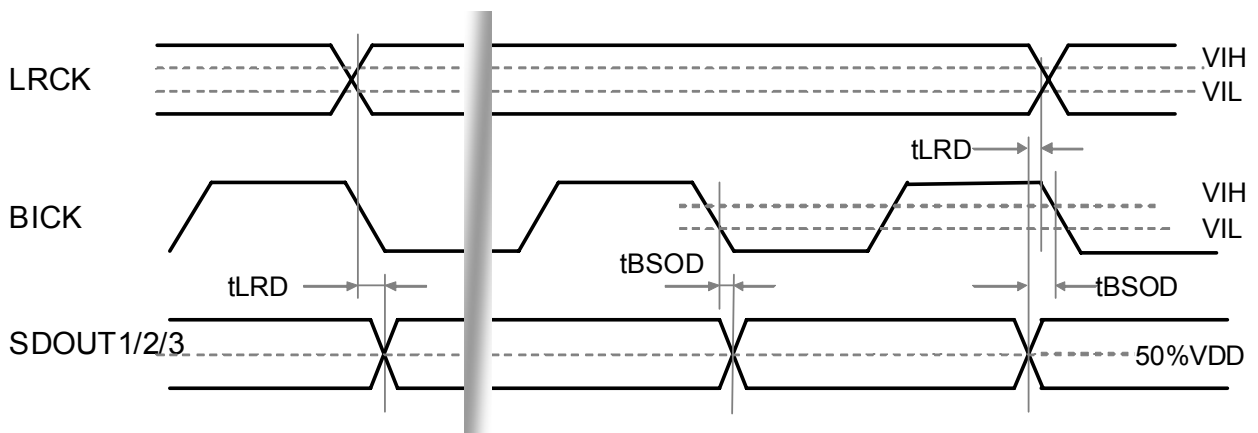


Figure 6. オーディオインタフェース (スレーブモード出力インタフェース)

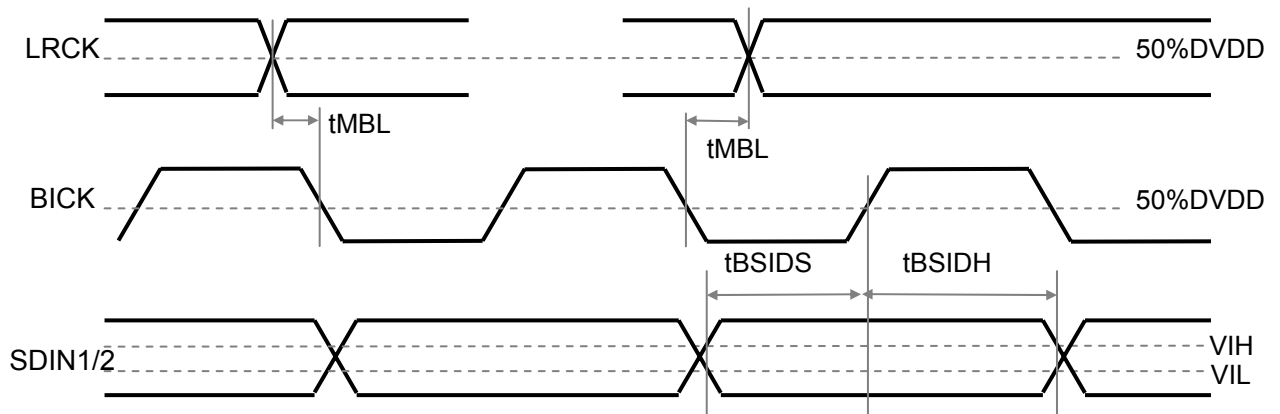


Figure 7. オーディオインタフェース (マスターモード入力インタフェース)

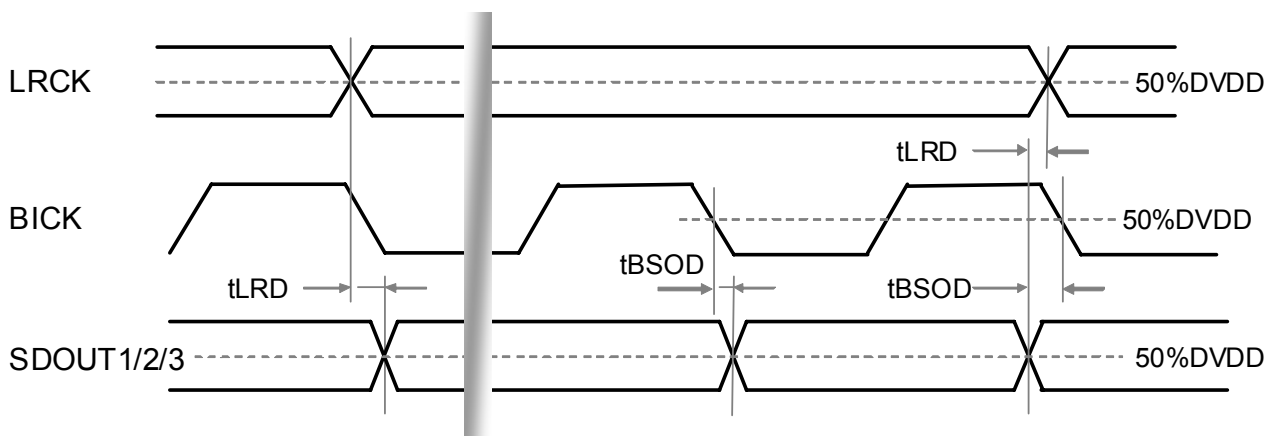


Figure 8. オーディオインタフェース (マスターモード出力インタフェース)

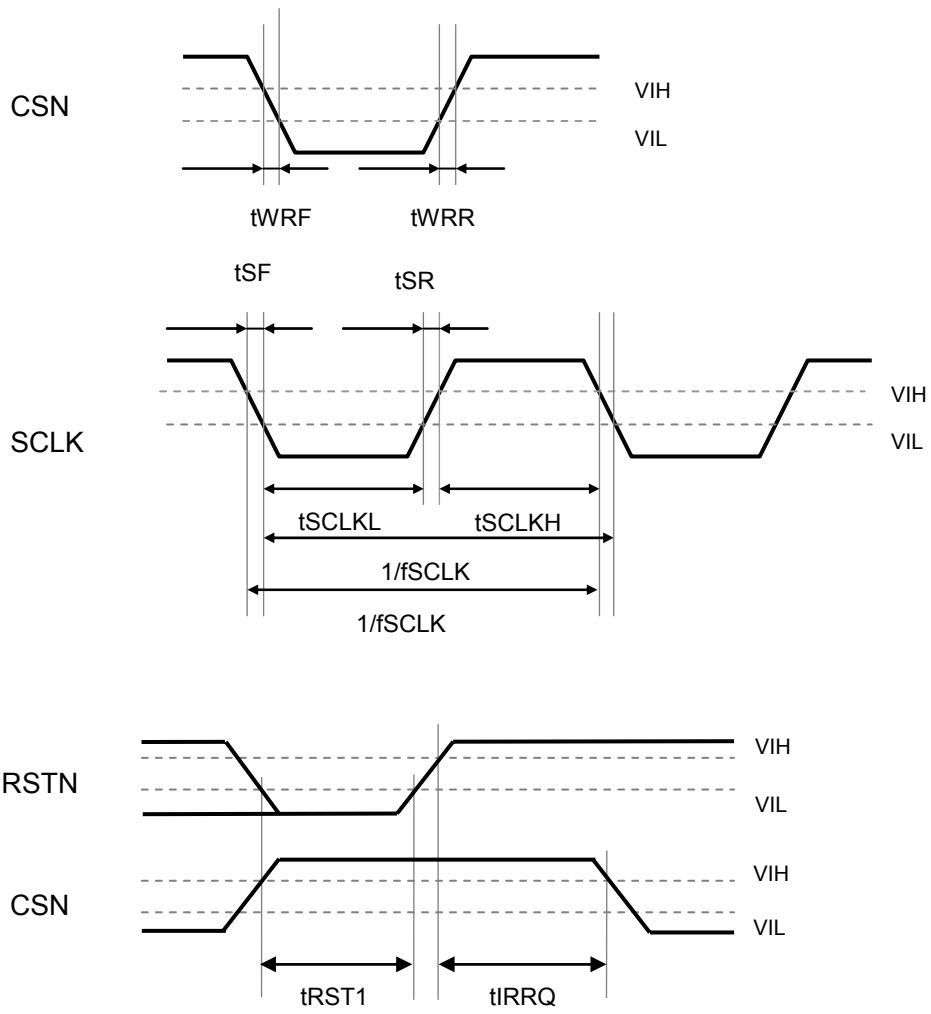


Figure 9.  $\mu P$  インタフェース1 (SPI)

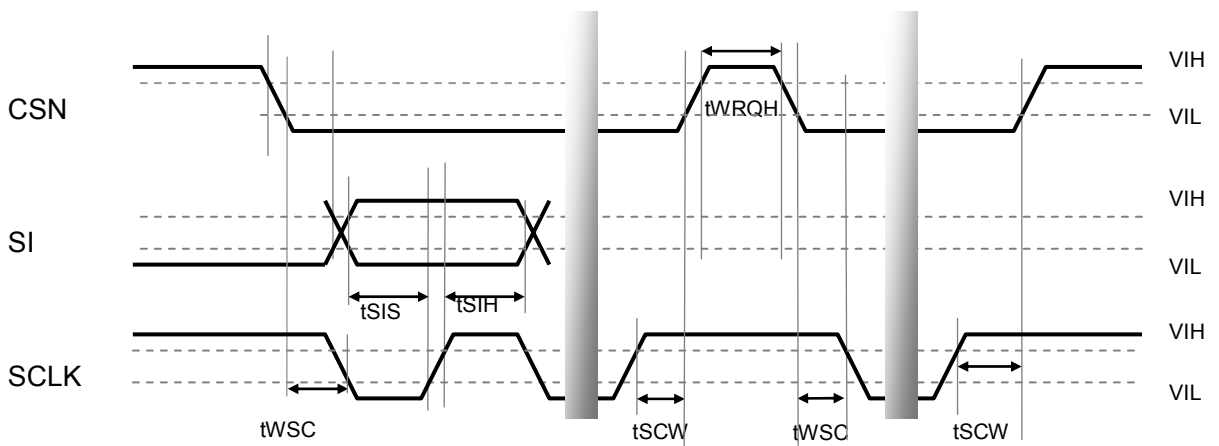


Figure 10.  $\mu P$  インタフェース2 (SPI)

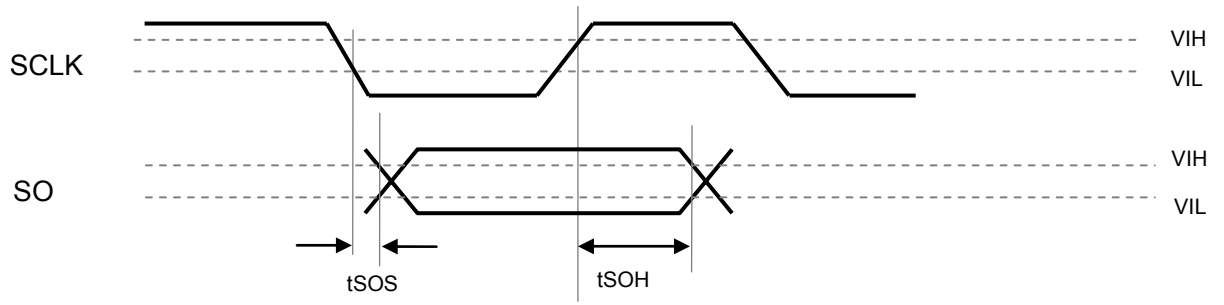


Figure 11.  $\mu$ Pインタフェース3 (SPI)

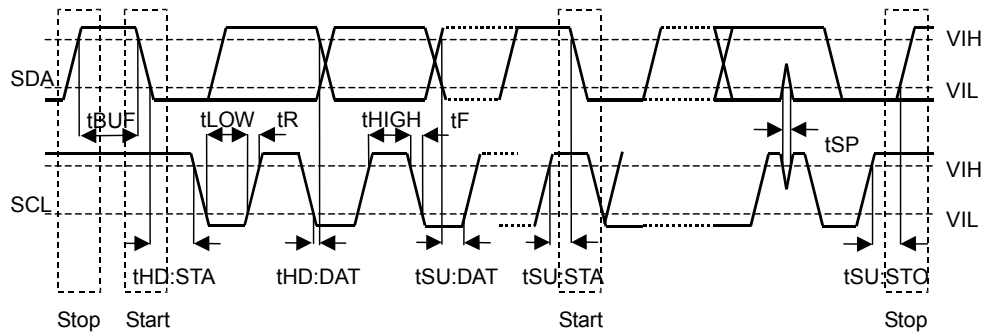
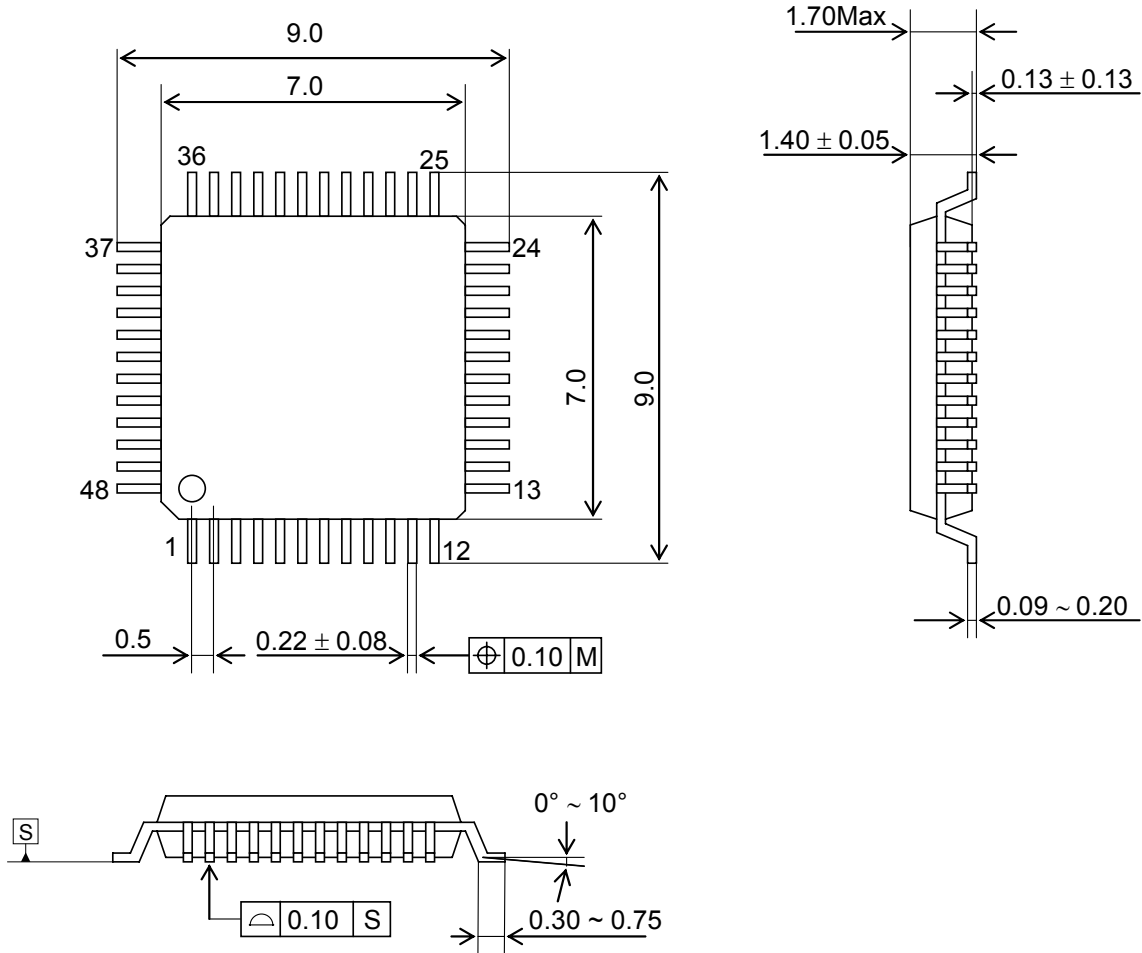


Figure 12.  $\mu$ P インタフェース ( $I^2C$  Bus)

パッケージ

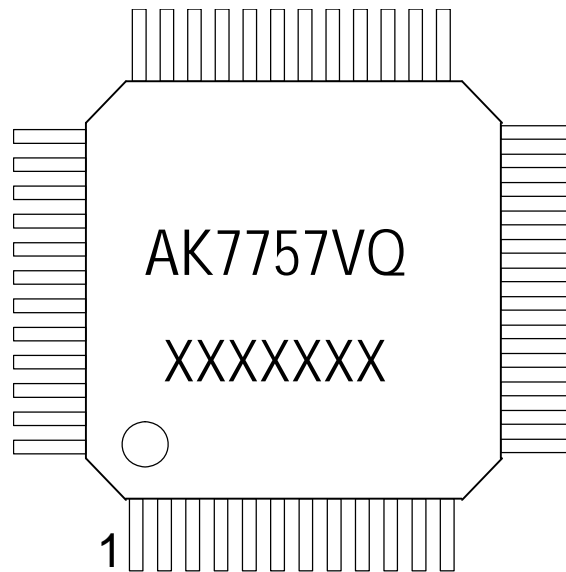
48pin LQFP(Unit: mm)



■ 材質・メッキ仕様

- パッケージ材質: エポキシ系樹脂、ハロゲン(臭素、塩素)フリー
- リードフレーム材質: 銅
- リードフレーム処理: 半田(無鉛)メッキ

マーキング



- 1) Pin #1 indication
- 2) Date Code: XXXXXXXX(7digits)
- 3) Marking Code: AK7757VQ

改訂履歴

| Date (Y/M/D) | Revision | Reason | Page | Contents  |
|--------------|----------|--------|------|---|
| 13/01/24     | 00       | 初版     |      |   |
| 13/05/17     | 01       | 誤記訂正   | 12   | DC特性<br>Note 16を変更  |
|              |          | 仕様変更   | 16   | <ul style="list-style-type: none"> <li>■ μPインタフェース (SPI mode)</li> <li>μP Interface Timing (SPI mode)</li> <li>SCLK Frequency: 2.1 → 2.7MHz (max)</li> <li>SCLK Low Level Width: 200 → 180ns (min)</li> <li>SCLK High Level Width: 200 → 180ns (min)</li> <li>SI Latch Setup Time: 200 → 180ns (min)</li> <li>SI Latch Hold Time: 200 → 180ns (min)</li> <li>AK7757 → μP</li> <li>Delay Time from SCLK “↓” to SO Output: 200→180ns(max)</li> <li>Hold Time from SCLK “↑” to SO Output: 200→180ns (min)</li> </ul> |

旭化成エレクトロニクス製品のご検討ありがとうございます。

より詳しい資料を用意しておりますので、お手数ですが弊社営業担当、あるいは弊社特約店営業担当までお申し付けください。

### 重要な注意事項

0. 本書に記載された弊社製品（以下、「本製品」といいます。）および、本製品の仕様につきましては、本製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認ください。
1. 本書に記載された情報は、本製品の動作例、応用例を説明するものであり、その使用に際して弊社および第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。お客様の機器設計において当該情報を使用される場合は、お客様の責任において行って頂くとともに、当該情報の使用に起因してお客様または第三者に生じた損害に対し、弊社はその責任を負うものではありません。
2. 本製品は、医療機器、航空宇宙用機器、輸送機器、交通信号機器、燃焼機器、原子力制御用機器、各種安全装置など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に使用されることを意図しておらず、保証もされていません。そのため、別途弊社より書面で許諾された場合を除き、これらの用途に本製品を使用しないでください。万が一、これらの用途に本製品を使用された場合、弊社は、当該使用から生ずる損害等の責任を一切負うものではありません。
3. 弊社は品質、信頼性の向上に努めておりますが、電子製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により、生命、身体、財産等が侵害されることのないよう、お客様の責任において、本製品を搭載されるお客様の製品に必要な安全設計を行うことをお願いします。
4. 本製品および本書記載の技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍用途の目的で使用しないでください。本製品および本書記載の技術情報を輸出または非居住者に提供する場合は、「外国為替及び外国貿易法」その他の適用ある輸出関連法令を遵守し、必要な手続を行ってください。本製品および本書記載の技術情報を国内外の法令および規則により製造、使用、販売を禁止されている機器・システムに使用しないでください。
5. 本製品の環境適合性等の詳細につきましては、製品個別に必ず弊社営業担当までお問合せください。本製品のご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようにご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、弊社は一切の責任を負いかねます。
6. お客様の転売等によりこの注意事項に反して本製品が使用され、その使用から損害等が生じた場合はお客様にて当該損害をご負担または補償して頂きますのでご了承ください。
7. 本書の全部または一部を、弊社の事前の書面による承諾なしに、転載または複製することを禁じます。