



AK8464

3ch input 10bit 35MSPS/ch AFE for MFP or CIS module with CCDI/F, TG, LVDS, LDO, Synth_PLL, and SSCG_PLL

1. 概要

AK8464は3.3V CCD/CMOSセンサ対応の3チャンネル10bit 35MSPS/ch. A/Dコンバータです。TG, LVDS, LDO, Synth_PLL, SSCG_PLL, OSC回路を搭載しています。TGはリニアCCD向けにはCCDセンサ駆動用のパルス、CIS module向けにはCISセンサ駆動用、LEDコントロール用のパルスを生成可能です。AK8464はMFP、CISモジュールに最適です。

2. 特長

- | | |
|---|--|
| <input type="checkbox"/> 入力部 | 3CH |
| <input type="checkbox"/> センサタイプ | CCD(負極性)/CMOS-CISセンサ (正極性:DC直結) |
| <input type="checkbox"/> CCDIN入力レンジ | 1.05Vpp (min.) (CDS時)
1.00Vpp (min.) (クランプ時)
1.00Vpp (min.) (DC直結CMOS時) |
| <input type="checkbox"/> センサ基準電圧(VCLP) | 2.33V(typ.) (CDS/クランプ時)
0.55 ~ 1.15V (DC直結CMOSセンサ:入力時)
0.7 ~ 1.1V(typ.)@2bit (DC直結CMOSセンサ:出力時) |
| <input type="checkbox"/> ADC 最大変換速度 | 35MSPS/ch |
| <input type="checkbox"/> ADC分解能: | 10bit(内部14bit) (ストレートバイナリーコード) |
| <input type="checkbox"/> ADC リニアリティ | ノーミッシングコード保証 @12bit精度 |
| <input type="checkbox"/> ゲイン調整レンジ | Analog: 0,6dB(typ.)@ 1bit
Digital : 1 ~ 3.98V/V @ 8bit |
| <input type="checkbox"/> オフセット調整レンジ: | Analog:±381mV(min.) @ 5bit
Digital : ±127.75LSB @ 10bit |
| <input type="checkbox"/> センサオフセット許容範囲: | ±200mV |
| <input type="checkbox"/> 自動黒補正、白補正機能搭載 | |
| <input type="checkbox"/> 画素クロック範囲(<PCLK>) | 8.75M ~ 35MHz |
| <input type="checkbox"/> 入力クロック範囲(XTI) | 10M ~ 25MHz(水晶振動子接続時)
8.75M ~ 35MHz(外部クロック入力時) |
| <input type="checkbox"/> Synth_PLL逡倍数 | 1 ~ 1.57倍@ 2.632% or 1.429% step (入力周波数比) |
| <input type="checkbox"/> 入力周波数拡散クロック対応 | 変調幅:±2%(max.)、変調周波数:80kHz(max.)
センター周波数 8.75M ~ 35MHz |
| <input type="checkbox"/> 拡散周波数生成 | 変調幅:±2.08%(max.)、変調周波数:30k ~ 50kHz
センター周波数 8.75M ~ 35MHz |

TG

位相分解能 56位相
最大画素レート 35MHz
TG出力端子数 12ピン(TG0 ~ 11)

CCD向け

画素クロック分解能パルス:<SH0> ~ <SH6>

位相調整可能クロック :

<P0> ~ <P2>,<PRS>,<PCL>

CIS向け

画素クロック分解能パルス:

<SP1>,<SP2>,<LED0> ~ <LED5>,<LED_EN>

位相調整可能クロック: <CISCK>

 LVDS 出力フォーマット:

データ5対、クロック1対 (channel Link)

 CPU I/F:

4線シリアルインターフェース

 汎用IO:

PORT0,PORT1

 電源電圧

3.0 ~ 3.6V 単一

 消費電力:

696mW (typ.)

 特性保証温度範囲:

Ta: 0 ~ 85°C

 パッケージ:

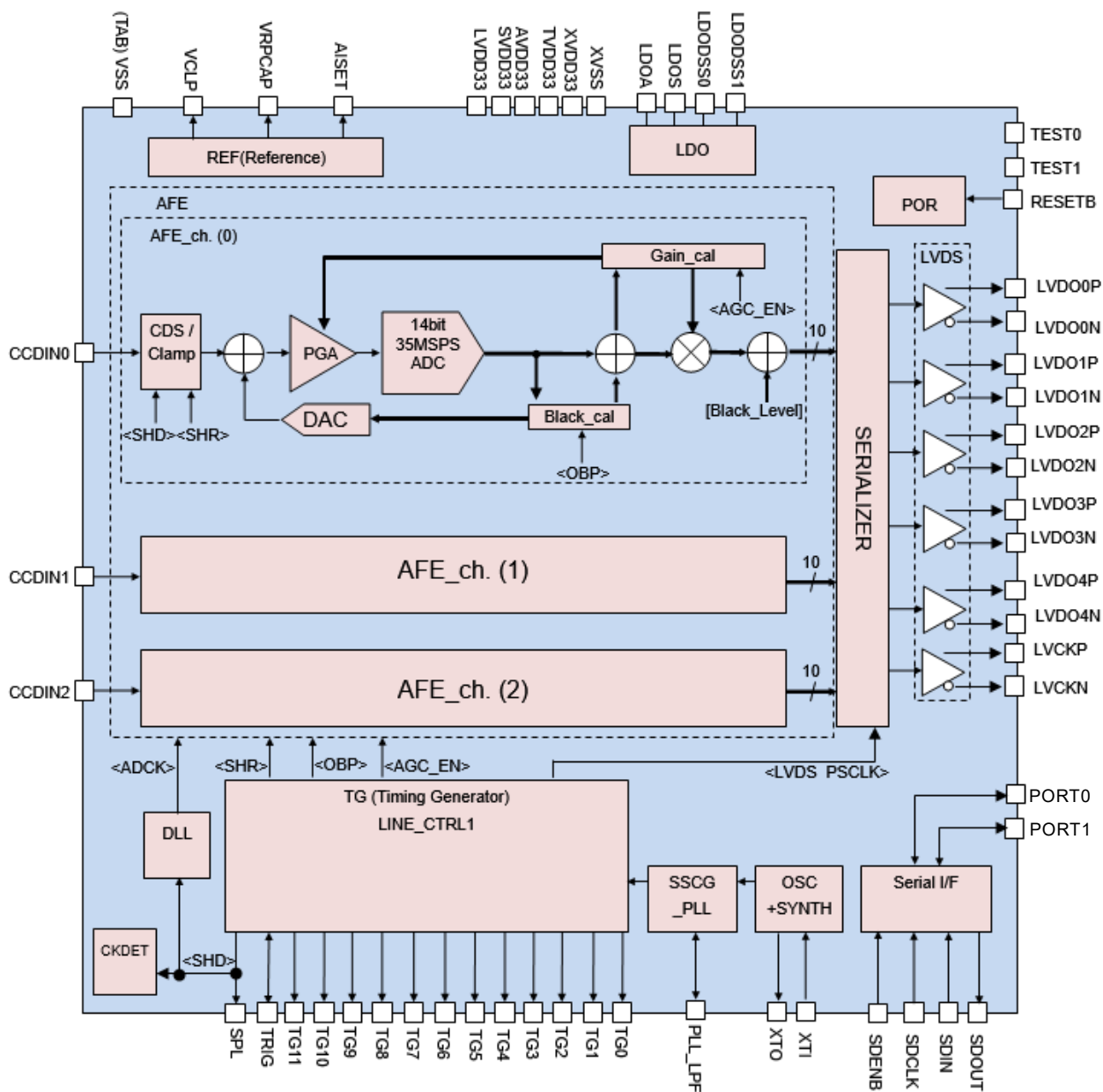
56ピンQFN, TAB露出有り, 0.4mm pitch, 7mm□

3. 目次

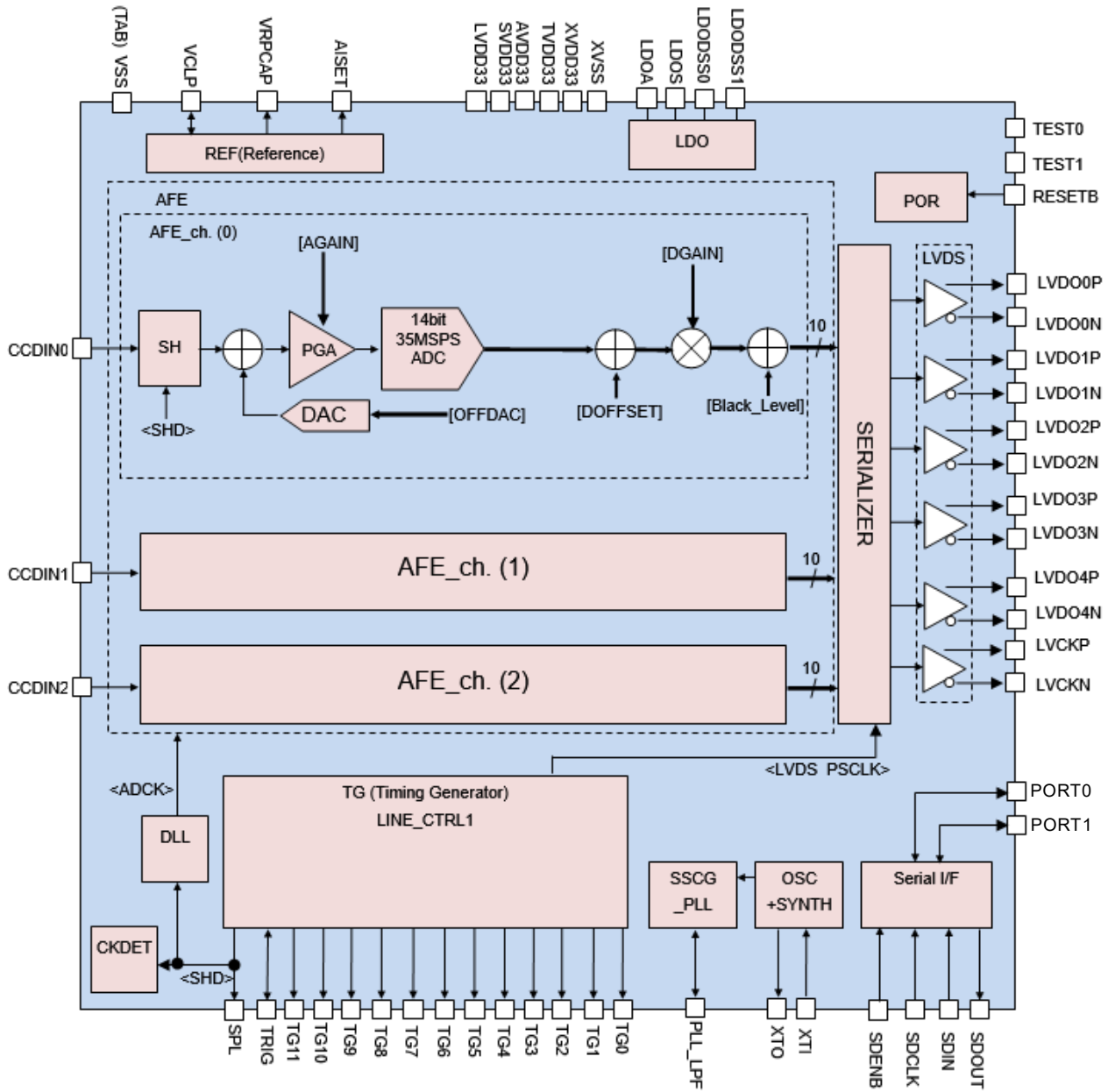
1. 概要.....	1
2. 特長.....	1
3. 目次.....	3
4. ブロック図.....	4
4.1. ブロック図(センサモード CCD).....	4
4.2. ブロック図(センサモード CIS).....	5
4.3. ブロック概要.....	6
5. ピン配置とピン機能説明.....	9
5.1. PIN配置図.....	9
5.2. ピン機能説明.....	10
6. オーダリングガイド.....	12
重要な注意事項.....	13

4. ブロック図

4.1. ブロック図(センサモード CCD)



4.2. ブロック図(センサモード CIS)



4.3. ブロック概要

- REF(Reference) : 基準電圧生成回路
センサ基準電圧(VCLP)、ADC基準電圧(VRPCAP)、および、内部の基準電流を生成する回路です。
- CDS/Clamp/SH : センサインターフェース回路
センサ出力の画信号レベルをサンプリングする回路です。サンプリングの方法として、CDSモード、クランプモード、DC直結モードの3種類のモードを持っています。
- DAC : オフセット加算用 D/A コンバータ
センサインターフェース部でサンプリングした信号レベルに加算するオフセット電圧を生成するD/Aコンバータです。DACの設定範囲は $\pm 381\text{mV}(\text{min.})$ 、設定分解能は $25.4\text{mV}(\text{min.})/\text{step}$ です。チャンネル毎に異なるオフセット電圧をレジスタで設定できます。自動補正シーケンスも搭載しています。
- PGA : ゲイン補正回路
各チャンネルの信号振幅を調整するためのアナログのプログラマブルゲインアンプです。ゲインの設定範囲は $0\text{dB}/6\text{dB}(\text{typ.})$ です。チャンネル毎に異なるゲインをレジスタで設定できます。自動補正シーケンスも搭載しています。
- ADC : A/D コンバータ
オフセット調整およびゲイン調整後の画信号レベルをデジタルデータに変換する14bit,35MSPSのA/Dコンバータです。
- Black_cal : 黒補正回路
黒レベル期間(<OBP>期間)にサンプルした黒レベルを、設定した黒レベル値([BLKLVL])になるようにOFFSETを自動でキャリブレーションします。
CCDセンサ用の機能になります。CISセンサでは手動でオフセットを設定してください。
- Gain_cal : ゲイン補正回路
画像検出区間(<AGC_EN>期間)にサンプルした白レベル(<peak>値)を、設定した白レベル値([WLVL])になるようにGainを自動でキャリブレーションします。
白レベル設定値は[BLKLVL]加算後のAFEの最終出力値のターゲットコードになります。
CCDセンサ用の機能になります。CISセンサでは手動でゲインを設定してください。
- Serializer : シリアライザ
ADC出力をLVDSで出力するために各チャンネルの平行データをシリアルデータに並べ替える回路です。
- LVDS : LVDS インターフェース回路
ADC 出力を LVDS レベルで出力するバッファです。データ 5 対、クロック 1 対の LVDS バッファを搭載しています。

- TG(Timing Generator),LINE_CTRL1 :タイミング発生回路
画素周期クロック<PCLK>からセンサ駆動用パルス、ライン制御用パルスを生成します。

CCDセンサ使用時

<PCLK>を基準にセンサ駆動パルス<P0> ~ <P2>,<PRS>,<PCL>を生成します。

<PCLK>を基準に内部駆動パルス<SHD>,<SHR>を生成します。

<PCLK>とTRIGを基準にセンサ駆動パルス停止区間、垂直転送区間のパルス<SH0> ~ <SH6>、汎用信号<PWM>を生成します。

<PCLK>とTRIGを基準に<AGC_EN>,<OBP>,<SHR_EN>,<SH>,<EN>を生成します。

CISセンサ使用時

<PCLK>を基準にセンサ駆動パルス<CISCK>を生成します。

<PCLK>を基準に内部駆動パルス<SHD>を生成します。

<PCLK>とTRIGを基準にセンサ基準信号<SP1>,<SP2>、センサ駆動パルス停止区間、LEDコントロールのパルス<LED0> ~ <LED5>,<LED_EN>を生成します。

LED点灯モードはMAN/RGB1/RGB2の3種類に対応します。

<PCLK>とTRIGを基準に<BOS>,<STA>,<CL1>,<CL0>,<EN>を生成します。

<P0> ~ <P2>,<PRS>,<PCL>,<SHD>,<SHR>,<CISCK>、TRIGの立上り立下り位置は<PCLK>の立上り位置(0位相)を基準として、1画素周期の1/56位相で設定する事が可能です。

<SH0> ~ <SH6>、<PWM>,<SP1>,<SP2>,<LED0> ~ <LED5>,<LED_EN>は画素周期で変化し、<PCLK>の立上り位置(0位相)で変化する信号になります。

- OSC+SYNTH : 画素周波数クロック生成回路

水晶振動子もしくは外部入力クロックをもとに、SYNTH部で1 ~ 1.57倍の画素周波数クロックを生成します。外部からSSクロックを入力する場合は本回路をバイパスし、入力されたクロック周波数が画素周波数となります。

- SSCG_PLL :SS クロック生成回路

Spread Spectrum Clockを生成します。生成できるSSクロックは変調周期30k ~ 50kHz,変調幅0.43 ~ 2.08%のSSクロックを生成します。

SSクロックを生成/非生成を選択する事も可能です。外部からSSクロックを入力する場合はSSクロック非生成のモードに設定してください。

- DLL :ADC 動作クロック生成回路

<SHD>からADC動作クロックを生成します。

- Serial I/F :コントロールレジスタ・インターフェース回路

コントロールレジスタにアクセスするための4線式シリアルインターフェースです。

コントロールレジスタは読み出しも可能です。

PORT0/1が入力設定の場合はレジスタ値からPORT0/1の入力極性をリードする事が可能です。

PORT0/1が出力設定の場合はレジスタでPORT0/1の出力極性を設定する事が可能です。

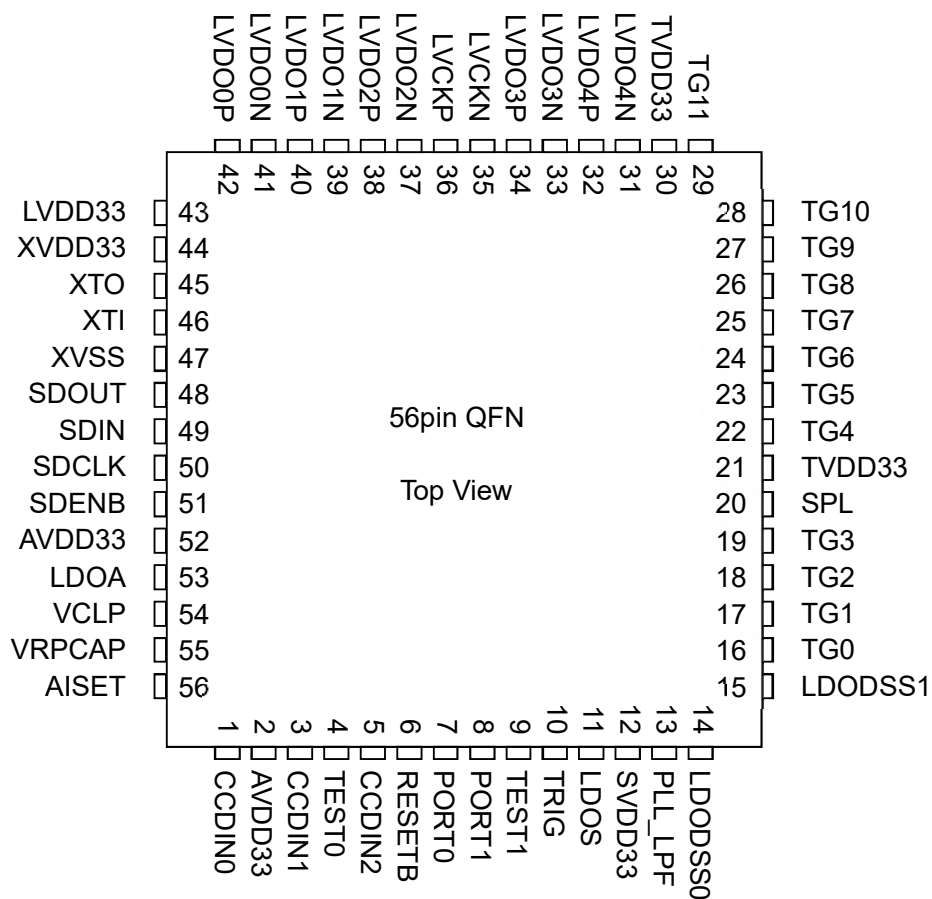
- LDO :低電圧電源生成回路
LDOA は *AVDD33*から、*LDOS*、*LDODSS0*、1は *SVDD33*ピンに入力された3.3V から内部回路で使用する電源電圧1.8V を生成します。ADC 部、DLL 部、SYNTH_PLL 部、DIG 部、TG 部、LVDS 部、SSCG_PLL 部用に3つの LDO を内蔵しています。

- POR :リセット制御回路
RESETB 端子を VDD もしくは、オープンにした状態で電源を立ち上げた場合、パワーオンリセット回路により内部の RESET 解除を制御する事が可能です。

- CKDET :クロック検出回路
DLL への入力 CLK としての<SHD>パルスが停止していないかを検出する回路です。

5. ピン配置とピン機能説明

5.1. PIN配置図



裏面TAB露出あり、TABIはVSSに接続してください。

5.2. ピン機能説明

No.	Pin Name	I/O	リセット状態 (*1)	[SRST N] (*2)	Description
1	CCDIN0	I	---	---	センサ信号入力 ch0
2	AVDD33	P	---	---	アナログ電源 3.3V
3	CCDIN1	I	---	---	センサ信号入力 ch1
4	TEST0	I	---	---	テスト用(Low 固定してください) 100kΩのプルダウン抵抗を内蔵しています。
5	CCDIN2	I	---	---	センサ信号入力 ch2
6	RESETB	I	---	---	リセット信号入力 100kΩのプルアップ抵抗を内蔵しています。
7	PORT0	I/O	---	---	汎用ポート入出力 リセット中は入力状態 100kΩのプルダウン抵抗を内蔵しています。
8	PORT1	I/O	---	---	汎用ポート入出力 リセット中は入力状態 100kΩのプルダウン抵抗を内蔵しています。
9	TEST1	I	---	---	テスト用(Low 固定してください) 100kΩのプルダウン抵抗を内蔵しています。
10	TRIG	I/O	---	---	主走査同期信号入出力 リセット中は入力状態 100kΩのプルダウン抵抗を内蔵しています。
11	LDOS	O	Low	Low	LDO出力 SVDD33から1.8Vを生成し出力します。 1.0μFの容量をVSSとの間に接続してください。 [NPD]=0中は内部でプルダウンします。
12	SVDD33	P	---	---	LDO用電源 3.3V
13	PLL_LPF	I/O	Low	Low	SSCG_PLLのCP出力 VSSとの間にR,C1,C2を接続してください。 [NPD]=0中は内部でプルダウンします。 [SSCG_ON]=0で使用する場合、PLL_LPFに付くボード上の寄生容量を10pF以下にしてください。
14	LDODSS0	O	Low	1.8V	LDO出力 SVDD33から1.8Vを生成し出力します。 1.0μFの容量をVSSとの間に接続してください。 リセット中は内部でプルダウンします。
15	LDODSS1	O	Low	1.8V	LDO出力 SVDD33から1.8Vを生成し出力します。 1.0μFの容量をVSSとの間に接続してください。 リセット中は内部でプルダウンします。
16	TG0	O	Low	Low	TG出力
17	TG1	O	Low	Low	TG出力
18	TG2	O	Low	Low	TG出力
19	TG3	O	Low	Low	TG出力
20	SPL	O	Low	Low	AFEサンプリング信号出力 内部信号モニター端子
21	TVDD33	P	---	---	TG入出力バッファ電源 3.3V
22	TG4	O	Low	Low	TG出力
23	TG5	O	Low	Low	TG出力
24	TG6	O	Low	Low	TG出力
25	TG7	O	Low	Low	TG出力
26	TG8	O	Low	Low	TG出力

27	TG9	O	Low	Low	TG出力
28	TG10	O	Low	Low	TG出力
29	TG11	O	Low	Low	TG出力
30	TVDD33	P	---	---	TG入出力バッファ電源 3.3V
31	LVDO4N	O	High-Z	High-Z	LVDSデータ出力
32	LVDO4P	O	High-Z	High-Z	LVDSデータ出力
33	LVDO3N	O	High-Z	High-Z	LVDSデータ出力
34	LVDO3P	O	High-Z	High-Z	LVDSデータ出力
35	LVCKN	O	High-Z	High-Z	LVDSクロック出力
36	LVCKP	O	High-Z	High-Z	LVDSクロック出力
37	LVDO2N	O	High-Z	High-Z	LVDSデータ出力
38	LVDO2P	O	High-Z	High-Z	LVDSデータ出力
39	LVDO1N	O	High-Z	High-Z	LVDSデータ出力
40	LVDO1P	O	High-Z	High-Z	LVDSデータ出力
41	LVDO0N	O	High-Z	High-Z	LVDSデータ出力
42	LVDO0P	O	High-Z	High-Z	LVDSデータ出力
43	LVDD33	P	---	---	LVDS出力バッファ用電源 3.3V
44	XVDD33	P	---	---	水晶発振器用電源 3.3V
45	XTO	O	---	---	発振回路出力 [EXT_CLK_IN]=0: 水晶発振モード: [EXT_CLK_IN]=1: 外部クロック入力モード:何も接続しないでください。
46	XTI	I	---	---	水晶/外部クロック入力 [EXT_CLK_IN]=0: 水晶発振モード: [EXT_CLK_IN]=1: 外部クロック入力モード:クロック入力
47	XVSS	P	---	---	水晶発振器用グランド
48	SDOUT	O	High-Z	High-Z	シリアルI/Fデータ出力 トライステートバッファになっていますので、外付けにプルアップもしくはプルダウン抵抗を接続してください。
49	SDIN	I	---	---	シリアルI/Fデータ入力
50	SDCLK	I	---	---	シリアルI/Fクロック入力
51	SDENB	I	---	---	シリアルI/Fデータイネーブル入力
52	AVDD33	P	---	---	アナログ電源 3.3V
53	LDOA	O	Low	Low	LDO出力 AVDD33から1.8Vを生成し出力します。 1.0 μ Fの容量をVSSとの間に接続してください。 [NPD]=0中は内部でプルダウンします。
54	VCLP	I/O	High-Z	High-Z	センサ信号基準電圧 入出力
55	VRPCAP	O	Low	Low	AFE 参照電圧出力 1 μ Fの容量をVSSとの間に接続してください。
56	AISSET	O	---	---	バイアス電流設定用抵抗接続 8.2k Ω の抵抗をVSSとの間に接続してください。
Tab	VSS	P	---	---	グランド

Note

(* 1) RESETB = "Low" もしくはPOR回路でのリセット状態

(* 2) LDODSSが起動し、レジスタアクセス待ち状態でレジスタ設定[SRSTN]=0の時

6. オーダリングガイド

AK8464

0~85°C

56-pin QFN

重要な注意事項

0. 本書に記載された弊社製品（以下、「本製品」といいます。）、および、本製品の仕様につきましては、本製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認ください。
1. 本書に記載された情報は、本製品の動作例、応用例を説明するものであり、その使用に際して弊社および第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。お客様の機器設計において当該情報を使用される場合は、お客様の責任において行って頂くとともに、当該情報の使用に起因してお客様または第三者に生じた損害に対し、弊社はその責任を負うものではありません。
2. 本製品は、医療機器、航空宇宙用機器、輸送機器、交通信号機器、燃焼機器、原子力制御用機器、各種安全装置など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に使用されることを意図しておらず、保証もされていません。そのため、別途弊社より書面で許諾された場合を除き、これらの用途に本製品を使用しないでください。万が一、これらの用途に本製品を使用された場合、弊社は、当該使用から生ずる損害等の責任を一切負うものではありません。
3. 弊社は品質、信頼性の向上に努めておりますが、電子製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により、生命、身体、財産等が侵害されることのないよう、お客様の責任において、本製品を搭載されるお客様の製品に必要な安全設計を行うことをお願いします。
4. 本製品および本書記載の技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。本製品および本書記載の技術情報を輸出または非居住者に提供する場合は、「外国為替および外国貿易法」その他の適用ある輸出関連法令を遵守し、必要な手続を行ってください。本製品および本書記載の技術情報を国内外の法令および規則により製造、使用、販売を禁止されている機器・システムに使用しないでください。
5. 本製品の環境適合性等の詳細につきましては、製品個別に必ず弊社営業担当までお問合せください。本製品のご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようにご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、弊社は一切の責任を負いかねます。
6. お客様の転売等によりこの注意事項に反して本製品が使用され、その使用から損害等が生じた場合はお客様にて当該損害をご負担または補償して頂きますのでご了承ください。
7. 本書の全部または一部を、弊社の事前の書面による承諾なしに、転載または複製することを禁じます。