



# AK9235

## Dual 12-Bit 1.03MSPS SAR A/D Converter

### 1. 概要

AK9235は、12ビット1.03MSPSの逐次比較型A/Dコンバータです。  
 幅広い電源電圧範囲に対応しており、お客様の汎用システム構築を実現し、コスト削減が可能です。  
 また、小型入力容量で構成しているため、容易にシステム特性が得られます。  
 さらに、低消費電流を実現しており、システムの低消費電力化が可能です。  
 最後に、小型パッケージを採用しているため、基板の省スペース化を実現します。

#### Application

- Motor Control : Position Measurement Using SinCos Encoders
- Three-Phase Power Controls
- Programmable Logic Controllers
- Power Quality Measurement
- Industrial Automation

### 2. 特長

- 2ch 同時サンプリング 12-bit 逐次比較型A/Dコンバータ
- サンプリングレート: 1.03MSPS
- 差動入力 / 疑似差動入力
- 12bit No Missing Code, INL:±1.0LSB(Max.)
- S/N 73 dB(Typ.) at 20kHz Input
- 消費電流 : VDD : 6 mA (Typ.)  
 DRVDD : 0.25 mA (Typ.)  
 (fs=1.03MSPS, VDD= 5.0V, DRVDD=3.3V)
- 入力容量 : 13 pF (Typ.)
- 電源電圧 : VDD : 3.0 ~ 5.5 V  
 DRVDD : 2.7 ~ 5.5 V
- 動作温度範囲 : -40 ~ 125°C
- パッケージ: 小型パッケージ 16-pin QFN (3mm x 3mm, 0.5mm pitch)
- Pin Compatible with ADS7250

<b>3. 目次</b>
--------------

1. 概要.....	1
2. 特長.....	1
3. 目次.....	2
4. ブロック図.....	3
5. ピン配置と機能説明.....	4
■ ピン配置.....	4
■ 機能説明.....	4
■ 使用しないピンの処理について.....	5
6. 絶対最大定格.....	6
7. 推奨動作条件.....	6
8. アナログ特性.....	7
9. DC特性.....	9
10. スイッチング特性.....	10
■ タイミング波形.....	10
11. 機能説明.....	11
■ アナログ入力.....	11
■ ADC出力コード.....	12
12. デジタルインターフェイス.....	13
■ 通常動作タイミング.....	13
■ 割り込み動作タイミング.....	14
■ システムリセット.....	15
13. 外部接続回路例.....	16
14. パッケージ.....	17
■ 外形寸法図.....	17
■ マーキング.....	18
15. オーダリングガイド.....	19
16. 改訂履歴.....	19
重要な注意事項.....	20

4. ブロック図

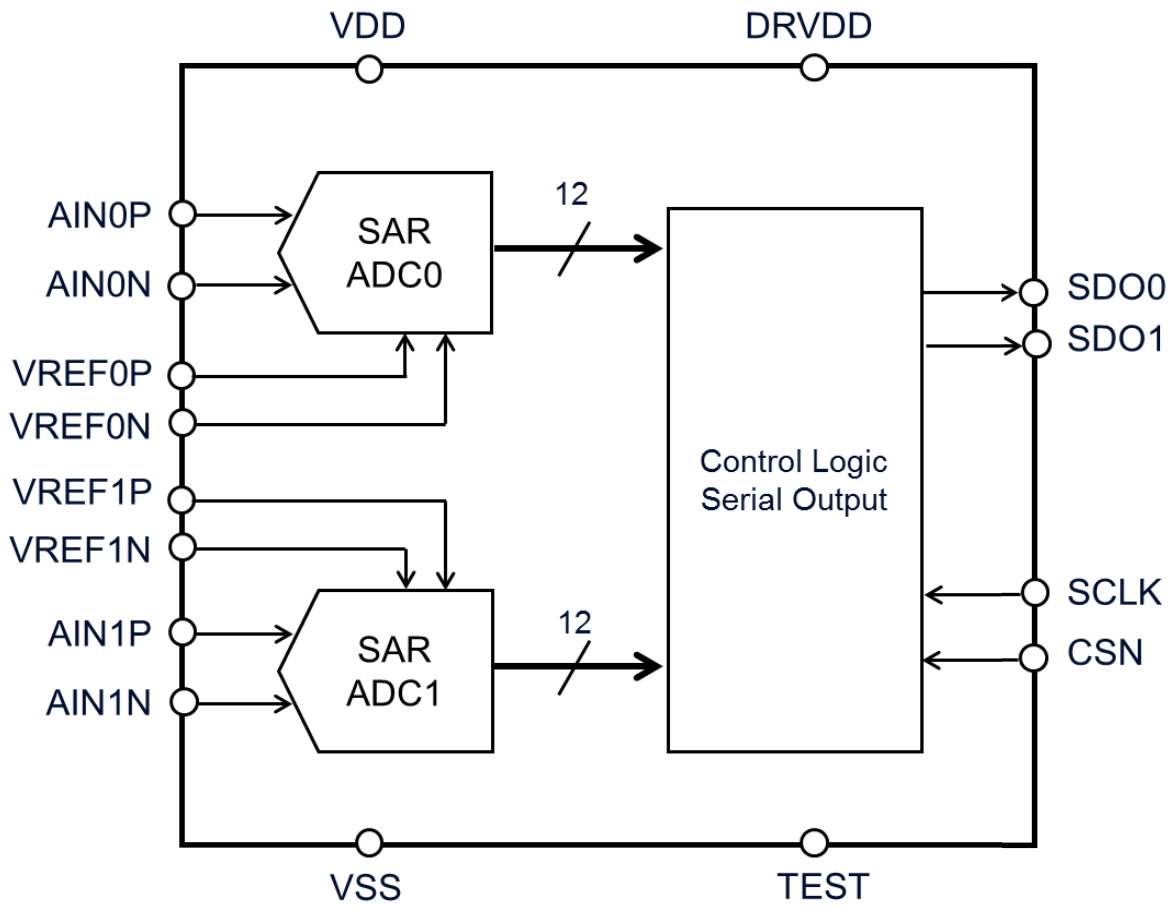
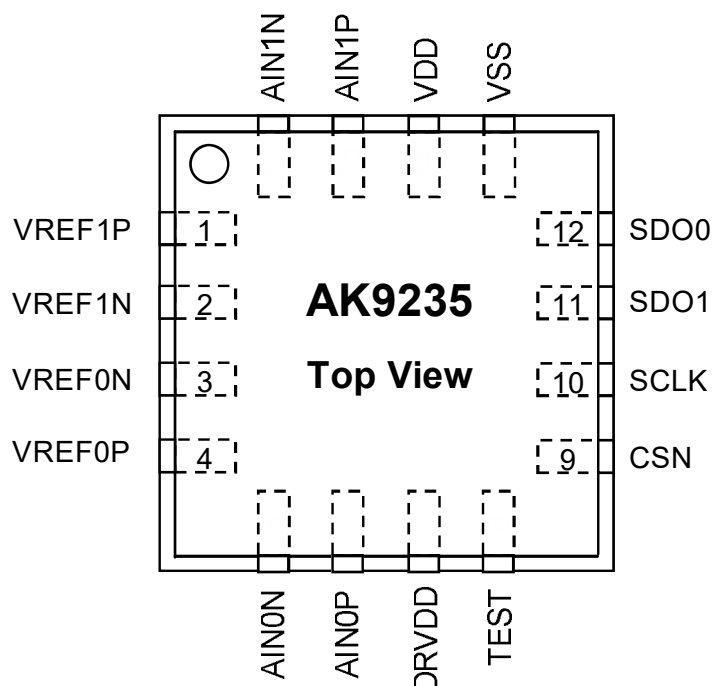


Figure 1. Block Diagram

## 5. ピン配置と機能説明

## ■ ピン配置



## ■ 機能説明

Pin No.	Pin Name	I/O	Function
1	VREF1P	AI	ADC1 High level Voltage Reference Input Pin. Decouple this pin to VREF1N with a 1 $\mu$ F capacitor.
2	VREF1N	AI	ADC1 Low level Voltage Reference Input Pin. This pin must be connected to VSS.
3	VREF0N	AI	ADC0 Low level Voltage Reference Input Pin. This pin must be connected to VSS.
4	VREF0P	AI	ADC0 High level Voltage Reference Input Pin. Decouple this pin to VREF0N with a 1 $\mu$ F capacitor.
5	AIN0N	AI	ADC0 Negative Analog Input Pin
6	AIN0P	AI	ADC0 Positive Analog Input Pin
7	DRVDD	P	Digital Power Supply Pin
8	TEST	DI	Test Pin. This pin must be connected to VSS. Pin is connected to VSS by internal resistor. (typ. 100k $\Omega$ )
9	CSN	DI	Chip Select Pin (* 2)
10	SCLK	DI	Clock Input Pin (* 2)
11	SDO1	DO	ADC1 Serial Data Output Pin
12	SDO0	DO	ADC0 Serial Data Output Pin
13	VSS	G	Ground Pin
14	VDD	P	Analog Power Supply Pin
15	AIN1P	AI	ADC1 Positive Analog Input Pin
16	AIN1N	AI	ADC1 Negative Analog Input Pin
Thermal pad		-	Exposed thermal pad. Open or connect to VSS. AKM recommends connecting thermal pad to VSS.

## Notes:

- \* 1. AI : Analog Input , DI : Digital Input, DO : Digital Output, P : Power Supply, G : Ground
- \* 2. デジタル入力ピン(CSN, SCLK)はオープンにしないでください。
- \* 3. 以下の記載では、VREFxPはVREF0P及びVREF1Pを、VREFxNはVREF0N及びVREF1Nを、AINxPはAIN0P及びAIN1Pを、AINxNはAIN0N及びAIN1Nを、SDOxはSDO0及びSDO1を、それぞれ示します。

**■ 使用しないピンの処理について**

使用しないピンは下記の設定を行い、適切に処理してください。

Pin Name	Setting
AIN0P, AIN0N, VREF0P, VREF0N	Connect to VSS
AIN1P, AIN1N, VREF1P, VREF1N	Connect to VSS

## 6. 絶対最大定格

(VSS = VREF0N = VREF1N = 0V; \* 4)

Parameter	Symbol	Min.	Max.	Unit
Power Supply1	VDD	-0.3	+6.2	V
Power Supply2	DRVDD	-0.3	+6.2	V
Analog Input Current * 5	AIN	-	±10	mA
Digital Input Current * 6	DIN	-	±10	mA
Analog Input Voltage * 5	AVIN	-0.3	VDD+0.3	V
Digital Input Voltage * 6	DVIN	-0.3	+6.2	V
Storage Temperature	Tstg	-65	150	°C

Note:

- \* 4. 電圧はすべてグラウンド(VSS)に対する値です。
- \* 5. VREF0P, VREF1P, AIN0P, AIN0N, AIN1P, and AIN1N pins
- \* 6. CSN and SCLK pins

注意: この値を超えた条件で使用した場合、デバイスを破壊することがあります。  
また通常の動作は保証されません。

## 7. 推奨動作条件

(VSS = VREF0N = VREF1N = 0V; \* 4)

Parameter	Symbol	Min.	Typ.	Max.	Unit
Power Supply1 * 7	VDD	3.0	5.0	5.5	V
Power Supply2 * 7	DRVDD	2.7	3.3	5.5	V
Ambient Operating Temperature	Ta	-40	-	125	°C

Note:

- \* 4. 電圧はすべてグラウンド(VSS)に対する値です。
- \* 7. 電源電圧は、常に  $DRVDD \leq VDD + 0.3V$  で使用して下さい。

注意: 本データシートに記載されている条件以外のご使用に関しては、  
当社では責任負いかねますので、ご注意ください。

<b>8. アナログ特性</b>
------------------

(特記なき場合は、 $T_a = -40 \sim 125^\circ\text{C}$ ;  $V_{DD} = 5.0\text{V}$ ;  $DRV_{DD} = 3.3\text{V}$ ;  $f_s = 1.03\text{MSPS}$ ,  $V_{REFxP} = V_{REF} = 2.5\text{V}$ ,  $A_{INxP} = -0.5\text{dBFS}$ ,  $A_{INxN} = 2.5\text{V}$ )

Parameter		Min.	Typ.	Max.	Unit
<b>Analog Input</b>					
Full Scale Range		-VREF	-	VREF	V
Absolute Input Voltage Range * 8	Pseudo Differential (AINxP)	0	-	$2 \times V_{REF}$	V
	Pseudo Differential (AINxN)	$V_{REF} - 0.1$	VREF	$V_{REF} + 0.1$	V
	Differential (AINxP, AINxN)	$V_{CM} - V_{REF}/2$	-	$V_{CM} + V_{REF}/2$	V
	Differential (VCM) * 9	$0.45 \times V_{DD}$	$0.5 \times V_{DD}$	$0.55 \times V_{DD}$	V
Input Capacitance	In Sample Mode	-	13	-	pF
	In Hold Mode	-	4	-	pF
Input Leakage Current	In Sample Mode	-	1.5	-	nA
<b>Sampling Dynamics</b>					
Throughput Rate		-	-	1.03	MSPS
Aperture Delay		-	8	-	ns
Aperture Delay match		-	40	-	ps
Aperture Jitter		-	10	-	ps
Clock Frequency		0.5	-	33	MHz
<b>External Reference Voltage</b>					
Reference Input Voltage Range * 8		$0.45 \times V_{DD}$	2.5	$0.5 \times V_{DD}$	V
Reference Input Current		-	120	-	$\mu\text{A}$
Reference Leakage Current	In Sample Mode	-	-	1	$\mu\text{A}$
External ceramic reference capacitance		-	1	-	$\mu\text{F}$
<b>Power Supply Current</b>					
Analog Supply Current	During Conversion	-	6	9	mA
	No Conversion	-	4	7	mA
Digital Supply Current	For code 800h	-	0.25	-	mA

Notes:

\* 8.  $V_{DD} \geq 2 \times V_{REF}$

\* 9. Common-Mode Voltage Range :  $V_{CM} = (A_{INxP} + A_{INxN}) / 2$

Parameter	Min.	Typ.	Max.	Unit	
Resolution	12	-	-	bit	
<b>Static Characteristics</b>					
No Missing Codes	12	-	-	bit	
Integral Nonlinearity (INL) Error	-1	±0.5	1	LSB	
Differential Nonlinearity (DNL) Error	-0.99	±0.4	1	LSB	
Offset Error	-2	±0.75	2	mV	
Offset Error Channel Mismatch	-2	±0.75	2	mV	
Offset Error Thermal Drift	-	1	-	µV/°C	
Gain Error	-0.1	±0.05	0.1	%	
Gain Error Channel Mismatch	-0.1	±0.05	0.1	%	
Gain Error Thermal Drift	-	1	-	ppm/°C	
Common-Mode Rejection Ratio * 10	-	74	-	dB	
<b>Dynamics Characteristics</b>					
S/(N+D)	fin = 20kHz	71.5	73	-	dB
	fin = 100kHz	-	73	-	dB
	fin = 250kHz	-	72	-	dB
S/N	fin = 20kHz	72	73	-	dB
	fin = 100kHz	-	73	-	dB
	fin = 250kHz	-	72	-	dB
THD	fin = 20kHz	-	-90	-	dB
	fin = 100kHz	-	-86	-	dB
	fin = 250kHz	-	-80	-	dB
SFDR	fin = 20kHz	-	90	-	dB
	fin = 100kHz	-	90	-	dB
	fin = 250kHz	-	84	-	dB
Channel to Channel Isolation	fin = 20kHz fNOISE = 25kHz	-	-90	-	dB
Full power Bandwidth	@ -3dB	-	25	-	MHz
	@ -0.1dB	-	5	-	MHz

Notes:

\* 10. DC to 20kHz



<b>9. DC特性</b>
----------------

(Ta= -40 ~ 125°C, DRVDD=2.7V ~ 5.5V)

Parameter	Symbol	Min.	Max.	Unit
High-Level Input Voltage * 11	VIH	0.7 x DRVDD	-	V
Low-Level Input Voltage * 11	VIL	-	0.3 x DRVDD	V
High-Level Output Voltage (Iout = -1mA) * 12	VOH	0.8 x DRVDD	-	V
Low-Level Output Voltage (Iout = 1mA) * 12	VOL	-	0.2 x DRVDD	V
Input Leakage Current * 11	Iin	-1	+1	μA

Notes:

\* 11. CSN and SCLK pins

\* 12. SDO0 and SDO1 pin

\* 13. ICから電流が流れ出る方向を-, ICへ電流が流れ込む方向を+と定義しています。

10. スイッチング特性

(Ta= -40 ~ 125°C, VDD=3.0V ~ 5.5V, DRVDD=2.7V ~ 5.5V, CL=10pF)

Parameter	Symbol	Min.	Typ.	Max.	Unit
CSN Clock Frequency	fCSN	-	-	1.03	MSPS
CSN Clock Period	tCSN	0.97	-	-	μs
SCLK Clock Frequency	fSCK	0.5	-	33	MHz
SCLK Clock Period	tSCK	30.3	-	2000	ns
SCLK High Pulse Width	tSCK= 1/fSCK tSCKH	0.4 × tSCK	-	-	ns
SCLK Low Pulse Width	tSCK= 1/fSCK tSCKL	0.4 × tSCK	-	-	ns
Conversion time	tCONV	-	tCSS+ 14 × tSCK	-	ns
Acquisition time	tACQ	70	-	-	ns
CSN High time	tCS	20	-	-	ns
CSN High time after frame abort	tCSSH	70	-	-	ns
CSN "↓" to SDOx "0" Delay	tCSD	-	-	12	ns
31st SCLK "↓" to CSN "↑"	tCHH	15	-	-	ns
CSN "↑" to SDOx Hi-Z State	* 14 tCCZ	-	-	10	ns
CSN "↓" to First SCLK "↓"	tCSS	15	-	-	ns </td
Setup time : SDOx Valid to SCLK "↓"	tDS	5	-	-	ns
Hold time : SCLK "↓" to SDOx Valid data	tDH	3	-	-	ns

Notes:

\* 14. 設計参考値

■ タイミング波形

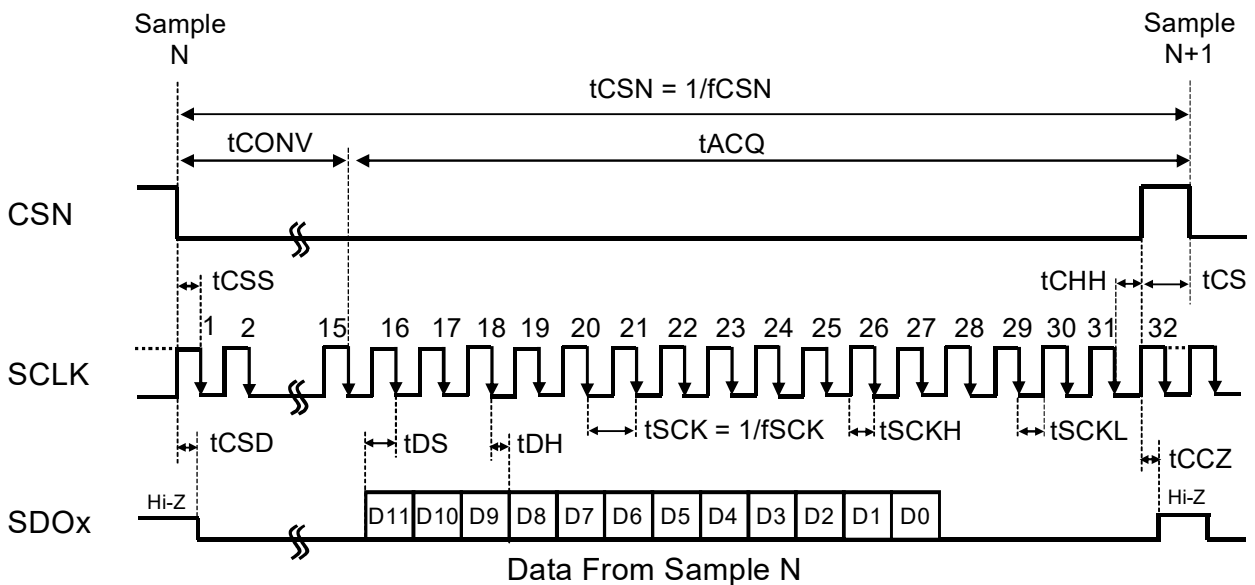


Figure 2. データ出力タイミング

## 11. 機能説明

## ■ アナログ入力

AK9235 は疑似差動入力、差動入力に対応しています。

## (1) 疑似差動入力

AINxN に VREF 電圧を入力してください。

AINxP の入力としては 0V から  $2 \times VREF$  までの電圧に対して AD 変換を行います。

ただし、VDD を超える入力を行うことはできません。

## (2) 差動入力

差動電圧(AINxP - AINxN)としては -VREF から +VREF までの電圧に対して AD 変換を行います。

この時、AINxP と AINxN の中心電圧 VCM は  $0.45 \times VDD \sim 0.55 \times VDD$  までとして下さい。

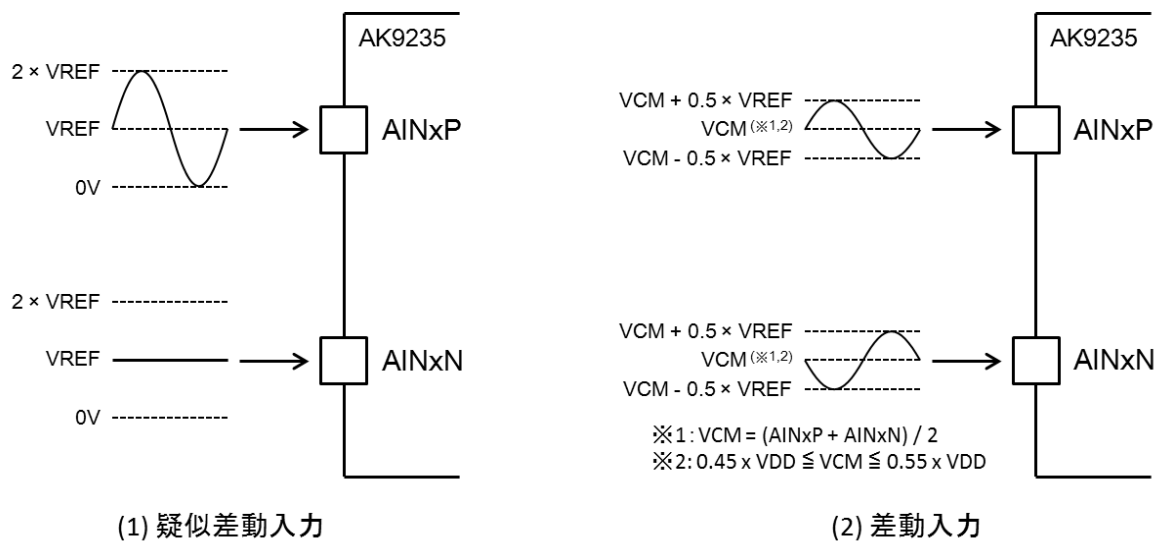


Figure 3. 疑似差動入力および差動入力時のアナログ入力振幅

### ■ ADC出力コード

AK9235の出力は 2's complementです。Full ScaleおよびLSBサイズを次式に示します。

$$\text{Full Scale} = 2 * \text{VREF}$$

$$1\text{LSB} = \text{Full Scale} / 4096 [\text{V}]$$

AK9235 の入出力の伝達関数は下記の通りです。

Table 1. ADC伝達関数

Analog Input	Input Voltage			Output Code (HEX)
	AINxP	AINxN	AINxP - AINxN	Digital Data
Pseudo - Differential	0	VREF	-VREF	800
	1 LSB		-VREF + 1 LSB	801
	VREF - 1 LSB		-1 LSB	FFF
	VREF		0	000
	2 × VREF - 1 LSB		VREF - 1 LSB	7FF
Differential	VCM - VREF / 2	VCM + VREF / 2	-VREF	800
	VCM - VREF / 2 + 0.5 LSB	VCM + VREF / 2 - 0.5 LSB	-VREF + 1 LSB	801
	VCM - 0.5 LSB	VCM + 0.5 LSB	-1 LSB	FFF
	VCM	VCM	0	000
	VCM + VREF / 2 - 0.5 LSB	VCM - VREF / 2 + 0.5 LSB	VREF - 1 LSB	7FF

### ADC Code (HEX)

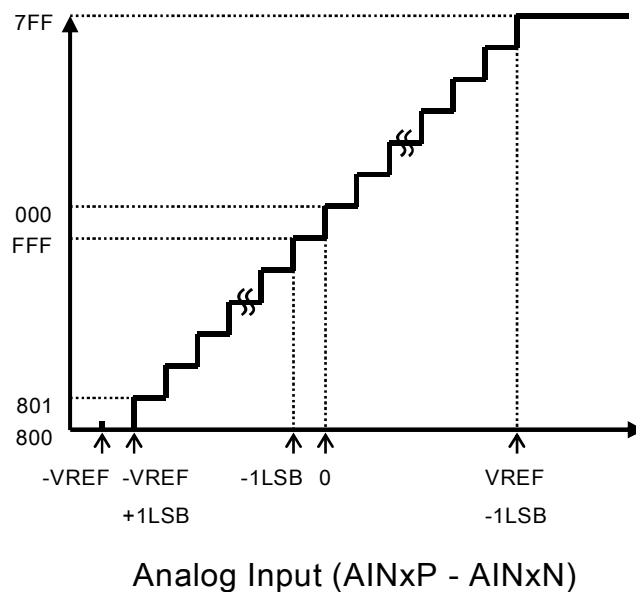


Figure 4. ADC伝達関数

## 12. デジタルインターフェイス

### ■ 通常動作タイミング

AK9235 は、CSN の“↓”エッジで入力信号のサンプリングを行い、AD 変換が始まります。CSN の“↓”エッジ後、15 発目の SCLK の“↓”エッジで、コンバージョンフェーズが終了します。CSN の“↓”エッジからコンバージョンフェーズの終了までは、SDOx からは、“L”データが出力されます。その後、15 発目の SCLK の“↓”エッジで、SDOx には 12 ビットの AD 変換されたデータが MSB ファーストで出力され、27 発目の SCLK の“↓”エッジ後に“L”データを出力します。また 15 発目の SCLK の“↓”エッジから、アキュイジションフェーズに入り、次の AD 変換に向けて、入力信号のサンプリングを開始します。通常動作時には、27 発目の SCLK の“↓”エッジ後に、CSN を“H”にしてください。CSN の“↑”エッジ後に、SDOx は“Hi-Z”となります。

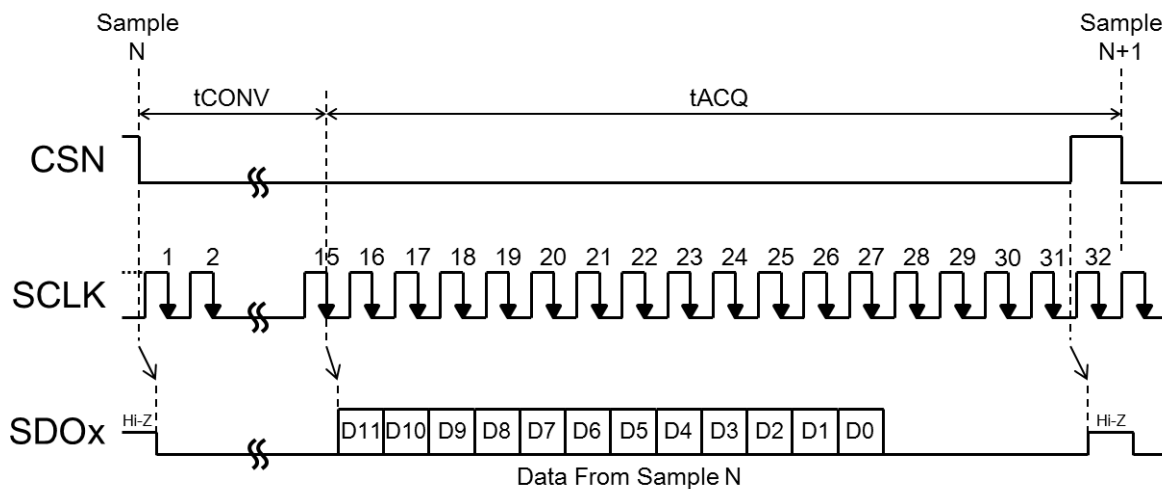


Figure 5. 通常動作時のデータ出力タイミング

### ■ 割り込み動作タイミング

AK9235は27発目のSCLK “↓”エッジを用いて、12bit データの転送を完了します。27発目のSCLK “↓” エッジまでにCSNを立ち上げた場合の例を下記に示します。

(1) 15発目のSCLK “↓” エッジまでにCSNを立ち上げた場合

AD変換は中止されてSDOは“Hi-Z”となり、同時にアキュイジションフェーズに移行します。

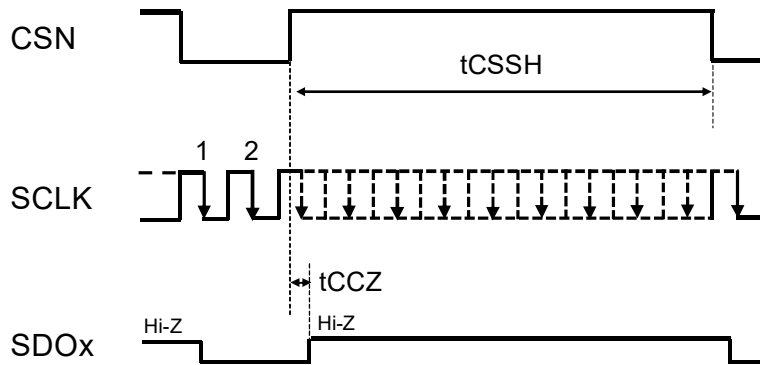


Figure 6. 割り込み動作（15発目のSCLK “↓” 前）

(2) 15発目のSCLK “↓” エッジ以降にCSNを立ち上げた場合

CSNを立ち上げるまでの出力を有効なデータとして転送した後、SDOは“Hi-Z”となり、同時にアキュイジションフェーズに移行します。

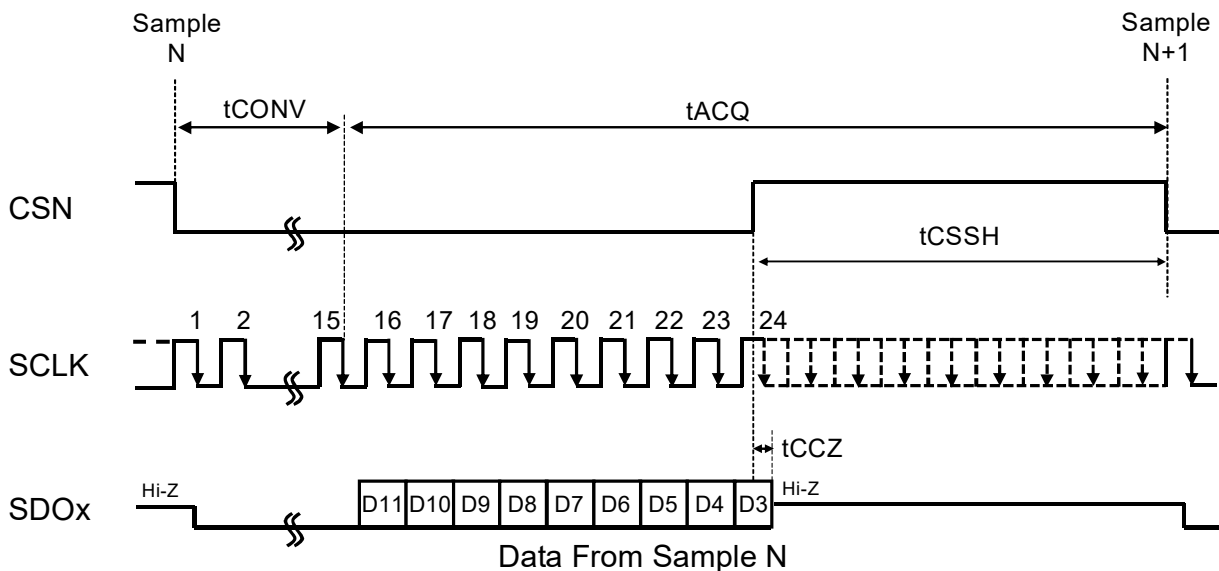


Figure 7. 割り込み動作（15発目のSCLK “↓” 後）

Figure 6, Figure 7 に示す割り込み動作を行った後、次の変換を行う時は、 $t_{CSSH}$  (min : 70ns) を待ってから、CSN pinを“↓”にして下さい。

**■ システムリセット**

電源が立ち上がった後に、CSNの”↓”エッジおよびSCLKを入力し、AD変換を開始して下さい。

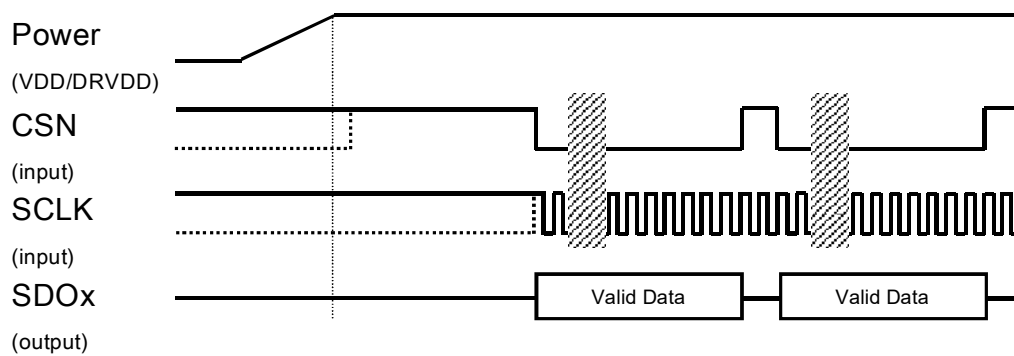


Figure 8. 電源立上げシーケンス

13. 外部接続回路例

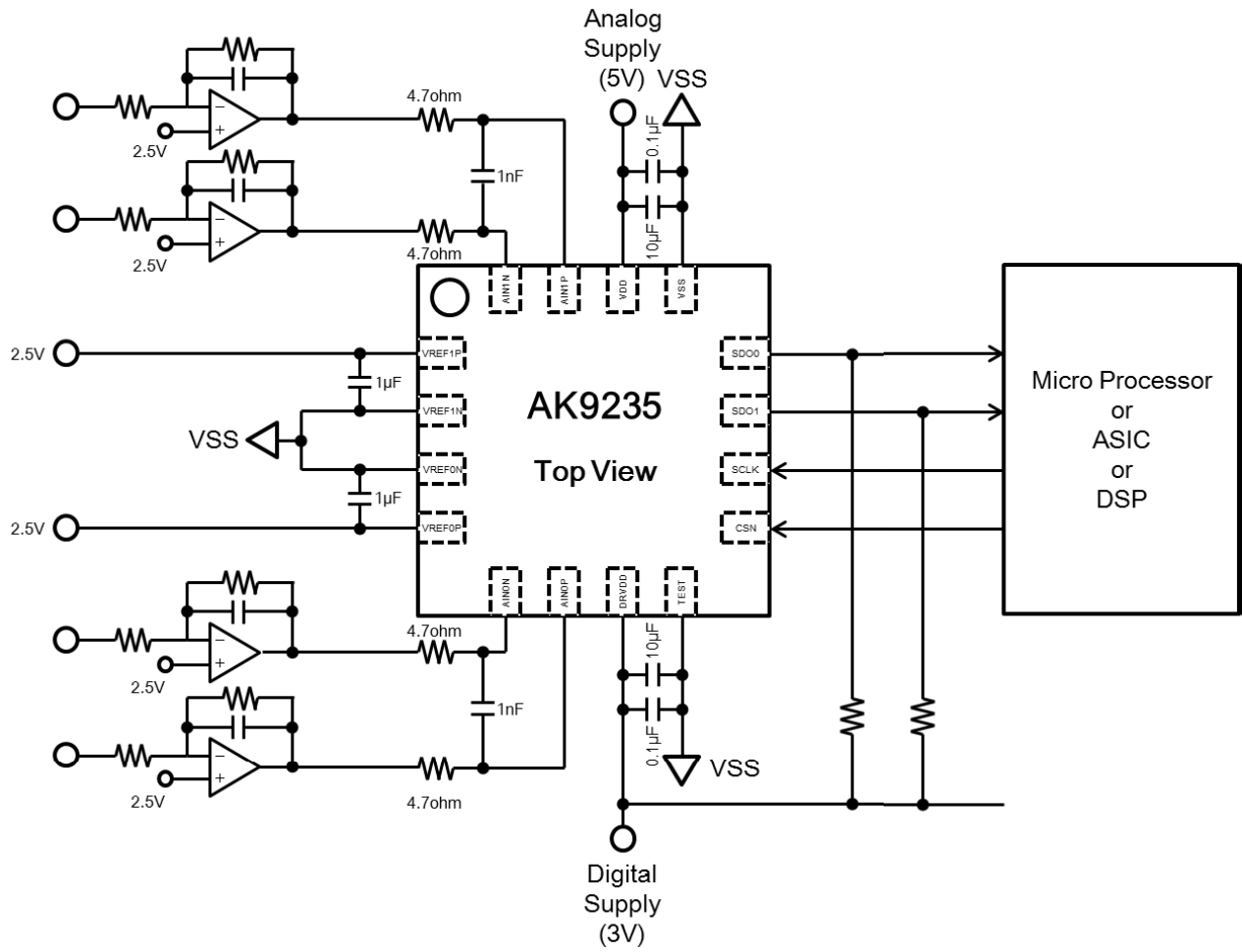
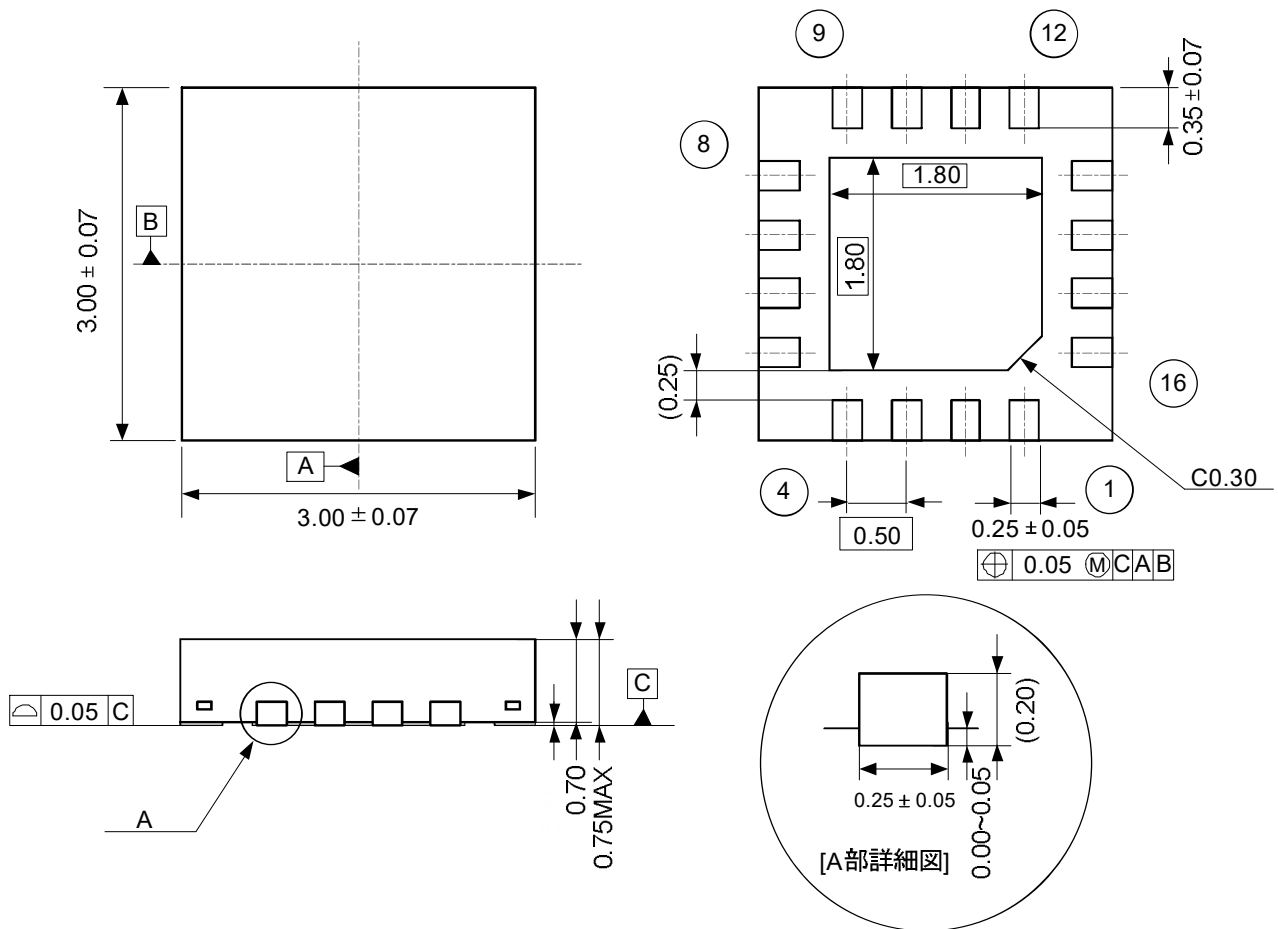


Figure 9. 外部接続例



14. パッケージ

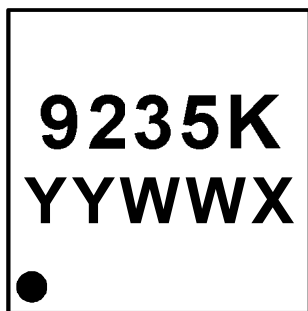
■ 外形寸法図



Note:

- \* 15. パッケージ裏面のExposed padの部分は、オープンまたはグラウンドに接続して下さい。実装されるプリント基板の配線密度は200%以上でご使用ください。AKMIはグラウンドへの接続を推奨致します。

■ マーキング



Date Code: YYWWX (5 digits)

→ 西暦年下2桁

→ 週コード2桁

→ 管理コード1桁

Pin #1 indication

**15. オーダリングガイド**

AK9235NK      -40 ~ 125°C      16-pin QFN(3.0mm x 3.0mm, 0.5mm pitch)  
AKD9235      AK9235用評価ボード

**16. 改訂履歴**

Date (Y/M/D)	Revision	Reason	Page	Contents
18/01/29	00	初版		

**重要な注意事項**

0. 本書に記載された弊社製品（以下、「本製品」といいます。）、および、本製品の仕様につきましては、本製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認ください。
1. 本書に記載された情報は、本製品の動作例、応用例を説明するものであり、その使用に際して弊社および第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。お客様の機器設計において当該情報を使用される場合は、お客様の責任において行って頂くとともに、当該情報の使用に起因してお客様または第三者に生じた損害に対し、弊社はその責任を負うものではありません。
2. 本製品は、医療機器、航空宇宙用機器、輸送機器、交通信号機器、燃焼機器、原子力制御用機器、各種安全装置など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に使用されることを意図しておらず、保証もされていません。そのため、別途弊社より書面で許諾された場合を除き、これらの用途に本製品を使用しないでください。万が一、これらの用途に本製品を使用された場合、弊社は、当該使用から生ずる損害等の責任を一切負うものではありません。
3. 弊社は品質、信頼性の向上に努めておりますが、電子製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により、生命、身体、財産等が侵害されることのないよう、お客様の責任において、本製品を搭載されるお客様の製品に必要な安全設計を行うことをお願いします。
4. 本製品および本書記載の技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍事用途の目的で使用しないでください。本製品および本書記載の技術情報を輸出または非居住者に提供する場合は、「外国為替及び外国貿易法」その他の適用ある輸出関連法令を遵守し、必要な手続を行ってください。本製品および本書記載の技術情報を国内外の法令および規則により製造、使用、販売を禁止されている機器・システムに使用しないでください。
5. 本製品の環境適合性等の詳細につきましては、製品個別に必ず弊社営業担当までお問合せください。本製品のご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようにご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、弊社は一切の責任を負いかねます。
6. お客様の転売等によりこの注意事項に反して本製品が使用され、その使用から損害等が生じた場合はお客様にて当該損害をご負担または補償して頂きますのでご了承ください。
7. 本書の全部または一部を、弊社の事前の書面による承諾なしに、転載または複製することを禁じます。