



AK7719

Low Power DSP for Voice and Audio Processing

概 要

AK7719は4つのシリアルデータI/Fをもつデジタルシグナルプロセッサ(DSP)です。DSPのマスタクロックを生成するクロックジェネレータを搭載し、DSPは1875 steps/fs (48kHzサンプリング時)の並列演算能力を持っています。RAMベースDSPのため、ハンズフリーやアコースティックエフェクトなどのユーザーの要望に合わせて様々な組み合わせのプログラミングが可能です。AK7719は低消費電力動作なので携帯機器のアプリケーションに最適です。小型の25pin CSPパッケージに実装され基板スペースを削減します。

特 長

□ DSP

- 内蔵メモリによる順応性のあるプログラミングが可能
- ハードウェアアクセラレータ
- データ幅: 24bit (Data RAM 24bit浮動小数点对応)
- 乗算器 20 x 20 → 40bit (double precision available)
- 除算器 20 / 20 → 20bit
- ALU: 44bit 算術演算 (with overflow margin 4bit)
24bit 浮動小数点算術・論理演算
- プログラムRAM: 4096w x 36bit
- 係数RAM: 2048w x 20bit
- データRAM: 2048w x 24bit (24bit floating point)
- オフセットレジスタ: 32w x 15bit
- 遅延用RAM: 16384w x 24bit (24bit floating point)
- 5625 steps at fs16KHz, 1875 steps at fs48KHz
- 内部クロック生成器

□ オーディオインタフェースフォーマット

- 24bit 前詰, I²S,
- 16/24bit linear, 8bit A-law, 8bit μ -law PCM
- サンプリング周波数 8 KHz~48 KHz
- アップ、ダウンサンプルレートコンバータ Port#2 (8KHz↔16KHz)

□ μ P I/F: I²C-Compatible, SPI

□ 動作、スリープ、パワーダウンモード

□ 電源電圧

VDD (DSP Core): 1.2V \pm 0.1V

TVDD (PCM I/F): 1.6V ~3.6V

□ 動作温度範囲: -20°C~ 85°C

□ パッケージ: 25-Pin WL-CSP (2.62mm x2.93mm, 0.5mm pitch)

□ 消費電力: 7.4mA (8.9mW) typ. (Narrowband Handset mode operation)

■ ブロック図

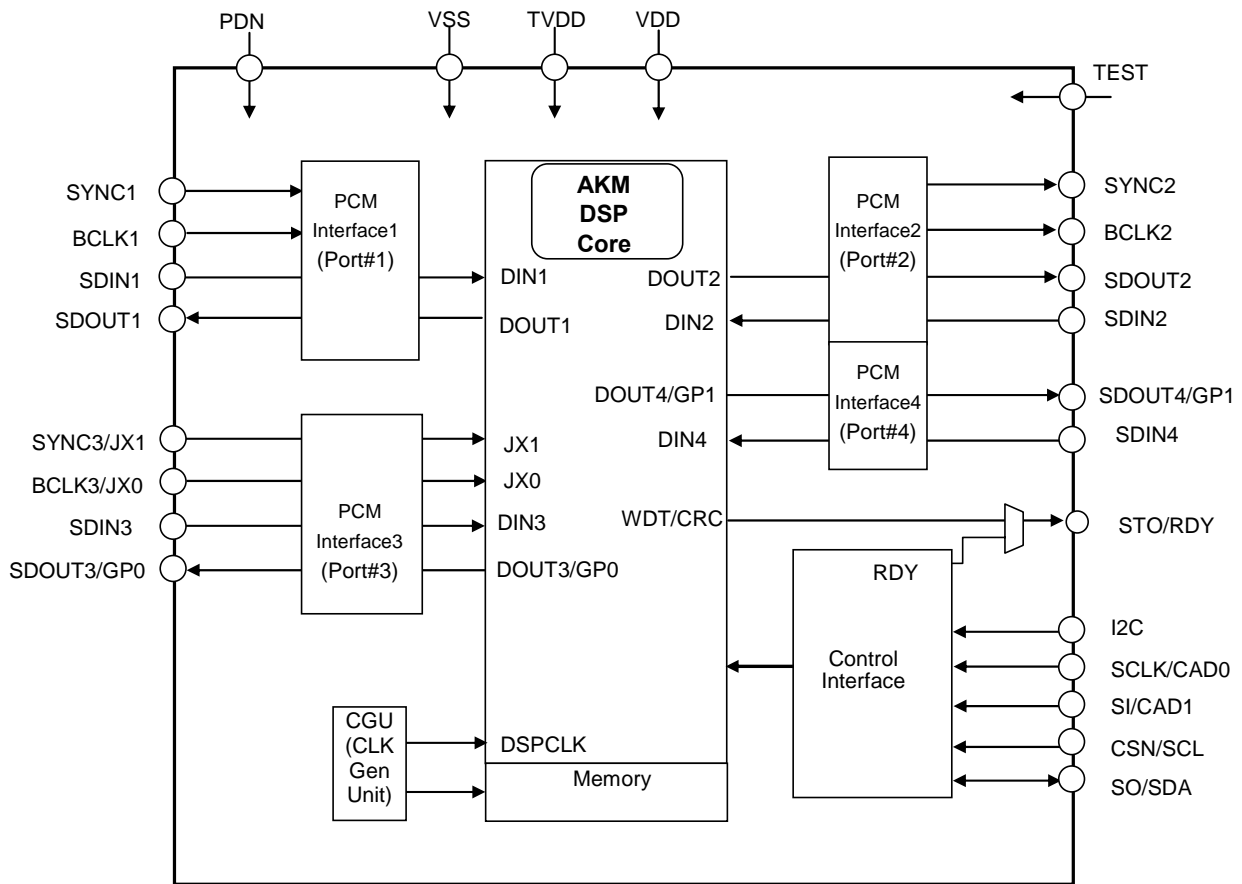


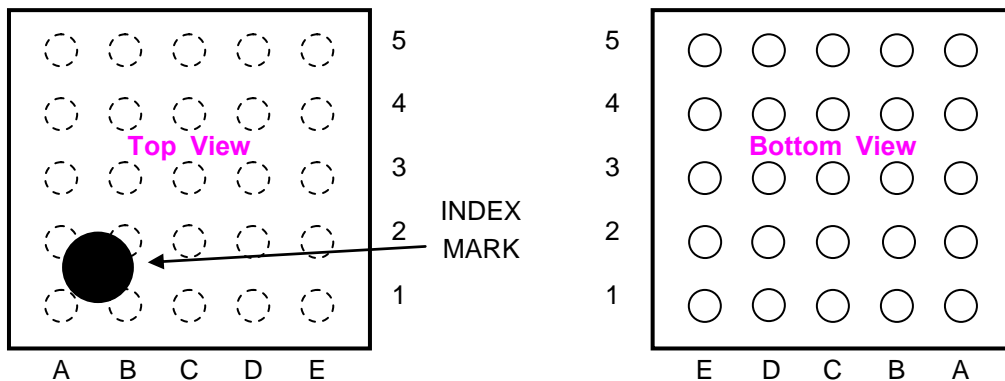
Figure 1. Block Diagram

■ オーダリングガイド

AK7719ECB
AKD7719

-20 ~ +85°C 25-pin CSP (0.5mm pitch) Black type
Evaluation board for AK7719

■ ピン配置



5	PDN	SDIN1	SDOUT1	BCLK1	SYNC1
4	VDD	BCLK3/ JX0	SDIN3	SDOUT3/ GP0	SYNC2
3	VSS	SYNC3/ JX1	TEST	STO/ RDY	BCLK2
2	TVDD	I2C	SDIN4	SDOU4/ GP1	SDIN2
1	SI/CAD1	SCLK/ CAD0	CSN/ SCL	SO/ SDA	SDOUT2
	A	B	C	D	E

(TOP図)

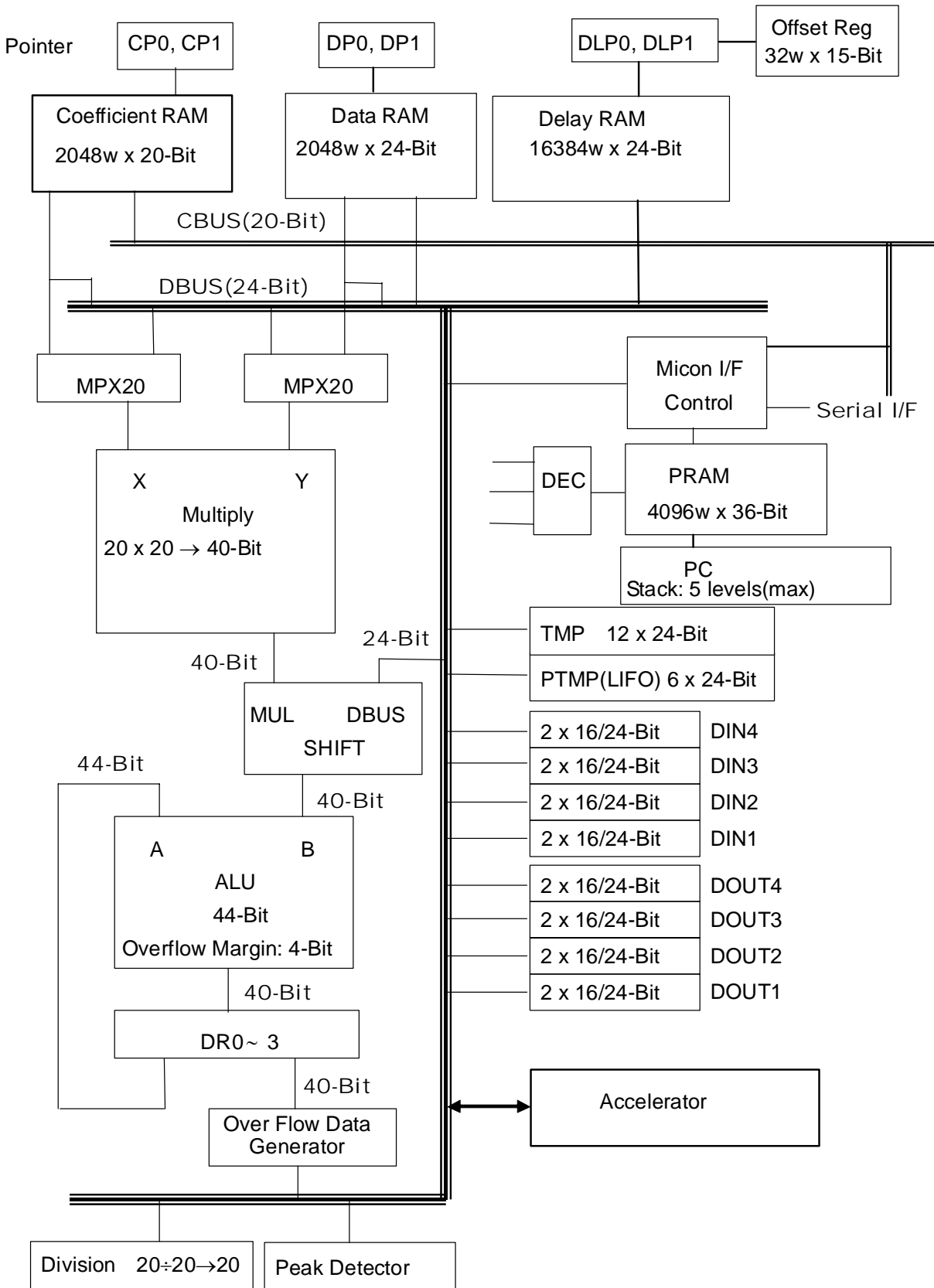
ピン／機能

No.	Pin Name	I/O	Function
A4	VDD	-	Core Power Supply Pin 1.2V
A2	TVDD	-	I/O power Supply Pin 1.6~3.6V
A3	VSS	-	Ground Pin 0V
A5	PDN	I	Power-Down Mode Pin “H”: Power-up, “L”: Power-down, reset the control register. The AK7719 must be reset once upon power-up.
D3	STO	O	Status Output Pin (Active High) (STRDY bit = “0”)
	RDY		Data Write Ready output pin for control I/F (STRDY bit = “1”)
E5	SYNC1	I	Frame Sync 1 pin
D5	BCLK1	I	Serial Data Clock 1 Pin AK7719 goes into standby state when BCLK1 is not present.
B5	SDIN1	I	Serial Data Input 1 Pin
C5	SDOUT1	O	Serial Data Output 1 Pin
E4	SYNC2	O	Frame Sync 2 Pin
E3	BCLK2	O	Serial Data Clock 2 Pin
E2	SDIN2	I	Serial Data Input 2 Pin
E1	SDOUT2	O	Serial Data Output 2 Pin
B3	SYNC3	I	Frame Sync 3 pin (SELPT bit = “1”)
	JX1		Conditional Jump 1 Pin (SELPT bit = “0”)
B4	BCLK3	I	Serial Data Clock 3 Pin (SELPT bit = “1”)
	JX0		Conditional Jump 0 Pin (SELPT bit = “0”)
C4	SDIN3	I	Serial Data Input 3 Pin
D4	SDOUT3	O	Serial Data Output 3 Pin (SELDO3 bit = “0”)
	GP0		DSP Programmable output 0 Pin (SELDO3 bit = “1”)
C2	SDIN4	I	Serial Data Input 4 Pin
D2	SDOUT4	O	Serial Data Output 4 Pin (SELDO4 bit = “0”)
	GP1		DSP Programmable output 1 Pin (SELDO4 bit = “1”)
B2	I2C	I	Control Interface Mode Select Pin “H”: I ² C, “L”: SPI
B1	SCLK	I	Serial Clock Input pin SPI (I2C pin = “L”)
	CAD0		Slave Address 0 Input pin I2C (I2C pin = “H”)
C1	CSN	I	Chip select pin SPI (I2C pin = “L”)
	SCL		Control Interface clock input pin I2C (I2C pin = “H”)
D1	SO	O	Serial data output pin SPI (I2C pin = “L”)
	SDA		Control Interface input/output acknowledge pin I2C (I2C pin = “H”)
A1	SI	I	Serial data input pin SPI (I2C pin = “L”)
	CAD1		Slave Address 1 Input pin I2C (I2C pin = “H”)
C3	TEST	I	Test pin (pull-down resistor) must be connected to VSS.

Note 1. 入力ピンは、オープンにしないで下さい。

Note 2. I2C, CAD0/1 pin は、“L”(VSS)または“H”(TVDD)固定で使用して下さい。

DSPブロック図



■ 使用しないピンの処理について

使用しない入出力ピンは下記の設定を行い、適切に処理して下さい。

Pin Name	Setting
STO/RDY, SDOUT3/GPO, SDOUT4/GP1	オープン
SYNC1, BCLK1, SDIN1, SDIN2, SDIN3, SDIN4, SYNC3/JX1, BCLK3/JX0, TEST	VSSに接続

■ パワーダウン時の出力ピンの状態

パワーダウン時 (PDN pin="L") の出力ピンは、下記の状態になっています。

No.	Pin Name	I/O	パワーダウン時の状態
D3	STO RDY	O	"L"出力
C5	SDOUT1	O	SDIN2スルー出力
E4	SYNC2	O	SYNC1スルー出力
E3	BCLK2	O	BCLK1スルー出力
E1	SDOUT2	O	SDIN1スルー出力
D4	SDOUT3 GPO	O	SDIN4スルー出力
D2	SDOUT4 GP1	O	SDIN3スルー出力
D1	SO SDA	O I/O	SPI (I2C pin = "L") "L"出力 I ² C (I2C pin = "H") Hi-z出力

絶対最大定格

(VSS=0V; 全ての電圧はグラウンドに対する値です)

項目	記号	min	max	Unit
電源電圧 (DSP Core)	VDD	-0.3	1.6	V
電源電圧 (Digital I/O)	TVDD	-0.3	4.1	V
入力電流(除: 電源 Pin)	IIN	-	±10	mA
入力電圧	VIND	-0.3	TVDD+0.3	V
動作周囲温度	Ta	-20	85	°C
保存温度	Tstg	-65	150	°C

注意: この値を超えた条件で使用した場合、デバイスを破壊することがあります。また、通常の動作は保証されません。

推奨動作条件

(VSS=0V; 全ての電圧はグラウンドに対する値です)

項目	記号	min	typ	max	Unit
Core電源電圧	VDD	1.1	1.2	1.3	V
Digital I/O電源電圧	TVDD	1.6	1.8	3.6	V

Note 3. TVDD と VDD の立ち上げシーケンスを考慮する必要はありません。各電源は PDN pin = "L" の状態で立ち上げ、全ての電源が立ち上がった後、PDN pin = "H" としてください。

Note 4. SCL, SDA のプルアップ抵抗の接続先は、TVDD 以下にしてください。

注意: 本データシートに記載されている条件以外のご使用に関しては、当社では責任負いかねますので十分ご注意ください。

電氣的特性

DC特性

(Ta=-20°C~85°C; VDD=1.2V, TVDD =1.6V~3.6V; VSS =0V)

パラメータ	記号	min	typ	max	Unit
ハイレベル入力電圧	VIH	70%TVDD			V
ローレベル入力電圧	VIL			30%TVDD	V
ハイレベル出力電圧 Iout=-200μA (Note 5)	VOH	TVDD-0.2			V
ローレベル出力電圧 Iout= 200μA (Note 5)	VOL			0.2	V
SDA ローレベル 出力電圧 Iout = 3mA	VOL	TVDD ≥ 2.0V		0.4	V
		TVDD < 2.0V		20%TVDD	V
入力リーク電流	Iin			±10	μA

Note 5. SDA pin を除きます。

消費電流

(Ta=25°C; VDD=1.2V; TVDD=1.8V; VSS =0V, fin=1kHz, fs=8kHz 16bit, FS bits=0h, LAW bits=0h, DIF bit=2h, TESTC bit=1h, DSP running with programmed connecting DIN1 with DOUT2 and DIN2 with DOUT1)

Parameter		min	typ	max	Unit
Power Supplies:					
Power-Up (PDN pin = "H") DSP-Operational State					
All Circuit Power-up					
VDD	VDD=1.2V		3.1	-	mA
TVDD	TVDD=1.8V		0.02	-	mA
Power Consumption			3.76		mW
All Circuit Power-up					
VDD	VDD=1.3V			20	mA
TVDD	TVDD=3.6V			2.0	mA
Power Consumption				33.2	mW
Power-Down state (PDN pin = "L"), (Note 7)					
VDD		-	2.4	8	μA
TVDD			0.2	1	μA

Note 6. VDD と TVDD の消費電流の値は使用周波数および DSP プログラム内容によって変化します。

Note 7. 全てのデジタル入力ピンを TVDD または VSS に固定した時の値です。

スイッチング特性

■ システムクロック

(Ta= -20°C ~ 85°C, VDD=1.2V, TVDD= 1.6V ~ 3.6V, VSS=0V); CL=20pF(except SDA pin) or 400pF(SDA pin); unless otherwise specified)

Parameter	Symbol	min	typ	max	Unit
Normal Operation mode: SYNC1/3, BCLK1/3 Input Timing					
SYNC1/3 Input Timing					
SYNC1/3 frequency	fs	8		48	kHz
BCLK1 Input Timing (Note 8, Note 9)	fBCLK	64		3072	kHz
BCLK1/3 Pulse width Low	tBCKL	0.4 x tBCLK			ns
BCLK1/3 Pulse width High	tBCKH	0.4 x tBCLK			ns

Note 8. SYNC1 と BCLK1 または SYNC3 と BCLK3 は同期し、fs は固定している必要があります。

Note 9. 必要なクロックは fBCLK ≥ 2 (LAW bit で設定したデータ長 8/16/24)x SYNC2 周波数です。

■ リセットおよびスタンバイ

(Ta= -20°C ~ 85°C, VDD=1.2V, TVDD= 1.6V ~ 3.6V, VSS=0V)

Parameter	Symbol	min	typ	max	Unit
PDN accept pulse width (Note 10)	tPDN	600			ns

Note 10. AK7719 は電源投入時に PDN pin = “L”から “H”に立ち上げることでリセットされます。

■ シリアルデータインタフェース

(Ta= -20°C ~ 85°C, TVDD= 1.6V ~ 3.6V, VSS=0V, CL=20pF)

パラメータ	記号	min	typ	max	Unit
SDIN1, SDIN3, SDIN4, SDOUT1, SDOUT3, SDOUT4					
BCLK1 “↑”からSYNC1“↑”への遅延時間 (Note 11)	tBSYD	20			ns
SYNC1“↓”からBCLK1 “↑”への遅延時間	tSYBD	100			ns
シリアルデータ入力 ラッチセットアップ時間	tB1IDS	40			ns
シリアルデータ入力 ラッチホールド時間	tB1IDH	40			ns
SYNC1からシリアルデータ出力遅延時間	tSY1OD			40	ns
BCLK1 “↓”からシリアルデータ出力遅延時間 (Note 12)	tB1OD			40	ns
SDIN2, SDOUT2					
SYNC2デューティ比			50		%
シリアルデータ入力 ラッチセットアップ時間	tB2IDS	40			ns
シリアルデータ入力 ラッチホールド時間	tB2IDH	40			ns
SYNC2からシリアルデータ出力遅延時間	tSY2OD			40	ns
BCLK2 “↓”からシリアルデータ出力遅延時間 (Note 13)	tB2OD			40	ns
SDINn → SDOUTn (n=1, 2, 3, 4)					
SDINnからSDOUTn出力遅延時間	tIOD			60	ns

Note 11. BCLK1 の極性を反転させた場合は、BCLK1 の “↓”からになります。

Note 12. BCLK1 の極性を反転させた場合は、BCLK1 の “↑”からになります。

Note 13. BCLK2 の極性を反転させた場合は、BCLK2 の “↑”からになります。

■ タイミング波形

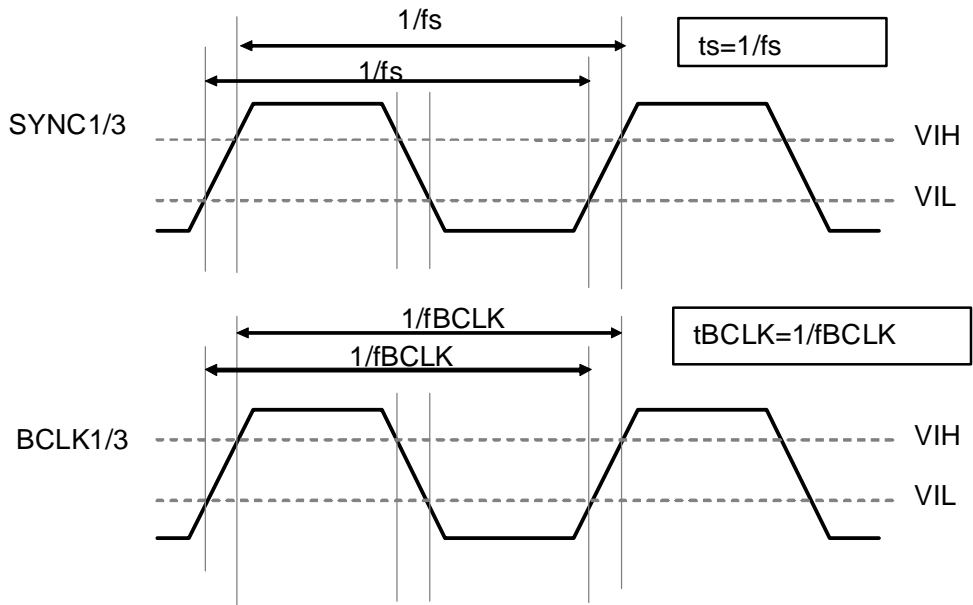


Figure 2. システムクロック

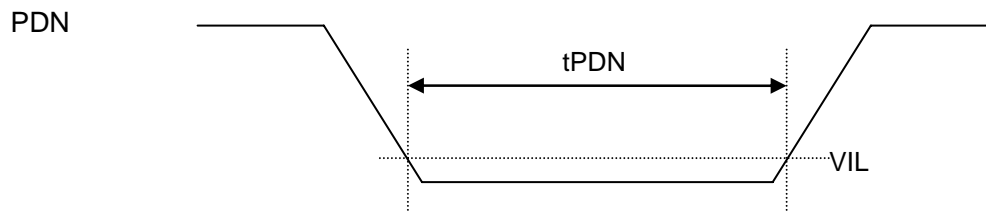


Figure 3. パワーダウン

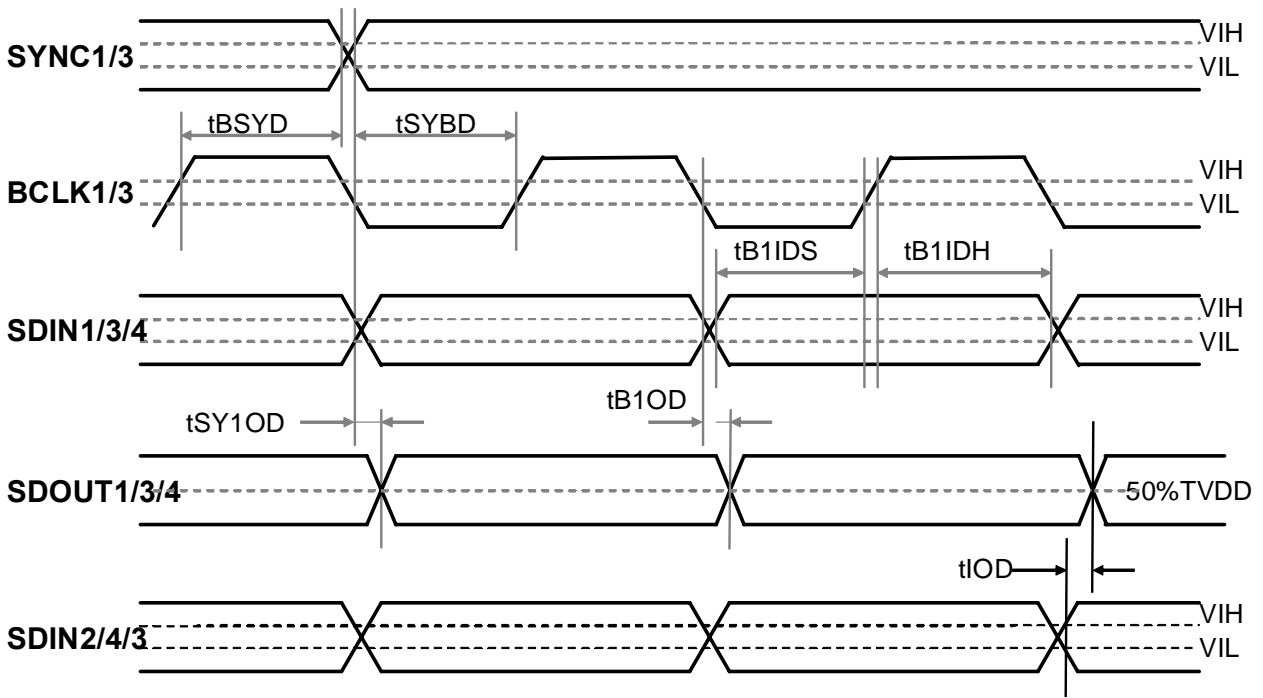


Figure 4. シリアルデータインタフェース (Port#1, 3, 4)

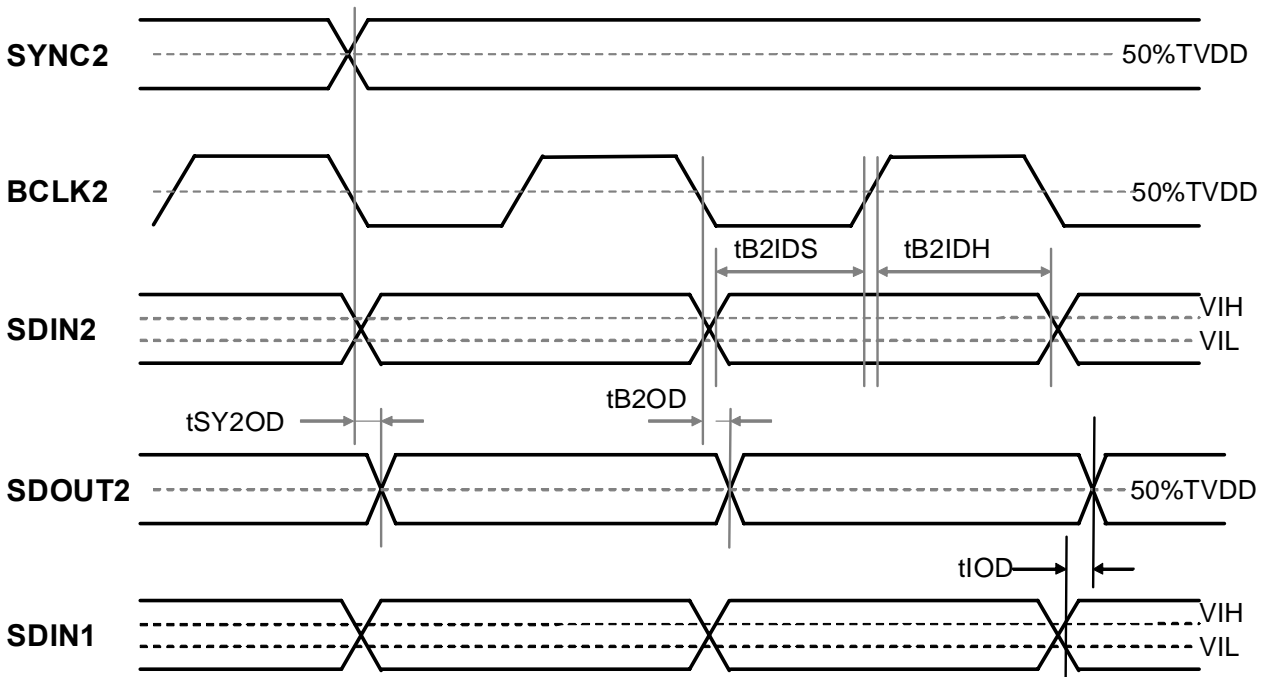


Figure 5. シリアルデータインタフェース (Port#2)

■ μ P インタフェース(SPI mode)

($T_a = -20^{\circ}\text{C} \sim 85^{\circ}\text{C}$, $V_{DD} = 1.2\text{V}$; $TV_{DD} = 1.6 \sim 3.6\text{V}$, $V_{SS} = 0\text{V}$; $CL = 20\text{pF}$)

Parameter	Symbol	min	typ	max	Unit
μP Interface Timing (SPI mode)					
SCLK Fall Time	tSF			30	ns
SCLK Rise Time	tSR			30	ns
SCLK Frequency	fSCLK			4.0	MHz
SCLK Low Level Width	tSCLKL	120			ns
SCLK High Level Width	tSCLKH	120			ns
CSN High Level Width	tWRQH	500			ns
From CSN “ \uparrow ” to PDN “ \uparrow ”	tRST1	600			ns
From PDN “ \uparrow ” to CSN “ \downarrow ”	tIRRQ	100			μs
From SCLK “ \downarrow ” to CSN “ \uparrow ”	tWSC	500			ns
From SCLK “ \uparrow ” to CSN “ \uparrow ”	tSCW	800			ns
SI Latch Setup Time	tSIS	100			ns
SI Latch Hold Time	tSIH	100			ns
AK7719 \rightarrow μP					
Delay Time from SCLK “ \downarrow ” to SO Output	tSOS			100	ns
Hold Time from SCLK “ \uparrow ” to SO Output (Note 14)	tSOH	100			ns

Note 14. コマンドコードの 8bit 目入力時は除きます。

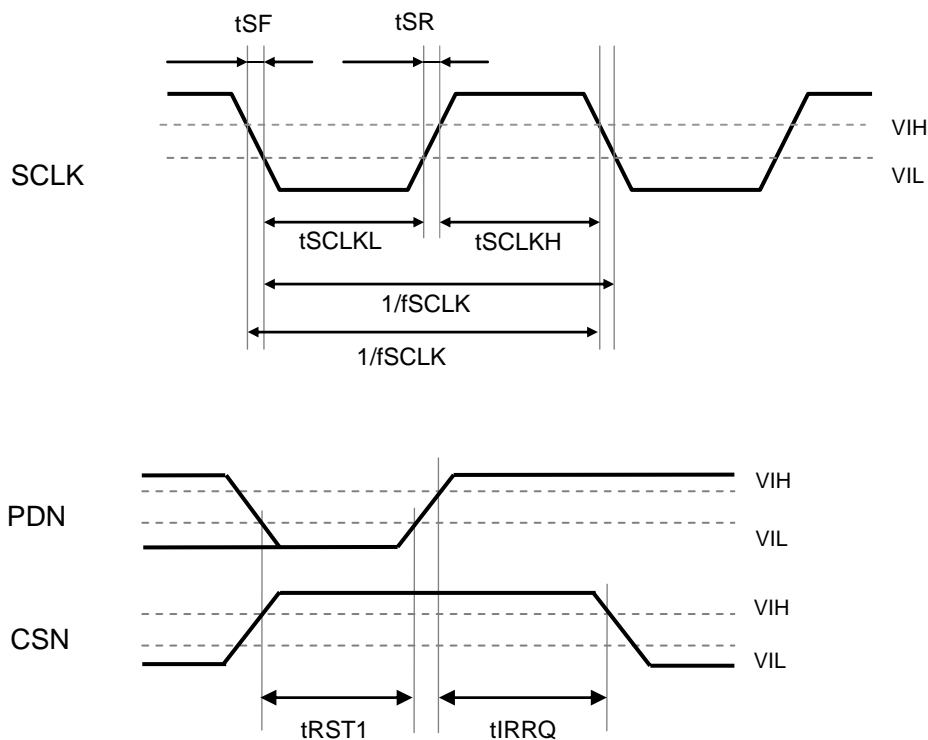


Figure 6. μ P インタフェース 1 (SPI)

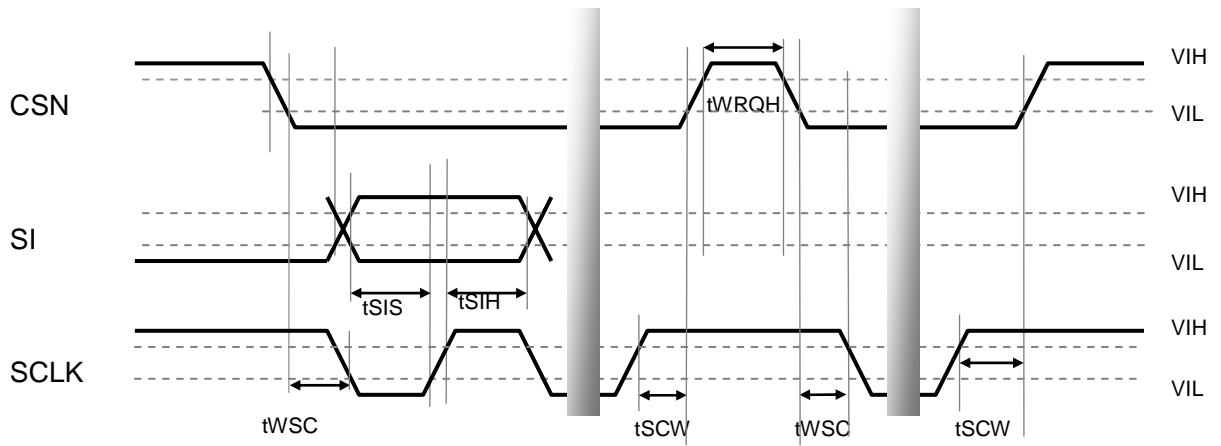


Figure 7. μ P インタフェース 2 (SPI)

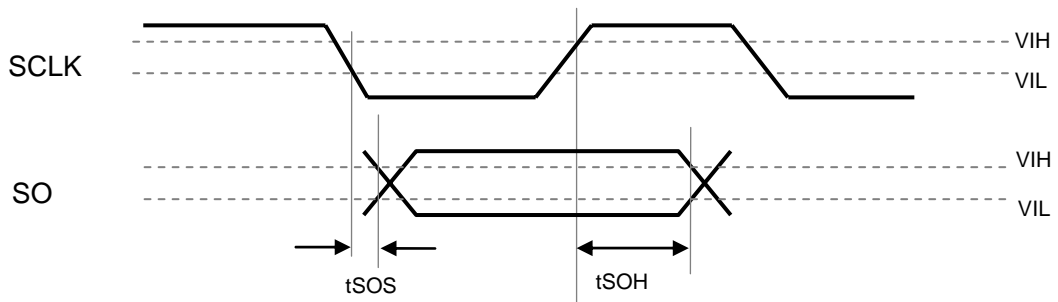


Figure 8. μ P インタフェース 3 (SPI)

■ I²CBUSインタフェース

(Ta=-20°C~85°C, VDD=1.2V, VDD=1.6~3.6V, VSS =0V, CL=20pF)

Parameter	Symbol	min	typ	max	Unit
I²C Timing					
SCL clock frequency	fSCL	30		400	kHz
Bus Free Time Between Transmissions	tBUF	1.3			μs
Start Condition Hold Time (prior to first Clock pulse)	tHD:STA	0.6			μs
Clock Low Time	tLOW	1.3			μs
Clock High Time	tHIGH	0.6			μs
Setup Time for Repeated Start Condition	tSU:STA	0.6			μs
SDA Hold Time from SCL Falling	tHD:DAT	0		0.9	μs
SDA Setup Time from SCL Rising	tSU:DAT	0.1			μs
Rise Time of Both SDA and SCL Lines	tR			0.3	μs
Fall Time of Both SDA and SCL Lines	tF			0.3	μs
Setup Time for Stop Condition	tSU:STO	0.6			μs
Pulse Width of Spike Noise Suppressed by Input Filter	tSP	0		50	ns
Capacitive load on bus	Cb			400	pF

Note 15. I²C-bus は NXP B.V.の商標です。

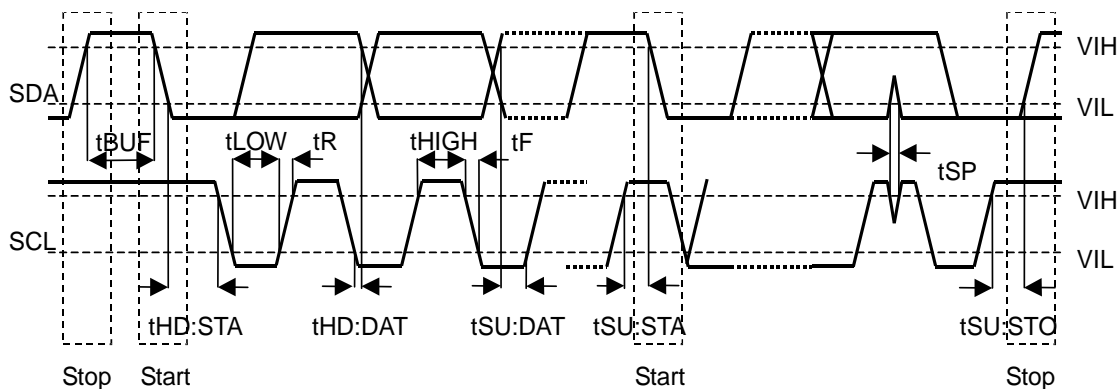
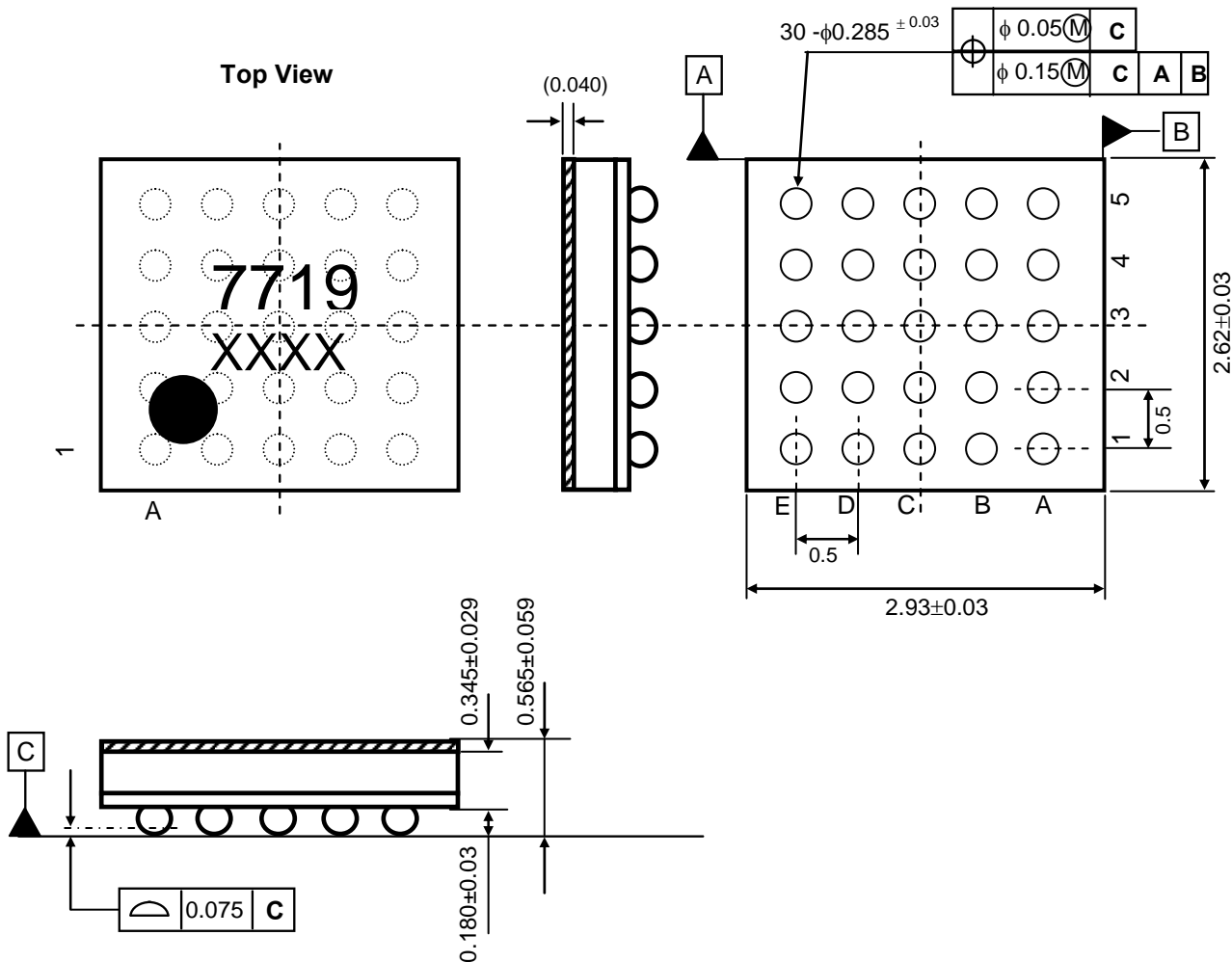


Figure 9. I²C バスインタフェース

パッケージ

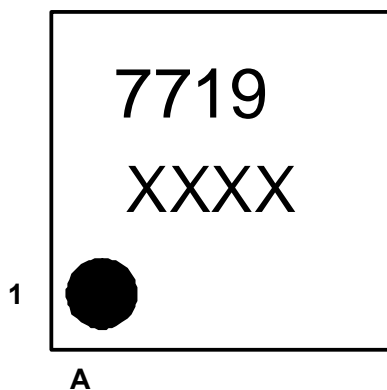
25pin CSP (Unit: mm)



■ 材料・メッキ仕様

パッケージ材質: エポキシ系樹脂、ハロゲン (臭素、塩素)フリー
 半田ボール材質: SnAgCu

マーキング



XXXX: Date code (4 digit)

改訂履歴

Date (Y/M/D)	Revision	Reason	Page	Contents
12/01/12	00	初版		
12/05/10	01	仕様変更	1	特長 消費電力: 6.2mA(7.5mW) typ. → 7.4mA (8.9mW) typ.
			7	消費電流 測定条件: “TESTC bit =1h” を追加 Power-Up, VDD=1.2V, TVDD=1.8V VDD: 1.7 → 3.1mA (typ) Power Consumption: 2.1 → 3.76mW
13/02/06	02	誤記訂正	14	パッケージ パッケージ図の寸法を変更

重要な注意事項

- 本書に記載された製品、および、製品の仕様につきましては、製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認ください。
- 本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器設計において本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報を使用される場合は、お客様の責任において行ってください。本書に記載された周辺回路、応用回路、ソフトウェアおよびこれらに関連する情報の使用に起因してお客様または第三者に生じた損害に対し、弊社はその責任を負うものではありません。また、当該使用に起因する、工業所有権その他の第三者の所有する権利に対する侵害につきましても同様です。
- 本書記載製品が、外国為替および、外国貿易管理法に定める戦略物資（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 医療機器、安全装置、航空宇宙用機器、原子力制御用機器など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に弊社製品を使用される場合は、必ず事前に弊社代表取締役の書面による同意をお取りください。
- この同意書を得ずにこうした用途に弊社製品を使用された場合、弊社は、その使用から生ずる損害等の責任を一切負うものではありませんのでご了承ください。
- お客様の転売等によりこの注意事項の存在を知らずに上記用途に弊社製品が使用され、その使用から損害等が生じた場合は全てお客様にてご負担または補償して頂きますのでご了承下さい。

旭化成エレクトロニクス製品のご検討ありがとうございます。

より詳しい資料を用意しておりますので、お手数ですが弊社営業担当、あるいは弊社特約店営業担当までお申し付けください。