

**AsahiKASEI**  
ASAHI KASEI EMD

**AK4103A**  
**192kHz 24-Bit DIT**

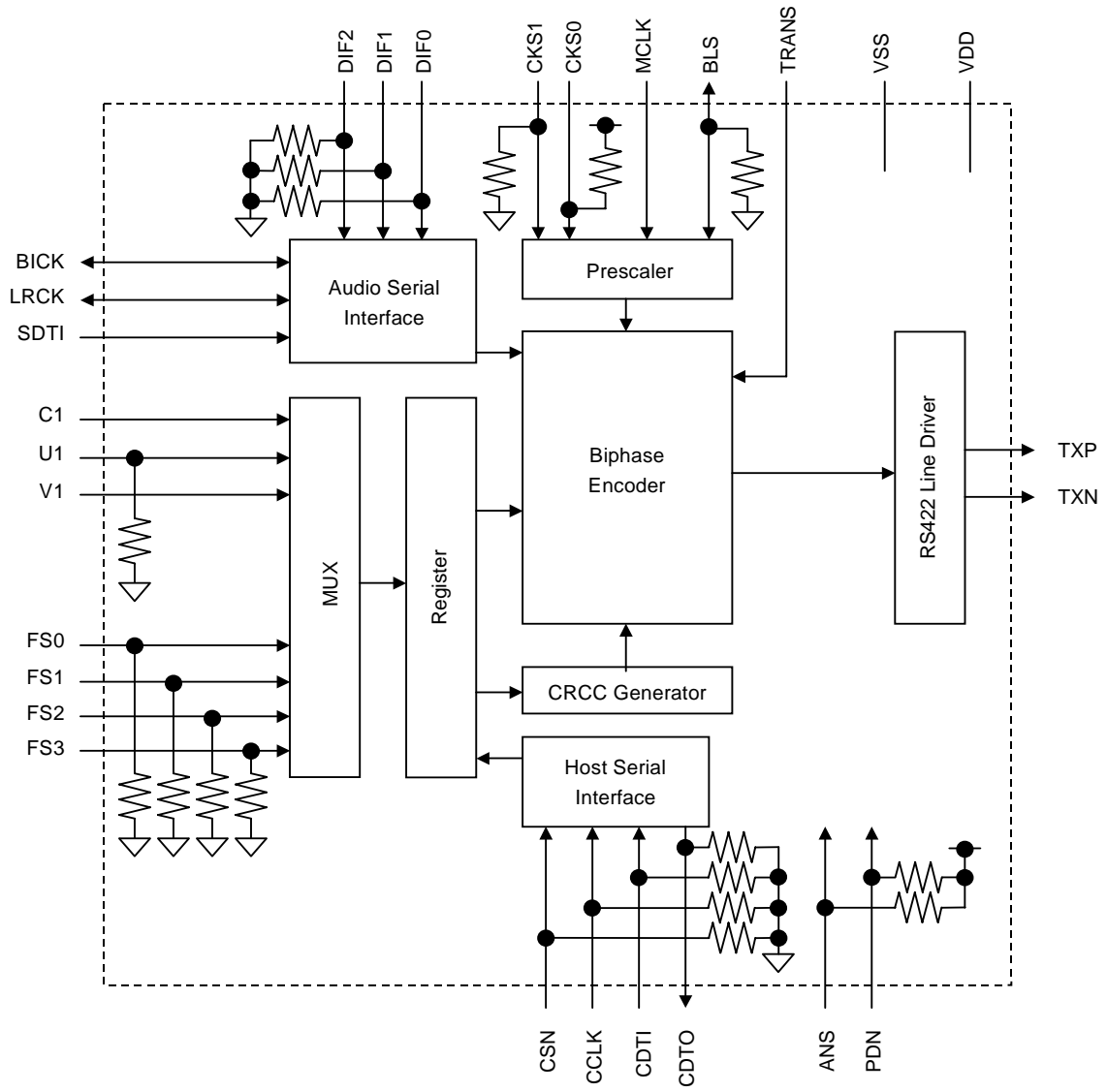
### 概 要

AK4103A は 192kHz 対応デジタル・オーディオ・トランスミッタ(DIT)です。AK4103A は AES3, IEC60958, S/PDIF, EIAJ CP1201 の各規格に対応しています。AK4103A は入力されたオーディオデータと補助情報などをバイフェーズエンコードし、ケーブルへ出力します。オーディオシリアルポートは 8 種類のフォーマットに対応します。

### 特 長

- 192kHzサンプリングレート対応
- AES3, IEC60958, S/PDIF, EIAJ CP1201プロフェッショナル&民生フォーマット準拠
- CRCCコード, パリティビット生成
- RS422ラインドライバ内蔵
- チャネルステータス&ユーザビット用バッファ16バイト内蔵
- チャネルステータス&ユーザビットへ非同期 / 同期アクセス対応
- 多様なマスタクロックに対応: 128fs, 256fs, 384fs, 512fs
- オーディオフォーマット: 前詰め/後詰め/1<sup>2</sup>S
- 4線式シリアルホストインタフェース
- オーディオルーティングモード(トランスペアレントモード)
- 電源電圧: 4.75 ~ 5.25V
- TTLレベルI/F
- 小型パッケージ: 24ピンVSOP
- Ta: -40 ~ 85 °C

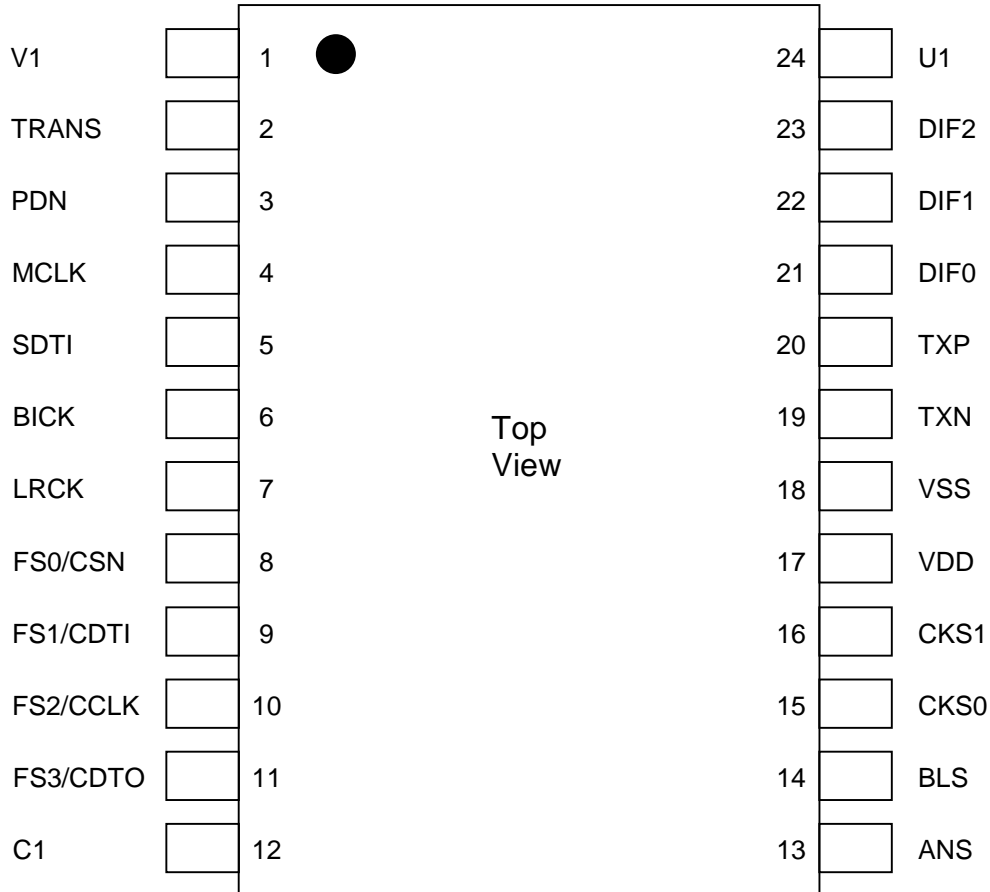
■ ブロック図



## ■ オーダリングガイド

AK4103AVF    -40 ~ +85°C    24pin VSOP (0.65mm pitch)  
 AKD4103A    Evaluation Board for AK4103A

## ■ ピン配置



## ■ AK4103 との比較

Function		AK4103	AK4103A
Ambient Temperature		-10 ~ 70°C	<b>-40 ~ 85°C</b>
CRCC generation by FS3-0 pins.	Synchronous mode	X	<b>O</b>
CRCC generation by FS3-0 bits.	Asynchronous mode	X	<b>O</b>

O: 入力データがCRCCに反映されます。

X: 入力データはCRCCに反映されません。

## ピン/機能

No.	ピン名称	I/O	機能
1	V1	I	バリディティビット入力ピン
2	TRANS	I	オーディオルーターティングモードピン(同期モード時) 0: ノーマルモード 1: オーディオルーティング(トランスペアレント)モード
3	PDN	I	パワーダウン&リセットピン (プルアップピン) このピンを“L”にするとパワーダウン状態になり、TXP/N ピンは“L”、レジスタは初期化されます。
4	MCLK	I	マスタクロック入力ピン
5	SDTI	I	オーディオシリアルデータ入力ピン
6	BICK	I/O	オーディオシリアルデータクロック入出力ピン SDTI pin 用のシリアルクロック。DIF2-0 の設定で出力ピンにできます。
7	LRCK	I/O	入出力チャネルクロックピン L/R チャネルを示します。DIF2-0 の設定で出力ピンにできます。
8	FS0	I	サンプリング周波数選択 0 ピン(同期モード時) (プルダウンピン)
	CSN	I	ホストインタフェースチップセレクトピン(非同期モード時) (プルダウンピン)
	AKMODE	I	AK4112B モードピン(オーディオルーターティングモード時) (プルダウンピン) 0: 非 AKM レシーバモード, 1: AK4112B モード
9	FS1	I	サンプリング周波数選択 1 ピン(同期モード時) (プルダウンピン)
	CDTI	I	ホストインタフェースデータ入力ピン(非同期モード時) (プルダウンピン)
10	FS2	I	サンプリング周波数選択 2 ピン(同期モード時) (プルダウンピン)
	CCLK	I	ホストインタフェースビットクロック入力ピン(非同期モード時) (プルダウンピン)
11	FS3	I	サンプリング周波数選択 3 ピン(同期モード時) (プルダウンピン)
	CDTO	O	ホストインタフェースデータ出力ピン(非同期モード時) (プルダウンピン)
12	C1	I	チャンネルステータスビット入力ピン
13	ANS	I	非同期/同期モード選択ピン (プルアップピン) 0: 非同期(Asynchronous)モード, 1: 同期(Synchronous)モード
14	BLS	I/O	ブロックスタート入出力ピン (プルダウンピン) ノーマルモード時、最初の 4 バイトで“H”を出力します。オーディオルーターティングモード時は入力ピンになります。ノーマルモードで PDN pin = “L”の時、BLS pin は“H”を出力します。
15	CKS0	I	クロックモード選択 0 ピン (プルアップピン)
16	CKS1	I	クロックモード選択 1 ピン (プルダウンピン)
17	VDD	-	電源ピン, 4.75V~5.25V
18	VSS	-	グランドピン, 0V
19	TXN	O	差動反転出力ピン
20	TXP	O	差動非反転出力ピン
21	DIF0	I	オーディオシリアルインタフェース選択 0 ピン (プルダウンピン)
22	DIF1	I	オーディオシリアルインタフェース選択 1 ピン (プルダウンピン)
23	DIF2	I	オーディオシリアルインタフェース選択 2 ピン (プルダウンピン)
24	U1	I	ユーザデータビット入力ピン (プルダウンピン)

Note 1. プルアップ、プルダウン抵抗はデバイス内部に接続されており、抵抗値は 43kΩ (typ) です。

Note 2. プルアップ、プルダウンピンを除くすべての入力ピンはフローティングにしないで下さい。

## 絶対最大定格

(VSS=0V; Note 3)

Parameter	Symbol	min	max	Units
Power Supply	VDD	-0.3	6.0	V
Input Current (All pins except supply pins)	IIN	-	±10	mA
Input Voltage	VIND	-0.3	VDD+0.3	V
Ambient Operating Temperature	Ta	-40	85	°C
Storage Temperature	Tstg	-65	150	°C

Note 3. 電圧はすべてグラウンドに対する値です。

注意: この値を超えた条件で使用した場合、デバイスを破壊することがあります。  
また通常の動作は保証されません。

## 推奨動作条件

(VSS=0V; Note 3)

Parameter	Symbol	min	typ	max	Units
Power Supply	VDD	4.75	5.0	5.25	V

注意: 本データシートに記載されている条件以外のご使用に関しては、当社では責任負いかねますので十分ご注意ください。

## DC 特性

(Ta=25°C; VDD=4.75~5.25V)

Parameter	Symbol	min	typ	max	Units
Power Supply Current (fs=108kHz, Note 4)	IDD		6	15	mA
High-Level Input Voltage	VIH	2.4	-	-	V
Low-Level Input Voltage	VIL	-	-	0.8	V
High-Level Output Voltage (Except TXP/N pins: Iout=-400μA)	VOH	VDD-1.0	-	-	V
(TXP/N pins: Iout= -8mA)	VOH	VDD-0.8	-	-	V
Low-Level Output Voltage (Except TXP/N pins: Iout= 400μA)	VOL	-	-	0.4	V
(TXP/N pins: Iout= 8mA)	VOL	-	-	0.6	V
Input Leakage Current	Iin	-	-	±10	μA

Note 4. 3mA(typ)@fs=48kHz, 9mA(typ)@fs=192kHz.

プロ用出力ドライバを接続した場合、20mA(typ)増加します。

PDN pin = "L", TRANS pin = "H"でプルアップ、プルダウンピン以外のすべての入力ピンをVSSに固定した場合、消費電流は350μA(typ)です。

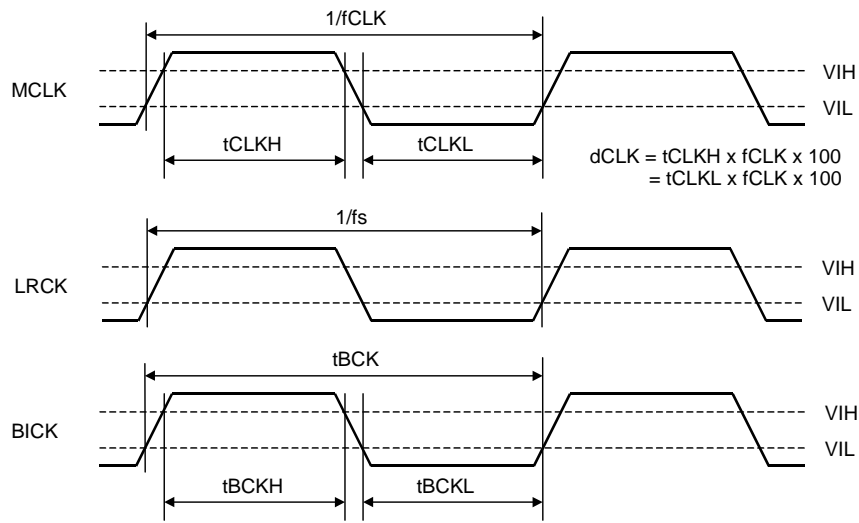
**スイッチング特性**

(Ta=25°C; VDD=4.75~5.25V; CL=20pF)

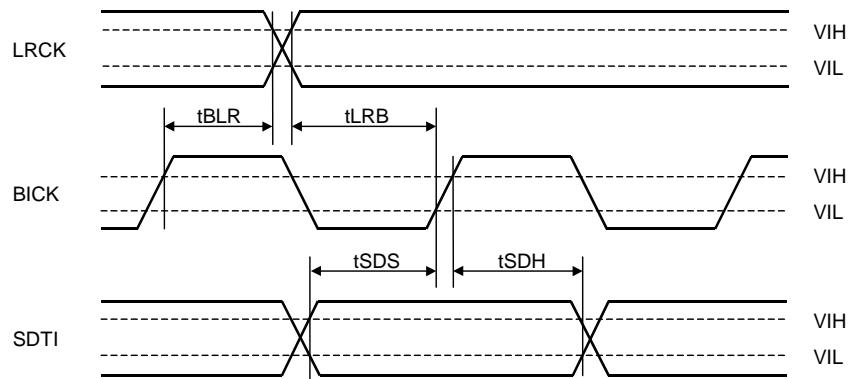
Parameter	Symbol	min	typ	max	Units
<b>Master Clock Timing</b>					
Frequency	fCLK	3.584		27.648	MHz
Duty Cycle	dCLK	40		60	%
<b>LRCK Timing</b>					
Frequency	fs	28		192	kHz
Duty Cycle at Slave Mode	dLCK	45		55	%
Duty Cycle at Master Mode			50		%
<b>Audio Interface Timing</b>					
<b>Slave Mode</b>					
BICK Period	tBCK	36			ns
BICK Pulse Width Low	tBCKL	15			ns
Pulse Width High	tBCKH	15			ns
LRCK Edge to BICK “↑”	tLRB	15			ns
BICK “↑” to LRCK Edge	tBLR	15			ns
SDTI Hold Time	tSDH	8			ns
SDTI Setup Time	tSDS	8			ns
<b>Master Mode</b>					
BICK Frequency	fBCK		64fs		Hz
BICK Duty	dBCK		50		%
BICK “↓” to LRCK	tMBLR	-20		20	ns
SDTI Hold Time	tSDH	20			ns
SDTI Setup Time	tSDS	20			ns
<b>Control Interface Timing</b>					
CCLK Period	tCCK	200			ns
CCLK Pulse Width Low	tCCKL	80			ns
Pulse Width High	tCCKH	80			ns
CDTI Setup Time	tCDS	50			ns
CDTI Hold Time	tCDH	50			ns
CSN “H” Time	tCSW	520			ns
CSN “↓” to CCLK “↑”	tCSS	50			ns
CCLK “↑” to CSN “↑”	tCSH	50			ns
CDTO Delay	tDCD			45	ns
CSN “↑” to CDTO Hi-Z	tCCZ			70	ns
<b>Power-down &amp; Reset Timing</b>					
PDN Pulse Width	tPDW	150			ns

Note 5. この規格値は LRCK のエッジと BICK の立ち上がりエッジが重ならないように規定しています。

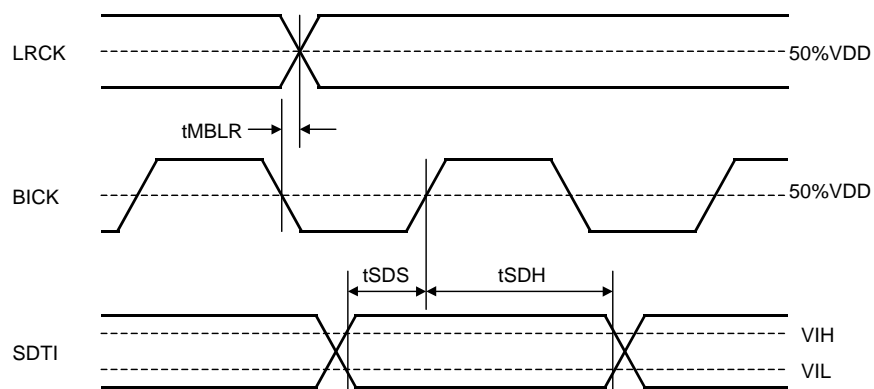
Note 6. CDTO pin は内部でプルダウン抵抗に接続されています。

**■ タイミング波形**


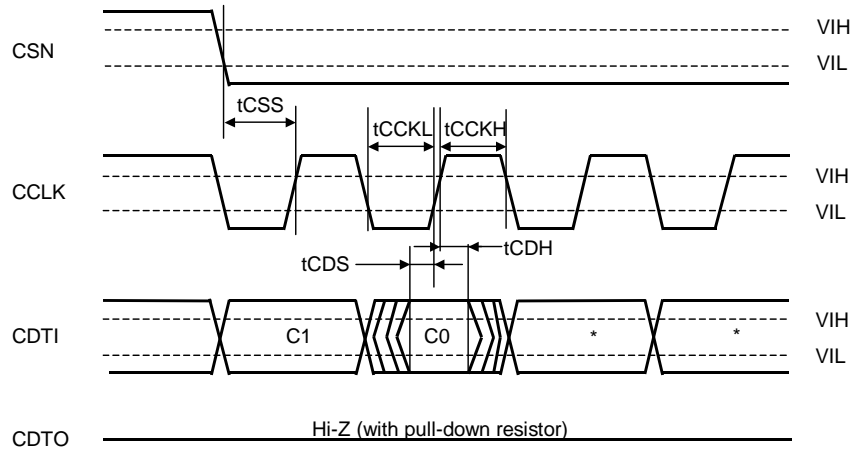
クロックタイミング



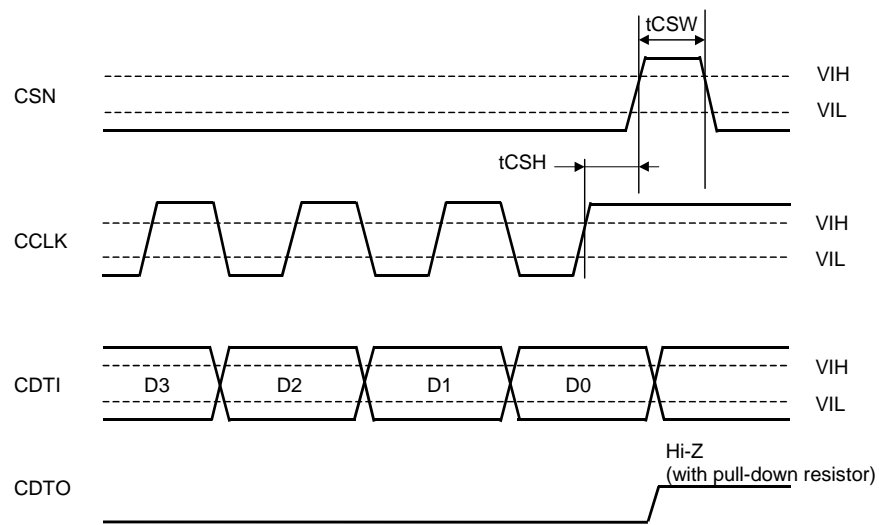
オーディオインタフェースタイミング (スレーブモード)



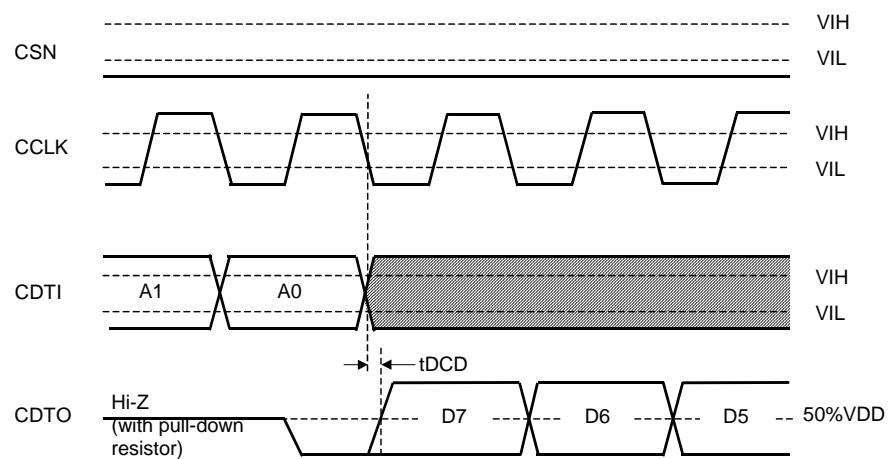
オーディオインタフェースタイミング (マスターモード)



WRITE/READ コマンド入力タイミング

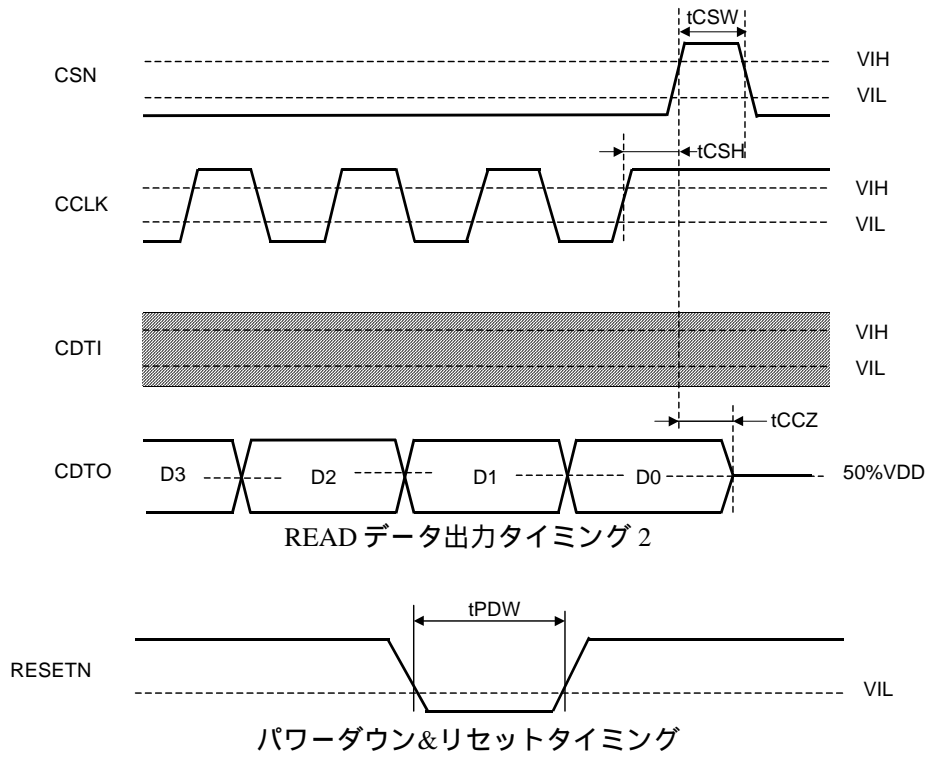


WRITE データ入力タイミング



READ データ出力タイミング 1





## 動作説明

### ■ 概要

AK4103AはAES3, IEC60958, S/PDIF, EIAJ CP1201の各インタフェースの規格に従ってオーディオデータ及び補助情報などをバイフェーズエンコードし、伝送するモノリシックCMOS集積回路です。ステレオチャンネルを出力することができます。個別に受け取ったオーディオデータと補助情報などを内部でバイフェーズエンコードし、直接またはトランスを通して伝送ラインへ出力されます。動作モードは非同期(asynchronous)、同期(synchronous)の2種類あります。詳細については、“非同期モード/同期モード”の項を参照して下さい。

### ■ 初期化

初期化にはPDN pin の立ち上がりから8 BICKサイクルかかります。また正しく同期をとるために、MCLKとLRCKは同期する必要はありますが位相を合わせる必要はありません。

### ■ MCLK と LRCK の関係

正しく同期をとるために、MCLK と LRCK は同じクロック信号から直接(分周器を通して)もしくは間接的に(例えば DSP を通して)生成する必要があります。BICK と LRCK の関係は固定にし、動作中に変更しないで下さい。MCLK と LRCK の位相関係が初期状態から(128fs x 3) サイクルだけシフトすると内部フレームとビットカウンタのリセットがかかります。この時、コントロールレジスタは初期化されません。なお、MCLK は次の周波数に対応します。

CKS1	CKS0	MCLK	Fs
0	0	128fs	28k-192kHz
0	1	256fs	28k-108kHz
1	0	384fs	28k-54kHz
1	1	512fs	28k-54kHz

Table 1. MCLK 周波数

### ■ 非同期(Asynchronous)モード / 同期(Synchronous)モード

#### 1. 非同期 (Asynchronous) モード (ソフトウェアコントロール)

ANS pin を“L”にすると非同期モードになります。このモードでは16から24ビットのオーディオサンプルはオーディオシリアルポートを通して受け取られ、チャンネルステータスおよびユーザデータはシリアルホストインタフェースを通して受け取られます。シリアルホストインタフェースによりチャンネルステータスとユーザデータ保持用の内部バッファメモリおよびコントロールレジスタにアクセスすることができます。チャンネル当たり4バイトのチャンネルステータスとユーザデータが蓄えられます。このデータはオーディオシリアルポートからのオーディオデータと多重化され、パリティビットが生成されます。ビットストリームはバイフェーズエンコードされ、RS422ラインドライバを通して出力されます。チャンネルステータスのCRCCコードはAES3のプロフェッショナルモードに従って生成されます。またこのモードではシリアルホストインタフェースを通じたソフトウェアコントロールによりミュート、リセット、オーディオフォーマット選択、クロック周波数設定および出力イネーブルを行うこともできます。

## 2. 同期 (Synchronous) モード (ハードウェアコントロール)

同期モードではコントロールデータ用にピンが設けられ、全チャンネルステータス、全ユーザデータおよびパリティビットはピンからシリアルに入力することができます。また16から24ビットのオーディオサンプルがオーディオシリアルポートを通して受け取られます。これらのデータは多重化され、パリティビットが生成されます。ビットストリームはパイフェーズエンコードされ、RS422ラインドライバを通して出力されます。

### 2-1. オーディオルーティングモード (トランスペアレントモード)

ANS pin = TRANS pin = “H”にするとオーディオルーティングモード(トランスペアレントモード)になります。このモードでは、チャンネルステータス(C)、ユーザデータ(U)、パリティ(V)の各ビットはそのまま通過します。ブロックスタート(B)信号は入力になり、伝送するブロック構造をレシーバのブロック構造に合わせます。C,U,Vはその時のオーディオサンプルと同一サブフレーム内で伝送されます。CRCCバイトは生成されず、C bit はそのまま通過します。オーディオルーティングモードではFS0/CSN pin はAKMODE pin になり、“H”にするとAK4112Bと直接つなぐことができます。“L”にするとAKM以外のレシーバと合わせて使用できます。TRANS pin = “H”, ANS pin = “L”の設定はテストモードですので、使用しないで下さい。

Pin		Modes		Source for C, U and V bits
ANS	TRANS	Synchronous/Asynchronous	Audio Routing	
L	L	Asynchronous mode	Normal mode	C Pin ORed Control Register U Pin ORed Control Register V Pin ORed Control Register
L	H	(Test mode)		
H	L	Synchronous mode	Normal mode	C,U and V pin
H	H		Audio routing mode	

Table 2. モード設定

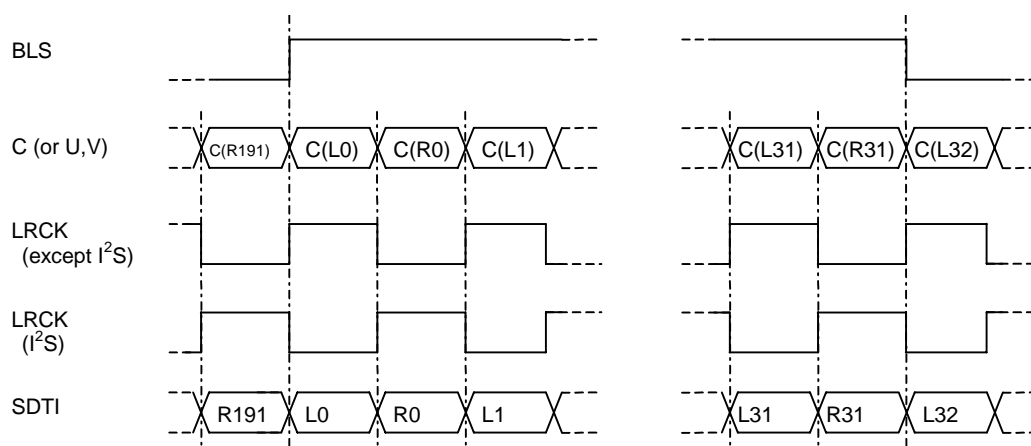


Figure 1. オーディオルーティングモードタイミング (AKMODE pin = “0”)

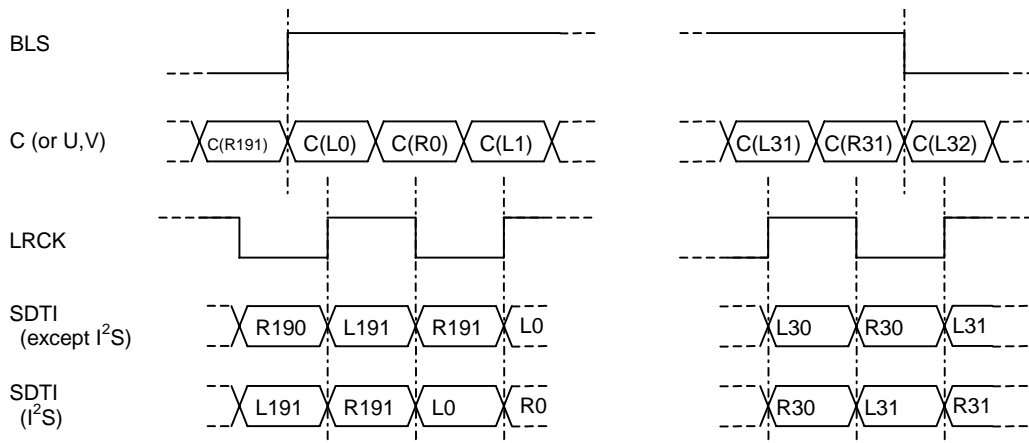


Figure 2. オーディオルーティングモードタイミング (AKMODE pin = “1”)

### ■ ブロックスタートタイミング

#### ノーマルモード

ノーマルモード(TRANS pin = “L”)ではブロックスタート信号は出力になります。各ブロックのフレーム0のチャンネル2の先頭から2BICKサイクル後に “H”になり、最初の32フレームの間 “H”を保持します。

#### オーディオルーティングモード(トランスペアレントモード)

オーディオルーティングモード(トランスペアレントモード) (ANS pin = TRANS pin = “H”)では、ブロックスタートは入力になります。I<sup>2</sup>Sモード以外の場合、ブロックスタート信号はLchの最初のBICK立ち上がりエッジから次のLRCK立ち上がりエッジ直前のBICK立ち上がりエッジまでの間に取り込まれ、次のLchがブロックの第1サブフレームとなります。下のFigure 3を参照して下さい。

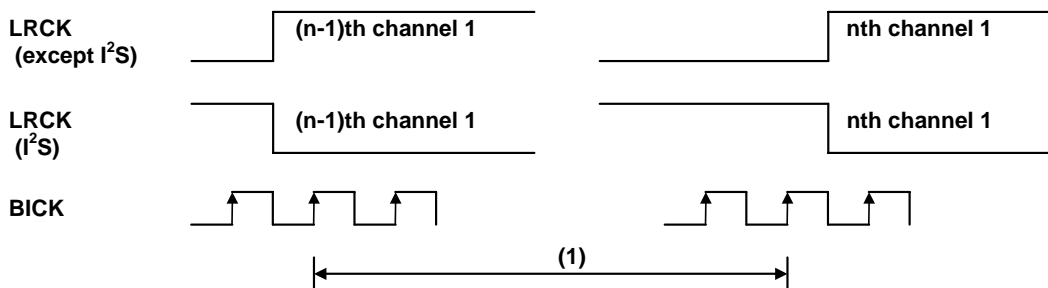


Figure 3. オーディオルーティングモード時のブロックスタートタイミング

“(1)”の範囲内でブロックスタート信号を受け取ると、“nth channel 1”がブロックの第1サブフレームとなります。

## ■ C, U, V シリアルポート

### ノーマルモード

ノーマルモード(TRANS pin = “L”)のとき、C, U, V bit はオーディオデータの次のサブフレームで受け取られます(同期モードではピンから、非同期モードではコントロールレジスタから)。V bit を “0” にすることでオーディオデータが変換に適していることを示します。 Figure 4 と Figure 5 を参照して下さい。

### オーディオルーターティングモード(トランスペアレントモード)

オーディオルーターティングモード(トランスペアレントモード) (ANS pin=TRANS pin= “H”)のとき、CUV bitはオーディオデータと同じサブフレームで受け取られます。Mode 5と7以外の全DIF modeでCUV bitはLRCK立ち上がりエッジ直後のBICK立ち上がりエッジで受け取られます。Mode 5と7(I<sup>2</sup>S)のときは、CUV bitはLRCK立ち下がりエッジから2番目のBICK立ち上がりエッジで受け取られます。 Figure 6 と Figure 7 を参照して下さい。

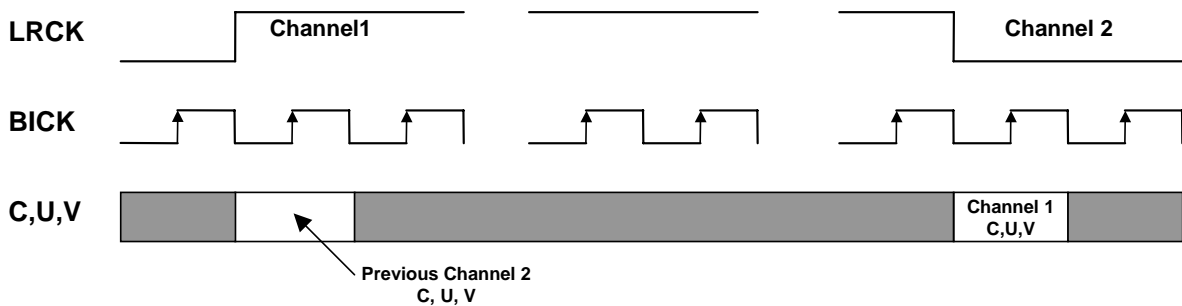


Figure 4. Normal, DIF modes 0/1/2/3/4/6

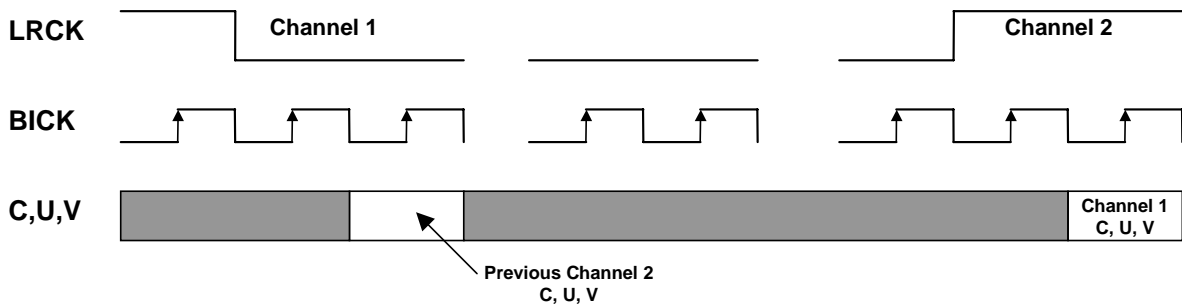


Figure 5. Normal, DIF modes 5 and 7 (I<sup>2</sup>S)

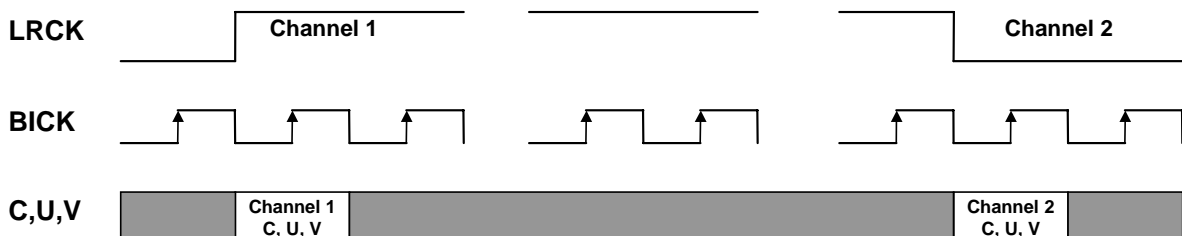


Figure 6. Audio routing, DIF modes 0/1/2/3/4/6

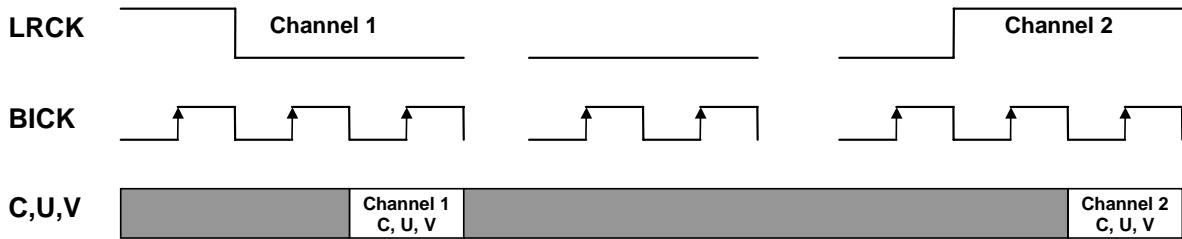


Figure 7. Audio routing, DIF modes 5 and 7 (I<sup>2</sup>S)

■ オーディオシリアルインタフェース

オーディオシリアルインタフェースはオーディオデータを入力するために使われ、ビットクロック(BICK)、ワードクロック(LRCK)およびデータピン(SDTI)の3ピンで構成されます。SDTIにおけるBICKはダブルバッファされます。LRCKはLおよびRチャンネルを示します。同期モード時はDIF2-0 pin、非同期モード時はコントロールレジスタによって各入力モードを選択します。ただし、非同期モード時はDIF2-0 pinと内部でORが取られます。オーディオデータフォーマットは前詰めおよび後詰めモードで16から24ビットに対応します。またI<sup>2</sup>Sモードにも対応します。AK4103Aはマスタモード、スレーブモードのどちらにも設定できます。

Mode	DIF2	DIF1	DIF0	SDTI	Master / Slave	LRCK	BICK
0	0	0	0	16bit, Right justified	Slave	H/L (I)	32fs-128fs (I)
1	0	0	1	18bit, Right justified	Slave	H/L (I)	36fs-128fs (I)
2	0	1	0	20bit, Right justified	Slave	H/L (I)	40fs-128fs (I)
3	0	1	1	24bit, Right justified	Slave	H/L (I)	48fs-128fs (I)
4	1	0	0	24bit, Left justified	Slave	H/L (I)	48fs-128fs (I)
5	1	0	1	24bit, I <sup>2</sup> S	Slave	L/H (I)	50fs-128fs (I)
6	1	1	0	24bit, Left justified	Master	H/L (O)	64fs (O)
7	1	1	1	24bit, I <sup>2</sup> S	Master	L/H (O)	64fs (O)

Table 3. オーディオデータフォーマットモード [NOTE: (I): Input, (O): Output]

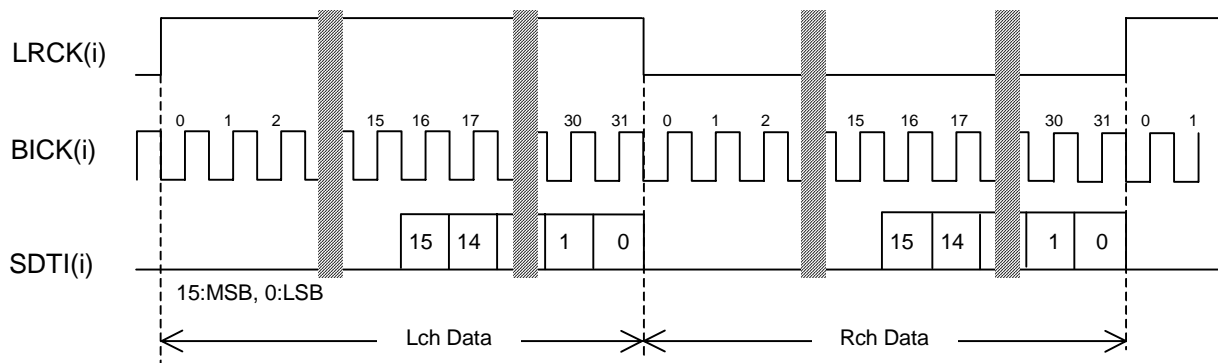


Figure 8. Mode 0 タイミング

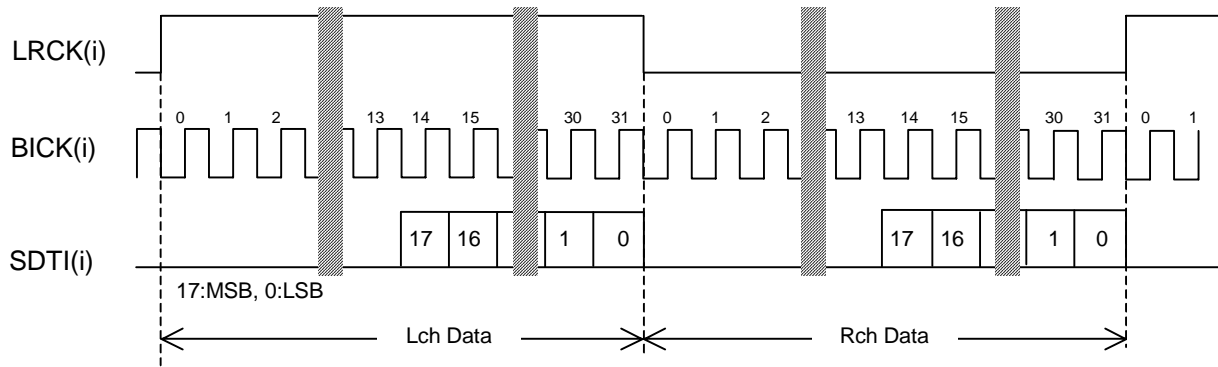


Figure 9. Mode 1 タイミング

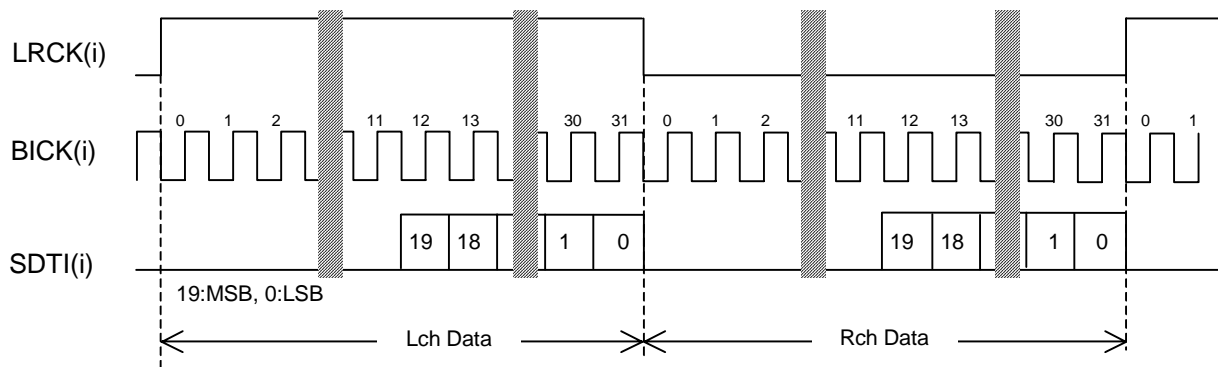


Figure 10. Mode 2 タイミング

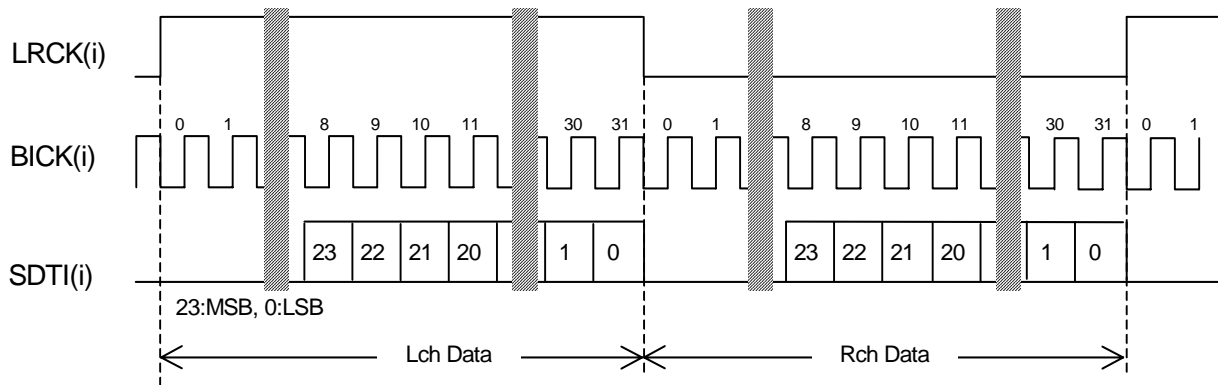


Figure 11. Mode 3 タイミング

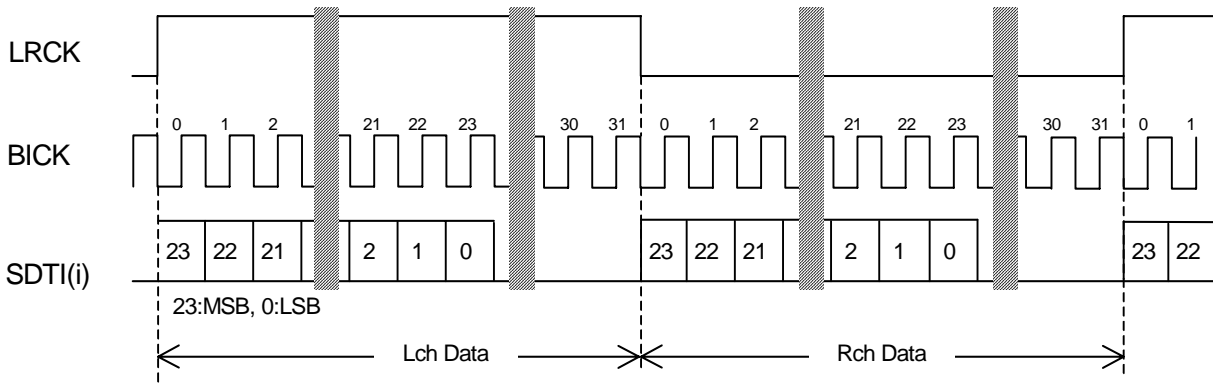


Figure 12. Mode 4/6 タイミング

Mode 4: LRCK, BICK: Input  
 Mode 6: LRCK, BICK: Output

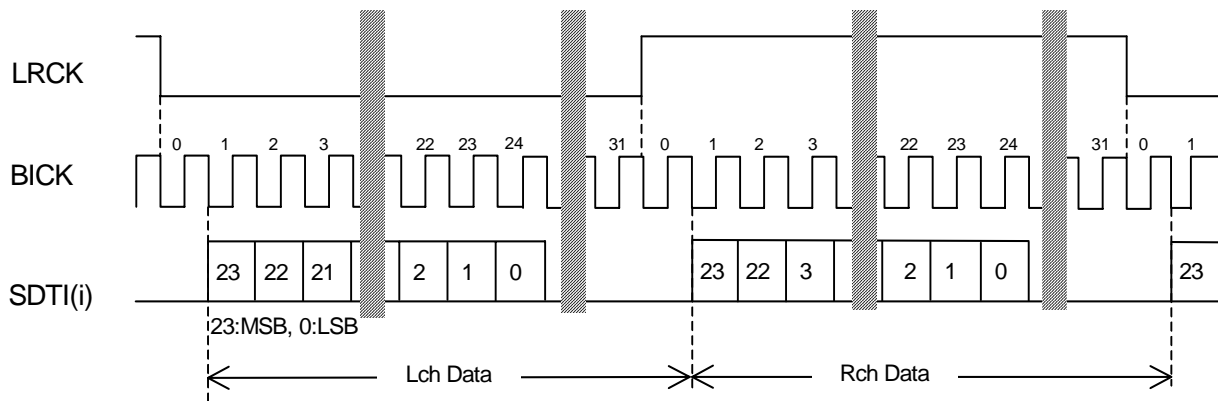


Figure 13. Mode 5/7 タイミング

Mode 5: LRCK, BICK: Input  
 Mode 7: LRCK, BICK: Output



## ■ サンプリング周波数設定

民生モードにおいて、チャンネルステータスのバイト 3 のビット 3-0 は FS3-0 pin で設定できます。また、プロフェッショナルモードにおいて、チャンネルステータスのバイト 0 のビット 7-6 およびバイト 4 のビット 6-3 は FS3-0 pin で設定できます。

FS[3:0]	Sampling Frequency	Byte 3 Bits 3-0
0000	44.1kHz	0000
0001	Not Indicated	0001
0010	48kHz	0010
0011	32kHz	0011
0100	22.05kHz	0100
0101	Reserved	0101
0110	24kHz	0110
0111	Reserved	0111
1000	88.2kHz	1000
1001	Reserved	1001
1010	96kHz	1010
1011	Reserved	1011
1100	176.4kHz	1100
1101	Reserved	1101
1110	192kHz	1110
1111	Reserved	1111

Table 4. サンプリング周波数設定(民生モード)

FS[3:0]	Fs	Byte 0 Bits 7-6	Byte 4 Bits 6-3
0000	Not Defined	00	0000
0001	44.1kHz	01	0000
0010	48kHz	10	0000
0011	32kHz	11	0000
0100	Not Defined	00	0000
0101	Not Defined	00	0000
0110	Not Defined	00	0000
0111	Not Defined	00	0000
1000	For vectoring	00	1000
1001	22.05kHz	00	1001
1010	88.2kHz	00	1010
1011	176.4kHz	00	1011
1100	192kHz	00	0011
1101	24kHz	00	0001
1110	96kHz	00	0010
1111	Not Defined	00	1111

Table 5. サンプリング周波数設定(プロフェッショナルモード)

■ データ伝送フォーマット

TX出力で伝送されるデータのフォーマットは Figure 14に示されます。各ブロックは 192 フレームで構成され、各フレームは 2 つのサブフレームで構成されます。各サブフレームは 32 ビットの情報を持ちます。受け取った各データビットはバイフェーズマークエンコーディングにより 2 つのバイナリ状態のシンボルに符号化されます。プリアンブルはデータと区別できるようにバイフェーズエンコーディングになっていません。バイフェーズエンコードにおいて、入力シンボルの前半分の状態は常に直前のシンボルの後半分の状態の反転になっています。シンボルの後半分の状態は、ロジック 0 では前半分と同じ、ロジック 1 では前半分の反転になります。Figure 15は 16 個のシンボル状態にエンコードされた 8 個のデータビットのサンプルストリームを示します。

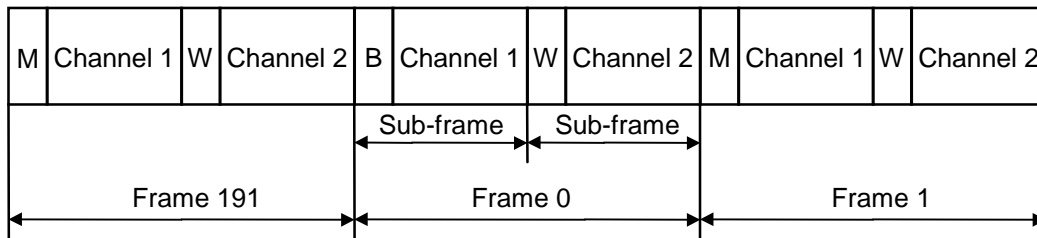


Figure 14. ブロックフォーマット

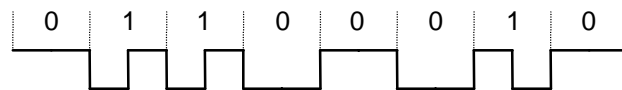


Figure 15. バイフェーズエンコードされたビットストリーム

サブフレームは下の Figure 16のように定義されます。ビット 0-3 は同期のためのプリアンブルです。プリアンブルには 3 種類あります。ブロックプリアンブル(B)はフレーム 0 の第 1 サブフレームに含まれます。チャンネル 1 プリアンブル(M)はフレーム 0 以外の全フレームの第 1 サブフレームに含まれます。チャンネル 2 プリアンブル(W)は全フレームの第 2 サブフレームに含まれます。

各プリアンブルに対するシンボルのエンコードは下の Table 6のように定義されます。ビット 4-27 は 24 ビットのオーディオサンプルが 2 の補数で含まれ、ビット 27 がMSBです。16 ビットモードではビット 4-11 はすべて 0 です。ビット 28 はバリディティフラグです。オーディオサンプルに信頼性がない場合 “H” になっています。ビット 29 はユーザデータビットです。192 ビットのユーザデータワードの先頭ビットはフレーム 0 に、最終ビットはフレーム 191 にそれぞれ含まれます。ビット 30 はチャンネルステータスビットです。チャンネルステータスビットも同様に 192 ビットワードの先頭ビットはフレーム 0 に、最終ビットはフレーム 191 にそれぞれ含まれます。ビット 31 はビット 4-31 に対する偶数パリティビットです。

0	3	4		27	28	29	30	31
Sync		L S B	Audio sample	M S B	V	U	C	P

Figure 16. サブフレームのフォーマット

データのブロックはサンプリング周波数(fs)の 64 倍の定ビットレートで伝送される連続したフレームから成り立ちます。ステレオオーディオでは、Lまたは A チャンネルのデータはチャンネル 1 に、Rまたは B チャンネルのデータはチャンネル 2 に含まれます。モノラルオーディオでは、オーディオデータはチャンネル 1 に含まれます。

Preamble	Preceding state = 0	Preceding state = 1
B	11101000	00010111
M	11100010	00011101
W	11100100	00011011

Table 6. サブフレームのプリアンブルエンコーディング

## ■ ラインドライバ

AK4103AはRS422ドライバを内蔵します。AES3の規格では、ラインドライバは内部インピーダンス $110\Omega \pm 20\%$ のバランス出力で、 $110\Omega$ の負荷に対し $2\sim 7V_{pp}$ のバランス出力をドライブする能力が要求されています。RS422ドライバの内部インピーダンスはシリーズに $56\Omega$ の抵抗を挿入することで規格を満たします。民生(S/PDIF)では $75\Omega \pm 20\%$ の出力インピーダンスと $0.5V_{pp} \pm 20\%$ の出力レベルが要求されています。 $330\Omega$ と $100\Omega$ の並列接続によってこの要求を満たすことができます。パワーダウンもしくはソフトウェアミュートによって出力をグランドにすることができます。

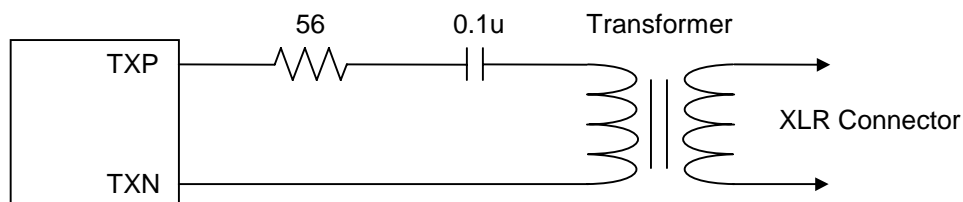


Figure 17. プロフェッショナル用出力ドライバ回路

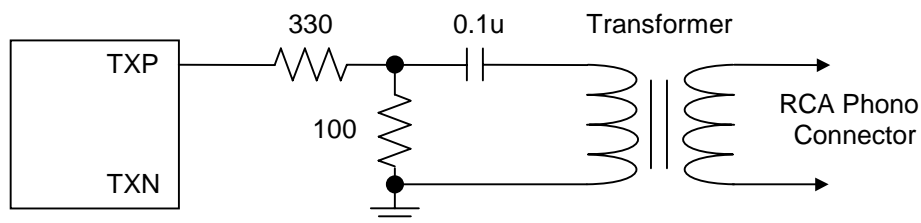
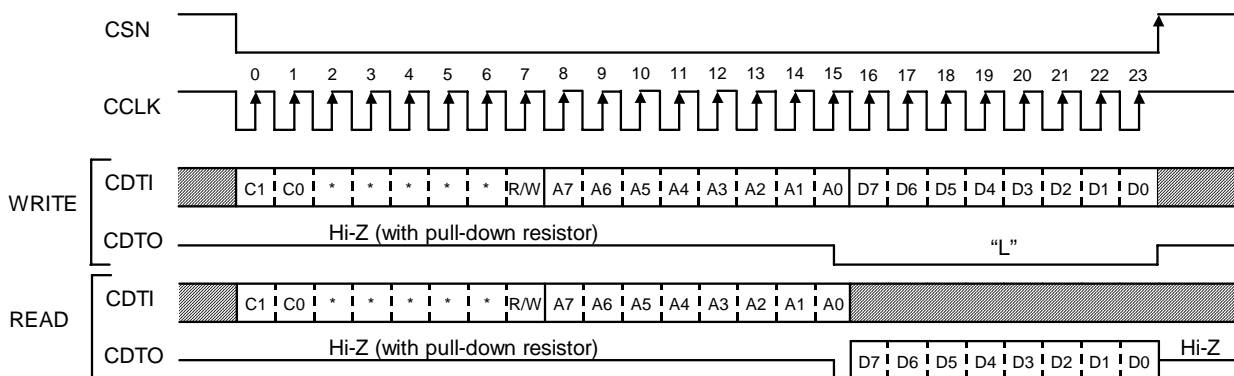


Figure 18. 民生用出力ドライバ回路

■ シリアルコントロールインタフェース

非同期モードでは、4つのデュアル機能ピンが4線式マイコンインタフェース用のCSN, CCLK, CDTI, CDTO pins になります。内部18バイトのコントロールレジスタが読み書き可能です。コントロールレジスタの内容のうち一部はAK4103Aの動作モードを設定します。Figure 19はシリアルコントロールインタフェースの読み出しおよび書き込み動作時のシリアルデータのフローを示します。C1-0 bits はチップアドレスです。AK4103AではC1-0 bits は“11”固定です。R/W bit が“0”の場合は読み出し、“1”の場合は書き込み動作です。A7-0 bits で構成されるレジスタアドレスはデコードされ、コントロールレジスタの各バイトを選択するのに使われます。CDTI pin におけるD7-0 bits は書き込み動作時にマイコンから来るコントロールデータです。CDTO pin におけるD7-0 bits は読み出し動作時に指定されたアドレスにあるコントロールレジスタからのデータです。アドレスとデータビットはCSN pin = “L” によってフレームされます。書き込み動作時、各アドレスおよびデータビットはCCLKの立ち上がりエッジで取り込まれます。読み出し動作時、アドレスビットはCCLKの立ち上がりエッジで取り込まれ、CDTOのデータはCCLKの立ち下がりエッジで出力されます。CCLKの最大周波数は5MHzです。



C1-C0: Chip Address (Fixed to “11”)  
 R/W: READ/WRITE (0:READ, 1:WRITE)  
 \*: Don't care  
 A7-A0: Register Address  
 D7-D0: Control Data

Figure 19. コントロールインタフェースタイミング

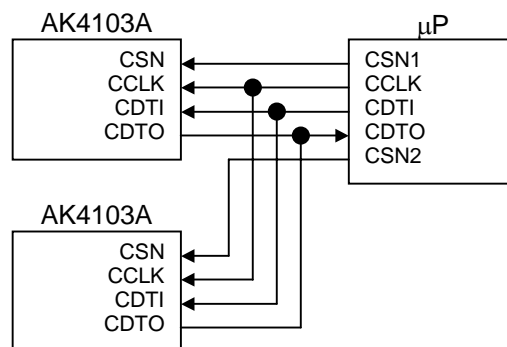


Figure 20. Typical connection with μP  
 Note: CDTO pin は内部にプルダウン抵抗が接続されているので、外部でプルアップしないで下さい。

## ■ レジスタマップ

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
00H	Clock/Format Control	CRCE	DIF2	DIF1	DIF0	CKS1	CKS0	MUTEN	RSTN
01H	Validity/fs Control	0	0	0	V1	FS3	FS2	FS1	FS0
02H	A-channel C-bit buffer for Byte 0	CA7	CA6	CA5	CA4	CA3	CA2	CA1	CA0
03H	A-channel C-bit buffer for Byte 1	CA15	CA14	CA13	CA12	CA11	CA10	CA9	CA8
04H	A-channel C-bit buffer for Byte 2	CA23	CA22	CA21	CA20	CA19	CA18	CA17	CA16
05H	A-channel C-bit buffer for Byte 3	CA31	CA30	CA29	CA28	CA27	CA26	CA25	CA24
06H- 09H	B-channel C-bit buffer for Byte 0-3	CB7 ... CB31	...	...	...	...	...	...	CB0 ... CB24
0AH- 0DH	A-channel U-bit buffer for Byte 0-3	UA7 ... UA31	...	...	...	...	...	...	UA0 ... UA24
0EH- 11H	B-channel U-bit buffer for Byte 0-3	UB7 ... UB31	...	...	...	...	...	...	UB0 ... UB24

Table 7. レジスタマップ

## Notes:

- (1) ステレオモードでは A が Lch、B が Rch を示します。
- (2) 非同期モード時、DIF2-0, CKS1-0 bits の設定ははピン設定と内部で OR が取られます。
- (3) アドレス 12H~FFH にはデータを書き込まないで下さい。
- (4) PDN pin = "L" で、レジスタは初期化されます。

## ■ 詳細説明

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
00H	Clock/Format Control	CRCE	DIF2	DIF1	DIF0	CKS1	CKS0	MUTEN	RSTN
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Default	1	0	0	0	0	0	1	1

## RSTN: タイミングリセット

0: 内部フレームとビットカウンタのリセット。コントロールレジスタは初期化されません。  
TXP pin は“H”、TXN pin は“L”になります。ノーマルモード時、BLS pin は“H”になります。

1: 通常動作 (Default)

## MUTEN: 非同期モードのパワーダウン&amp;ミュート

0: パワーダウン。コントロールレジスタは初期化されません。

TXP, TXN pins は“L”になります。ノーマルモード時、BLS pin は“H”になります。

1: 通常動作 (Default)

## CKS1-0: マスタクロック周波数選択 (Table 1)

Default: “00” (Mode 0: MCLK=128fs)

CKS1-0 bits の設定はピン設定と内部でORが取られます。

## DIF2-0: オーディオデータフォーマット (Table 3)

Default: “000” (Mode 0: 16bit後詰め)

DIF2-0 bits の設定はピン設定と内部でORが取られます。

## CRCE: プロフェッショナルモード時の CRCC 有効

0: CRCC は生成されません。

1: プロフェッショナルモード時は CRCC が生成され、民生モード時は生成されません。  
(Default)

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
01H	Validity/fs Control	0	0	0	V1	FS3	FS2	FS1	FS0
	R/W	RD	RD	RD	R/W	R/W	R/W	R/W	R/W
	Default	0	0	0	0	0	0	0	0

## FS3-0: サンプリング周波数選択 (Table 4, Table 5)

Default: “0000” (民生モード時は“44.1kHz”、プロフェッショナルモード時は“未規定”)

## V1: バリディティフラグ

0: Valid (Default)

1: Invalid

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
02H	A-channel C-bit buffer for Byte 0	CA7	CA6	CA5	CA4	CA3	CA2	CA1	CA0
06H	B-channel C-bit buffer for Byte 0	CB7	CB6	CB5	CB4	CB3	CB2	CB1	CB0
R/W		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default		0	0	0	0	0	1	0	0

C0-7: Channel Status Byte 0  
Default: "00100000"

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
03H	A-channel C-bit buffer for Byte 1	CA15	CA14	CA13	CA12	CA11	CA10	CA9	CA8
07H	B-channel C-bit buffer for Byte 1	CB15	CB14	CB13	CB12	CB11	CB10	CB9	CB8
R/W		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default		0	0	0	0	0	0	0	0

C8-15: Channel Status Byte 1  
Default: "00000000"

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
04H	A-channel C-bit buffer for Byte 2	CA23	CA22	CA21	CA20	CA19	CA18	CA17	CA16
R/W		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default		0	0	0	1	0	0	0	0

CA16-23: Channel Status Byte 2 for A-channel  
Default: "00001000"

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
08H	B-channel C-bit buffer for Byte 2	CB23	CB22	CB21	CB20	CB19	CB18	CB17	CB16
R/W		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default		0	0	1	0	0	0	0	0

CB16-23: Channel Status Byte 2 for B-channel  
Default: "00000100"

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
05H	A-channel C-bit buffer for Byte 3	CA31	CA30	CA29	CA28	CA27	CA26	CA25	CA24
09H	B-channel C-bit buffer for Byte 3	CB31	CB30	CB29	CB28	CB27	CB26	CB25	CB24
R/W		R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Default		0	0	0	0	0	0	1	0

C24-31: Channel Status Byte 3  
Default: "01000000"

Addr	Register Name	D7	D6	D5	D4	D3	D2	D1	D0
0AH-0DH	A-channel U-bit buffer for Byte 0-3	UA7 ... UA31	...	...	...	...	...	...	UA0 ... UA24
0EH-11H	B-channel U-bit buffer for Byte 0-3	UB7 ... UB31	...	...	...	...	...	...	UB0 ... UB24
	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
	Default	0	0	0	0	0	0	0	0

U0-31: User Data  
Default: all "0"

### ■ コントロールレジスタの初期値

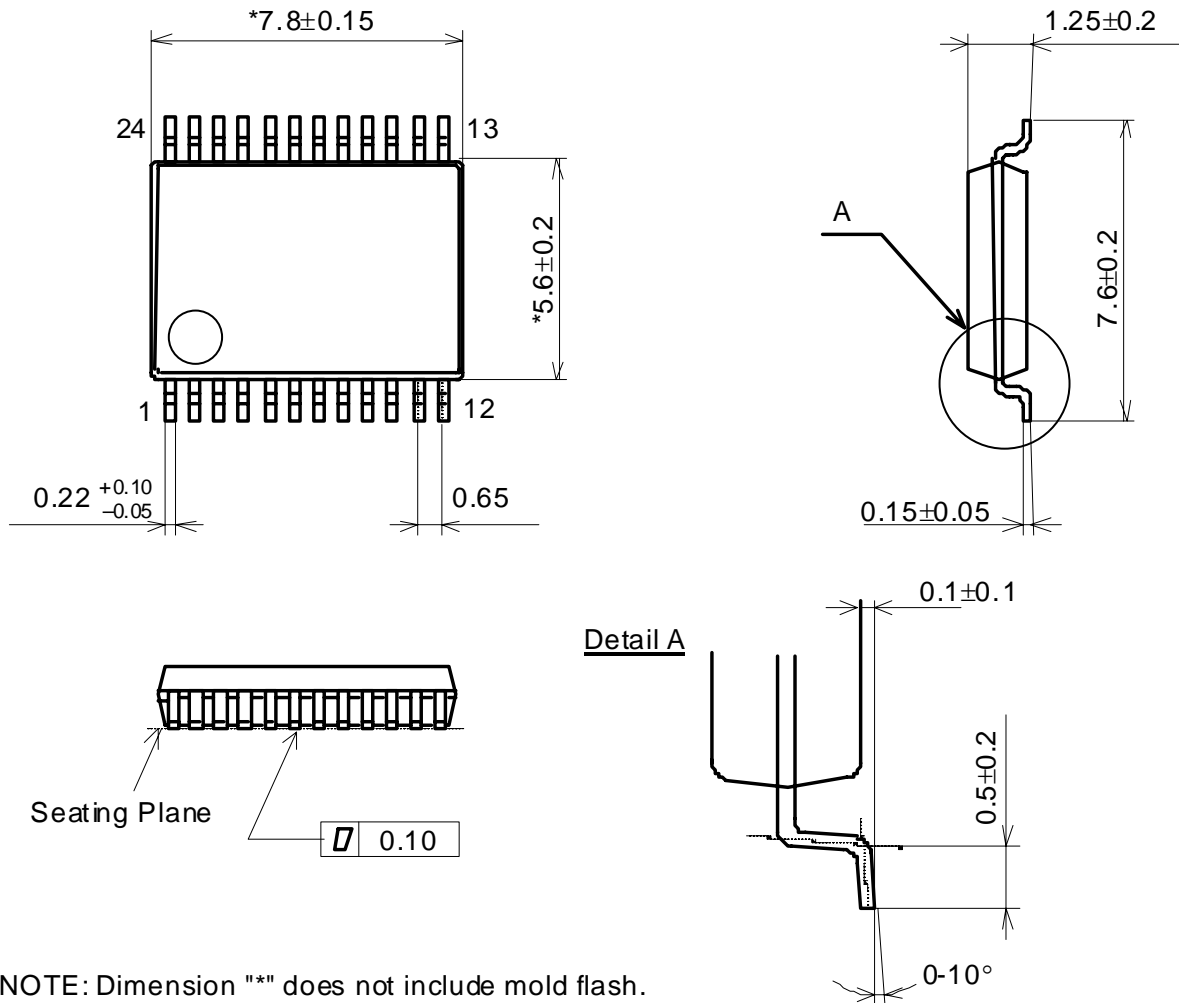
ビット	初期値	
CRCE	1	CRCC 生成
DIF2-0	000	16bit, 後詰め
CKS1-0	00	MCLK=128fs
V1	0	Valid データ
FS3-0	0000	fs=44.1kHz
MUTEN	1	通常動作
RSTN	1	通常動作
Channel Status		
Byte0	- Bit0	0 民生モード
	- Bit1	0 オーディオモード
	- Bit2	1 著作権保護なし
	- Bit3-5	000 エンファシスなし
	- Bit6-7	00 Mode 0
Byte1	- Bit0-7	00000000 カテゴリーコード: General
Byte2	- Bit0-3	0000 ソース番号: 指定なし
	- Bit4-7	1000 0100 チャンネル: A チャンネル: B
Byte3	- Bit0-3	0100 fs=48kHz
	- Bit4-5	00 クロック精度: 標準
	- Bit6-7	00
User Data	All zeros	

Table 8. コントロールレジスタの初期値



パッケージ

24pin VSOP (Unit: mm)

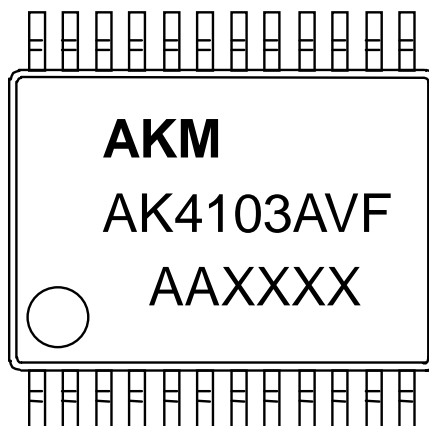


NOTE: Dimension "\*" does not include mold flash.

■ 材質・メッキ仕様

パッケージ材質:	エポキシ系樹脂
リードフレーム材質:	銅
リードフレーム処理:	半田(無鉛)メッキ

**マーキング**



Contents of AAXXXX

AA: Lot#

XXXX: Date Code

**改訂履歴**

Date (YY/MM/DD)	Revision	Reason	Page	Contents
03/07/28	00	初版		
09/01/09	01	仕様変更	25	パッケージ パッケージ図の寸法を変更(ピン幅)

#### 重要な注意事項

- 本書に記載された製品、及び、製品の仕様につきましては、製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認下さい。
- 本書に掲載された情報・図面の使用に起因した第三者の所有する特許権、工業所有権、その他の権利に対する侵害につきましては、当社はその責任を負うものではありませんので、ご了承下さい。
- 本書記載製品が、外国為替及び、外国貿易管理法に定める戦略物資(役務を含む)に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 医療機器、安全装置、航空宇宙用機器、原子力制御用機器など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に弊社製品を使用される場合は、必ず事前に弊社代表取締役の書面による同意をお取り下さい。
- この同意書を得ずにこうした用途に弊社製品を使用された場合、弊社は、その使用から生ずる損害等の責任を一切負うものではありませんのでご了承下さい。
- お客様の転売等によりこの注意事項の存在を知らずに上記用途に弊社製品が使用され、その使用から損害等が生じた場合は全てお客様にてご負担または補償して頂きますのでご了承下さい。