



# AK1595

## Bluetooth® Low Energy transmitter

### 1. 概要

AK1595は、Bluetooth® Low Energy(以下 BLE) に準拠した送信 IC です。BLE のアドバタイズに必要な機能を内蔵しています。汎用インタフェースである UART または I<sup>2</sup>C を用いて IC の設定や送信データをレジスタに書き込むだけで、BLE のアドバタイズ送信を簡単に実現することが出来ます。既存のマイコンを用いたデバイスに、BLE Beacon 機能を追加する用途に最適です。

### 2. 特徴

- Bluetooth® 5.2準拠
  - Bluetooth® 5.2に準拠しています。
  - 最大31 octetsのAdvertising data lengthに対応しています。
  - 送信周波数は2402MHz, 2426MHz, 2480MHzの3chに対応しています。
  - LE 1M PHY (1Mbps)に対応しています。
  - Bluetooth®認証試験用のインタフェースとテスト回路を搭載しています。

\*Extended advertising PDU, Secondary Advertising, LE 2M, AoA, AoD には対応しておりません。
- インタフェース
  - UART, I<sup>2</sup>Cに対応しています。
  - UARTのBaud RateはSET0 pinの切り替えにより9600bps, 115200bpsに対応可能です。
- RF送信
  - 最大0dBm(typ.)で出力可能です。送信パワーは0dBm ~ -32dBmまでの間で調整可能です。
  - レジスタの所定のアドレスへの書き込み、またはTXON pinの入力によりRF送信を開始することができます。
- Whitening, CRC, GFSK
  - 所定のレジスタに書き込むことで送信データを設定できます。BLEに準拠したCRC計算とホワイトニング処理はチップ内部で自動的に実行されるため、書き込む送信データに特別な処理は必要ありません。
  - GFSK(1Mbps)に対応しています。
- 電源電圧
  - 2.0V ~ 3.7Vに対応しています。
- パッケージ
  - 20-pin HWQFN (3mm x 3mm, 0.4mm pitch)
- システムBOMコストを抑え、シンプルな基板デザインが可能です。

すべての商標および登録商標は、それぞれの所有者に帰属します。  
Bluetooth®は、Bluetooth SIG, Inc.の登録商標です。

<b>3. 目次</b>
--------------

1. 概要 .....	1
2. 特徴 .....	1
3. 目次 .....	2
4. 表記法 .....	4
5. ブロック図と機能説明 .....	5
5.1. ブロック図 .....	5
5.2. 機能説明 .....	5
6. Pin 配置と機能 .....	6
6.1. Pin 配置 .....	6
6.2. 機能説明 .....	7
7. 絶対最大定格 .....	8
8. 推奨動作条件 .....	8
9. 電気的特性 .....	9
9.1. RF 特性 .....	9
9.2. 消費電流 .....	9
9.3. 水晶発振器特性 32MHz .....	10
9.4. Timer 特性 .....	10
10. インタフェース特性 .....	11
10.1. デジタル DC 特性 .....	11
10.2. デジタル AC 特性 .....	12
10.2.1. システムリセット .....	12
10.2.1.1. ハードウェアリセット .....	12
10.2.1.2. ソフトウェアリセット .....	12
10.2.1.3. UART インタフェースリセット (UENABLE) .....	12
10.2.2. TXON .....	13
10.2.3. UART シリアルインタフェースタイミング .....	13
10.2.4. I <sup>2</sup> C シリアルインタフェースタイミング .....	14
11. シリアルインタフェース .....	15
11.1. UART インタフェース .....	15
11.1.1. Pin Conditon .....	15
11.1.2. UART フォーマット .....	15
11.1.3. Write アクセス .....	16
11.1.4. Read アクセス .....	17
11.1.5. コマンド失敗 .....	18
11.1.6. コマンド・イベントタイミング .....	18
11.2. I <sup>2</sup> C インタフェース .....	19
11.2.1. Pin コンディション .....	19
11.2.2. データ転送 .....	19
11.2.2.1. データ変更 .....	19
11.2.2.2. スタート / ストップ コンディション .....	20
11.2.2.3. アクノリッジ .....	20
11.2.2.4. ファーストバイト .....	21
11.2.3. Write 命令 .....	21
11.2.4. Read アクセス .....	22
11.2.4.1. カレントアドレス Read .....	22
11.2.4.2. ランダム Read .....	22
12. オペレーションステート .....	23
13. Power-up Flow .....	24
13.1. Power-up Flow .....	24
13.1.1. Power-up Flow (UART Interface) .....	24
13.1.2. Power-up Flow (I <sup>2</sup> C Interface) .....	26
13.2. UART power up sequence .....	28

13.3.	I <sup>2</sup> C power up sequence .....	29
14.	TX Block .....	30
14.1.	RF Transmitter.....	30
14.2.	PLL Synthesizer.....	30
14.3.	PLL TX Modulator.....	30
15.	Start of Transmission.....	30
16.	Advertising Event.....	30
17.	Bluetooth Test Specification.....	31
17.1.	Bluetooth Test Circuit.....	31
17.2.	Test Plan.....	31
17.3.	Register Setting for Bluetooth test.....	32
17.4.	Timing Chart of Bluetooth Specification Test Mode .....	33
17.4.1.	Bluetooth Specification Test Mode using UART Interface .....	33
17.4.2.	Bluetooth Specification Test Mode using I <sup>2</sup> C Interface .....	34
18.	Register Function .....	35
18.1.	Register Map .....	35
18.1.1.	<0x01> Setting1.....	39
18.1.1.1.	ADVCH1[1:0] .....	39
18.1.1.2.	ADVCH2[1:0] .....	39
18.1.1.3.	ADVCH3[1:0] .....	39
18.1.2.	<0x02> Setting2.....	39
18.1.2.1.	POWERD[2:0].....	39
18.1.2.2.	<0x03> Setting3TXDATA_LOOP .....	40
18.1.2.3.	TXDATA_CW.....	40
18.1.2.4.	EVENTNUM[2:0].....	40
18.1.3.	<0x04~0x05> Setting4, 5.....	41
18.1.3.1.	ADVDELAY_ENB .....	41
18.1.3.2.	AVDINTVL[14:0] .....	41
18.1.4.	<0x06> Settings6.....	42
18.1.4.1.	CRC_ENB .....	42
18.1.4.2.	WHITE_ENB .....	42
18.1.4.3.	PDULEN[5:0] .....	42
18.1.5.	<0x07~0x35> TX Data.....	43
18.1.5.1.	<0x08> PRAMBL[7:0] .....	43
18.1.5.2.	<0x08~0x0B> ACCS_ADRS1[7:0]~ACCS_ADRS4[7:0] .....	43
18.1.5.3.	<0x0C~0x32> PDU1[7:0]~PDU39[7:0] .....	43
18.1.5.4.	<0x33~0x35> CRC1[7:0]~CRC3[7:0] .....	43
18.1.6.	<0x36> MODE .....	44
18.1.6.1.	TX_START.....	44
18.1.6.2.	BLE_TEST_ENB, TX_ENB .....	44
18.1.7.	<0x3F> SOFTRST .....	45
18.1.7.1.	SOFTRST[7:0] .....	45
19.	IC インタフェース回路.....	46
20.	外部接続回路例 .....	48
20.1.	外部接続回路例.....	48
20.2.	部品リスト .....	49
21.	パッケージ.....	50
21.1.	外形寸法図.....	50
21.2.	マーキング .....	51
22.	オーダーリングガイド .....	52
23.	改訂履歴 .....	52
	重要な注意事項.....	53

## 4. 表記法

下記表記は特定の信号やレジスタ名に対して使われています。

- [名前]: 内部信号、あるいは内部状態
- <名前>: Register アドレス
- {名前}: Register ビット名

数値の表記

- 0x4D2: 16 進数を表します。
- 0d1234 or 1234: 10 進数を表します。
- 0b100 1101 0010: 2 進数を表します。

ビット数と数値を合わせた表記

- 8'hAB: 8bit の 16 進数表記データです。
- 8'b1010 1011: 8bit の 2 進数表記データです。

ex)

6'h12 = 6'b010002

8'h12 = 8'00010002

略語および頭字語は下記の通りです。

- AdvA Advertiser's Device Address
- BLE Bluetooth® Low Energy
- CRC Cyclic Redundancy Check
- GFSK Gaussian Frequency Shift Keying
- I<sup>2</sup>C Inter-Integrated Circuit
- LDO Low Drop Out
- LSB Least Significant Bit
- MCU Micro Controller Unit
- MSB Most Significant Bit
- PDU Protocol Data Unit
- PLL Phase Locked Loop
- PPM Part Per Million
- RF Radio Frequency
- SW Switch
- TX Transmit
- UART Universal Asynchronous Receiver Transmitter

下記の用語は Bluetooth® Low Energy の Advertising Channel のデータの一部を示します。

詳細は下図を参照してください。

- Payload
- AdvA
- AdvData

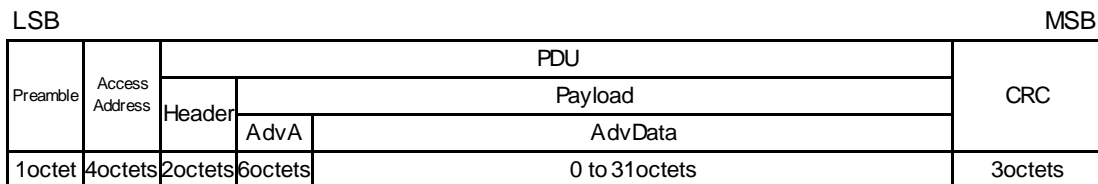


Figure 1 Bluetooth® Low Energy Advertising Channel packet format

## 5. ブロック図と機能説明

### 5.1. ブロック図

ブロック図を以下に示します。電源供給 pin とグラウンド pin は含まれていません。

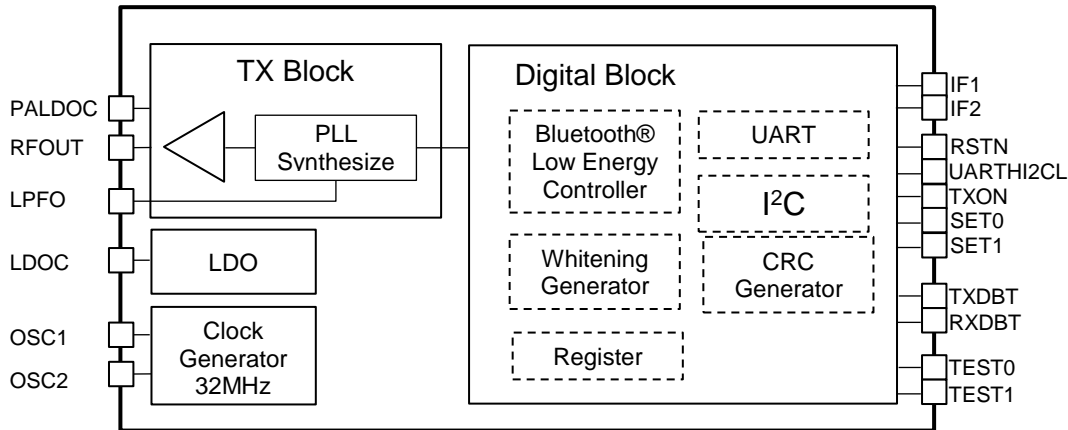


Figure 2. Overall Block Diagram

### 5.2. 機能説明

#### -Digital Block

UART または I<sup>2</sup>C インタフェースによるレジスタの書き込み／読み出しや、パワーダウン制御、送信データの生成、CRC、ホワイトニング処理、タイミング管理、Bluetooth 認証試験のコマンド処理を行います。

#### -Clock Generator

外付けの水晶振動子と接続して、基準発振周波数である 32MHz のクロックを生成します。

#### -LDO

AVDD 電源から、デジタル部および TX Block に供給する電源を生成します。

#### - TX Block

PLL と RFAMP により TX Block を構成します。外付けの水晶振動子と ClockGenerator で生成した 32MHz のクロックを基準に、BLE のアダプティブチャンネルである 2402MHz、2426MHz、2480MHz の周波数を生成します。デジタル部で生成した送信データをもとに GFSK 変調を行います。RFAMP は、PLL 部で生成した信号を増幅して出力します。出力電力はレジスタにて 0dBm ~ -32dBm typ.の間で調整が可能です。

**6. Pin 配置と機能**

**6.1. Pin 配置**

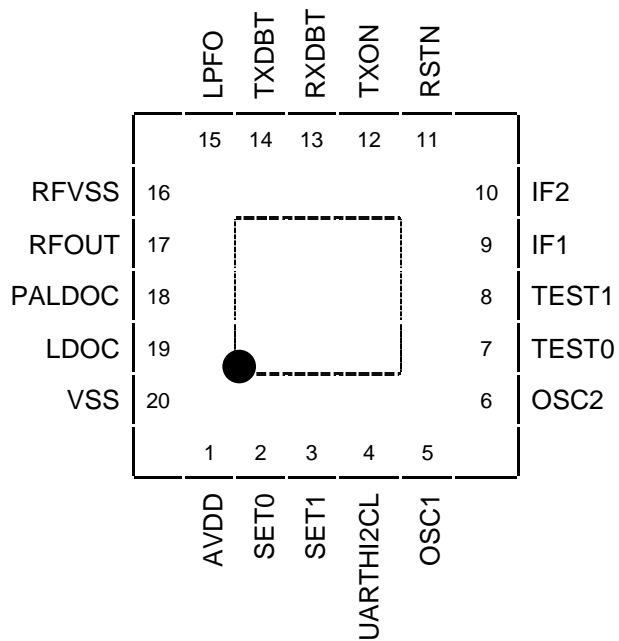


Figure 3. Pin configurations (Top view)

## 6.2. 機能説明

<The meaning of abbreviations used in the “I/O” column of the pin table below>

AI:	Analog input pin	DO:	Digital output pin
AO:	Analog output pin	DIO:	Digital I/O pin
AIO:	Analog I/O pin	P:	Power supply pin
DI:	Digital input pins	G:	Ground pin

Pin No.	Pin name	I/O	Pin Functions	State after reset	Max. load capacitance	Pull-up/Pull-down	Remarks
<b>TX Section</b>							
17	RFOUT	AO	RF 送信出力 pin				
18	PALDOC	AO	RF 送信出力調整用電圧の出力 pin インダクタを介してRFOUTpinに接続してください				
<b>External Interface</b>							
11	RSTN	DI	リセット pin				
9	IF1	DI	インタフェース入力 pin UART: RXD I <sup>2</sup> C: SCL				Note2
10	IF2	DIO	インタフェース入出力 pin UART: TXD I <sup>2</sup> C: SDA	UART : H I <sup>2</sup> C : Hi-Z	UART: 15pF I <sup>2</sup> C: 400pF		Note2
2	SET0	DI	インタフェース設定 pin UART: UART Baud Rate 設定 L: 9,600bps H: 115,200bps I <sup>2</sup> C: I <sup>2</sup> C スレーブアドレス設定				
3	SET1	DI	インタフェース設定 pin UART: UART インタフェース Enable I <sup>2</sup> C: I <sup>2</sup> C スレーブアドレス設定				
13	RXDBT	DI	Bluetooth 認証試験入力 pin			Pull-up	Note3
14	TXDBT	DO	Bluetooth 認証試験出力 pin	L	15pF		
4	UARTHI2 CL	DI	インタフェース選択 pin H: UART L: I <sup>2</sup> C				
12	TXON	DI	RF 送信トリガ pin				Note1
7	TEST0	DI	テスト pin			Pull-down	Note1
8	TEST1	DI	テスト pin			Pull-down	Note1
<b>Common Section</b>							
19	LDOC	AO	LDO 用コンデンサ接続 pin キャパシタを接続してください。				Note4
5	OSC1	AI	32MHz 水晶振動子接続 pin				
6	OSC2	AO	32MHz 水晶振動子接続 pin				
15	LPFO	AIO	ループフィルタ用コンデンサ接続 pin				
<b>Power supply</b>							
1	AVDD	P	電源供給 pin				
16	RFVSS	G	RFAMP グラウンド				
20	VSS	G	電源グラウンド				

Note1 使用しない場合は VSS に接続して下さい。

Note2 I<sup>2</sup>C インタフェースで使用する場合、プルアップする電圧は本 IC の電源電圧と同じにしてください。

Note3 Bluetooth 認証試験を行うとき以外は Open にしてください。

Note4 LDOC pin はキャパシタのみ接続してください。他のデバイスに接続しないでください。

Note5 パッケージ裏面中央の露出パッド (Exposed Pad) はオープンとしてください。

## 7. 絶対最大定格

Parameter	Symbol	min.	max.	Unit	Remarks
Supply Voltage	VDD	-0.3	6.0	V	Note 1
Ground Level	VSS	0	0	V	
Input Voltage1	Vin1	VSS-0.3	VDD+0.3	V	Note 1, Note2
Input Voltage2	Vin2	VSS-0.3	2.5	V	Note3
Input Current	Iin	-50	+50	mA	
Output Current	Iout	-50	+50	mA	
Storage Temperature	Tstg	-55	+125	deg.	

Note 1 電圧は全て VSS=0V に対する値です。

Note 2 LPFO pin と RFOUT pin を除きます。

Note 3 LPFO pin と RFOUT pin です。

注意: この値を超えた条件で使用した場合、デバイスを破壊する事があります。

また通常の動作は保証されません。

## 8. 推奨動作条件

下記の仕様は、推奨動作条件 (供給電圧/動作温度) の範囲内で適用されます。

Parameter	Symbol	Voltage	Ground pin	Remarks
Ground pin	VSS	0V	VSS, RFVSS	

Parameter	Symbol	min.	typ.	max.	Unit	Remarks
Operating Temperature	Ta	-40		85	deg.	
Supply Voltage	VDD	2.0	3.0	3.7	V	AVDD pin

Note 1 電圧は全て VSS に対する値です。

Note 2 本データシートに記載されている条件以外のご使用に関しては当社では責任を負いません。



## 9. 電気的特性

下記の仕様は、推奨動作条件(供給電圧/動作温度)の範囲内で、且つ 20 外部接続回路例に示す外付け整合回路が接続されている状態で適用されます。

### 9.1. RF 特性

Parameter		Min.	Typ.	Max.	Unit	Remarks
中心 周波数 Note1	周波数帯 1	-	2402	-	MHz	
	周波数帯 2	-	2426	-	MHz	
	周波数帯 3	-	2480	-	MHz	
出力電力	パワー設定 1		0		dBm	
	パワー設定 2		-32		dBm	
出力電力調整ステップ幅		0		-	dB	Note 3
GFSK Note2	00001111 パターンの平均周波数偏移量( $\Delta f$ )	$\pm 225$	$\pm 250$	$\pm 275$	kHz	
	1010 パターンの 00001111 パターンに対する周波数偏移比	80	-	-	%	
	最小周波数偏移( $\Delta f_{min}$ )	$\pm 185$	-	-	kHz	
	伝送速度(bit rate)	-	1.0	-	Mbps	
	BT(Bandwidth-Time)	-	0.5	-		
	変調指数(m)	0.45	0.50	0.55		$m=(2 \times  \Delta f ) / (\text{bit rate})$
In-band Spurious Emission				-20 -30	dBm dBm	1MHzBW @2MHz offset 1MHzBW @>3MHz offset

Note 1 中心周波数は周波数偏移の中心値を示します。

Note 2 GFSK 特性は BLE テスト規格(RF-PHY)に準拠します。

Note 3 参考値です。特性を保証するものではありません。

### 9.2. 消費電流

下記の仕様は、推奨動作条件(供給電圧/動作温度)の範囲内で、且つ 20 外部接続回路例に示す外付け整合回路が接続されている状態で適用されます。

Parameter	Symbol	Condition	min.	typ.	max.	Unit
Full Power Down	SIDD1	Note 1	-	15		nA
Advertising	IDD1	Note 2	-	8		mA
Intermisson	IDD2	Note3	-	0.9		mA

Note 1 VDD=3.0V, Room Temperature (25deg.).

Note 2 VDD=2.0~3.7V, Temperature range = -40~85deg, TX\_ch:2426MHz, RFOUT:0dBm

Note 3 VDD=2.0~3.7V, Temperature range = -40~85deg, <Address 0x03> EVENTNUM[2:0] bits  $\neq$  3'd1

### 9.3. 水晶発振器特性 32MHz

Parameter	min.	typ.	max.	Unit	Remarks
発振周波数		32.000		MHz	Note1
起動安定時間			2	msec	Note2

Note1 周波数精度は、外付け部品を含めて±50ppm 以内にしてください。

Note2 EPSON 社製「FA-128 負荷容量 6pF 品」を使用した場合の参考値です。特性を保証するものではありません。

Note3 水晶を含めた発振特性は、実装回路上での評価を水晶メーカーに依頼し、発振特性を確認してからご使用ください。

### 9.4. Timer 特性

送信インターバル

Parameter	min.	typ.	max.	Unit	Remarks
Tch_int		$(8+PDULEN[5:0]) * 8 + 30$		μsec	Note1
advInterval	0.02		10.24	sec	15bit 制御 レジスタにて設定 Note2
advDelay	0		10	msec	疑似ランダムで発生 Note2

Note1 Bluetooth 認証試験の RF-PHY のとき、Tch\_int = 625 μsec です。

Note2 <Address 0x03> EVENTNUM[2:0] bits ≠ 3'd1 の場合

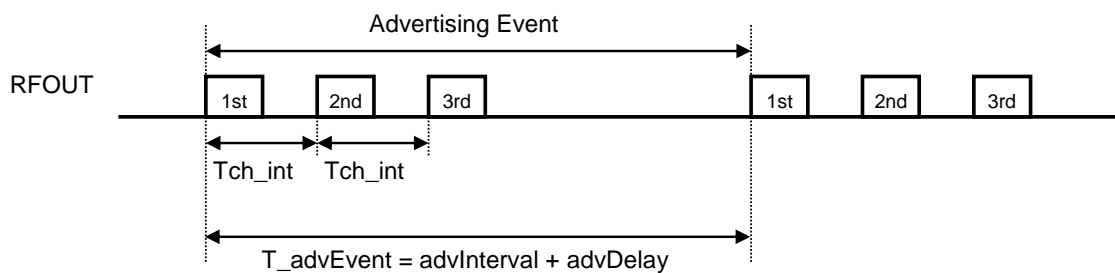


Figure 4. Interval of Advertising Event

<b>10. インタフェース特性</b>
----------------------

下記の仕様は、推奨動作条件(供給電圧/動作温度)の範囲内で適用されます。

### 10.1. デジタル DC 特性

Parameter	Symbol	Pin	Conditions	min.	typ.	max.	Unit
High level input voltage	Vih	Note 1		0.7×VDD	-	-	V
Low level input voltage	Vil	Note 1		-	-	0.3×VDD	V
High level input current	Iih1	Note 2 Note 3	Vih = VDD	-10	-	+10	μA
Low level input current	Iil1	Note 2 Note 4	Vil = VSS	-10	-	+10	μA
High level input current	Iih2	Note 4	Vih = VDD	40	100	170	μA
Low level input current	Iil2	Note 3	Vil = VSS	-170	-100	-40	μA
High level output voltage	Voh	Note 5	Ioh = -100μA	0.8×VDD	-	-	V
Low level output voltage (except SDA pin)	Vol1	Note 5	Iol = 100μA	-	-	0.2×VDD	V
Low level output voltage for SDA pin	Vol2	Note 6	Iol = 3mA	-	-	0.4	V

Note 1 Digital input pins : RSTN, IF1, IF2, SET0, SET1, RXDBT, UARTH12CL, TXON pins

Note 2 Digital input pins : RSTN, IF1, IF2, SET0, SET1, UARTH12CL, TXON pins

Note 3 Digital input pin : RXDBT pin

Note 4 Digital input pins : TEST0, TEST1 pins

Note 5 Digital output pins : TXDBT, IF2(TXD) pins

Note 6 Digital output pin : IF2(SDA) pin

## 10.2. デジタル AC 特性

特記無き場合、デジタル AC 特性の切り替えタイミングは  $1/2V_{DD}$  の電圧レベルに規定されます。

### 10.2.1. システムリセット

#### 10.2.1.1. ハードウェアリセット

RSTN pin に  $1\mu\text{sec}$  以上の区間“L”レベルを入力すると、ハードウェアリセットが実行されます。ハードウェアリセットでは、すべての内部状態が初期化されます。確実にハードウェアリセットを行う為に、リセット区間中およびリセット解除のタイミングでは、AK1595 の pin は下記の状態にしてください。

UART を選択している場合：IF1 pin を“H”、TXON pin を“L”に固定してください。

I<sup>2</sup>C を選択している場合：IF1 pin を“H”、IF2 pin を“Hi-Z”、TXON pin を“L”に固定してください。

Parameter	Symbol	min.	typ.	max.	Unit	Remarks
リセットパルス幅	tRSTN	1	-	-	$\mu\text{sec}$	

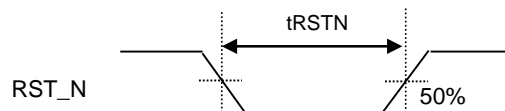


Figure 5. AC Timing of Hardware Reset

#### 10.2.1.2. ソフトウェアリセット

<Address 0x3F> SOFTRST[7:0] bits = 8'b1010\_1010 を書き込むと、ソフトウェアリセットが実行されます。ソフトウェアリセットでは、Digital Block の内部状態が初期化されます。I<sup>2</sup>C インタフェースでソフトウェアリセットを行った場合はスリープに、UART インタフェースでソフトウェアリセットを行った場合はスタンバイ状態に移行します。そのためソフトウェアリセット実施後は、最初からすべての動作設定を行う必要があります。<Address 0x3F> SOFTRST[7:0] bits は、ソフトウェアリセット完了後に自動で 8'b0000\_0000 に戻ります。確実にソフトウェアリセットを行う為に、TXON pin を“L”に固定してください。

#### 10.2.1.3. UART インタフェースリセット (UENABLE)

UART インタフェースを選択しているとき、SET1 pin(UENABLE)に  $1\mu\text{sec}$  以上の区間“L”レベルを入力すると、UART I/F コントロール部は初期化されます。確実にリセットを行う為に、リセット区間中およびリセット解除のタイミングでは、UARTH12CL pin を“H”、IF1 pin を“H”に固定してください。

Parameter	Symbol	min.	typ.	max.	Unit	Remarks
UART リセットパルス幅	tURSTN	1	-	-	$\mu\text{sec}$	

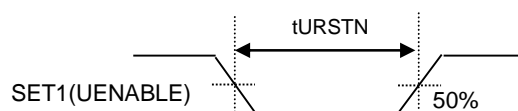


Figure 6. AC Timing of UART Interface Reset

10.2.2. TXON

リセット解除状態で TXON pin の“H”レベルを検出すると、RF 送信を開始します。TXON pin を“H”にして送信を開始した後、<Address 0x03> EVENTNUM[2:0] bits ≠ 3'd0 のときに指定した回数のアドバタイジングイベントが終了した場合、TXON pin が“H”のままであっても再度送信を行いません。TXON pin を 10 μsec 以上“L”にした後、TXON pin を再び“H”にすることで再度送信を開始することができます。

Parameter	Symbol	min.	typ.	max.	Unit	Remarks
TXON “L”パルス幅	tTXONL	10	-	-	μsec	

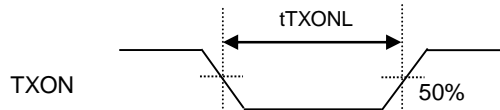


Figure 7. AC Timing of TXON

10.2.3. UART シリアルインタフェースタイミング

UARTI2CL pin が“H”の場合、IF1 pin および IF2 pin は UART インタフェースとして動作します。

Parameter	Symbol	min.	typ.	max.	Unit	Remarks
Baud Rate1	rBAUD	-	9,600	-	bps	SET0 pin : “L”
Baud Rate2	rBAUD	-	115,200	-	bps	SET0 pin : “H”
Baud Rate Accuracy	bERR	-	-	±2.5	%	Note1
Byte Data Send Wait Time	tMIN	0	-	-	msec	
Command Turnaround Time	tTURN	0	-	-	msec	

Note1 参考値です。特性を保証するものではありません。

Note2 IF1(RXD)からデータを受信中は、IF2(TXD)からデータを送信しません。

Note3 IF2(TXD)からデータを送信中は、IF1(RXD)へのデータ送信は行わないでください。

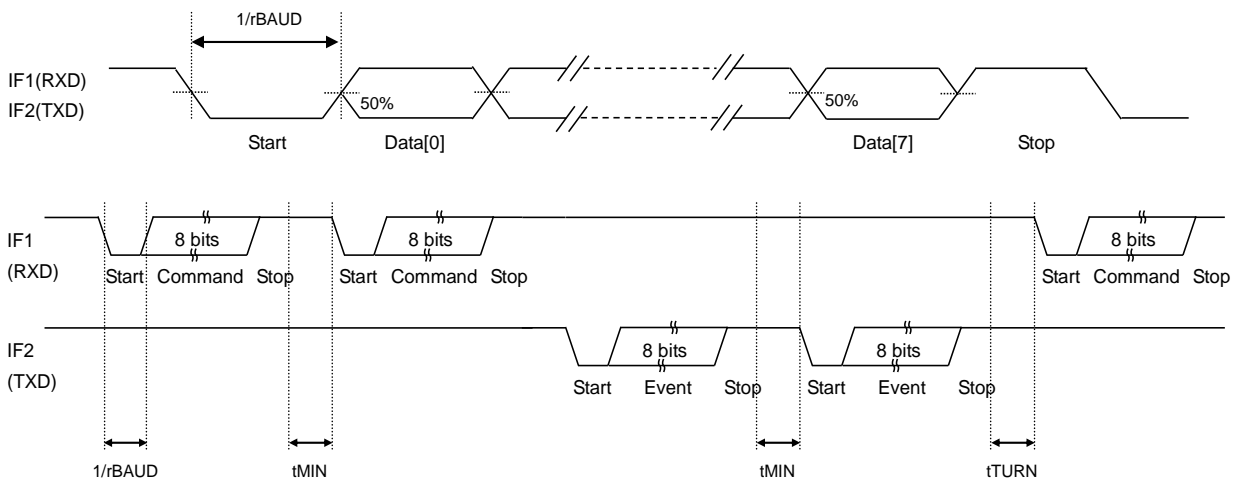


Figure 8. AC Timing of UART

#### 10.2.4. I<sup>2</sup>C シリアルインタフェースタイミング

UARTHI2CL pin が” L” の場合、IF1 pin および IF2 pin は I<sup>2</sup>C のインタフェースとして動作します。本 IC の I<sup>2</sup>C は、ファストモード(max:400kHz)に対応しています。

項目	Symbol	Min	Typ	Max	単位
SCL Clock Frequency	fSCL	-		400	kHz
Bus Free Time Between Transmissions	tBUF	1.3		-	μsec
Start Condition Hold Time (prior to first clock pulse)	tHD:STA	0.6		-	μsec
Clock Low Time	tLOW	1.3		-	μsec
Clock High Time	tHIGH	0.6		-	μsec
Setup Time for Repeated Start Condition	tSU:STA	0.6		-	μsec
SDA Hold Time from SCL Falling	tHD:DAT	0		-	μsec
SDA Setup Time from SCL Rising	tSU:DAT	0.1		-	μsec
Rise Time of Both SDA and SCL Lines	tR	-		0.3	μsec
Fall Time of Both SDA and SCL Lines	tF	-		0.3	μsec
Setup Time for Stop Condition	tSU:STO	0.6		-	μsec
Capacitive load on bus	Cb	-		400	pF
Pulse Width of Spike Noise Suppressed by Input Filter	tSP			50	nsec

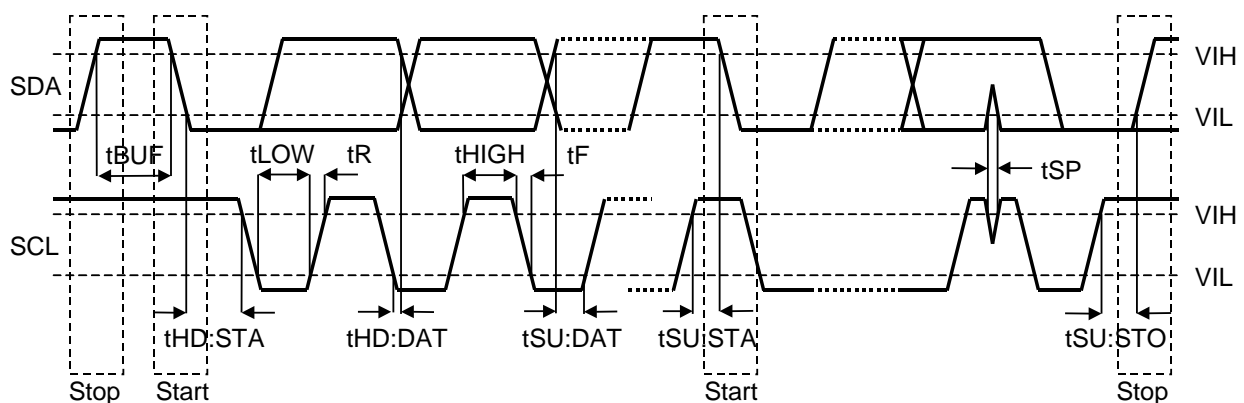


Figure 9. AC Timing of I<sup>2</sup>C

## 11. シリアルインタフェース

UART インタフェースおよび I<sup>2</sup>C インタフェースのファストモードに対応しています。インタフェースは UARTH2CL pin、SET1 pin、SET0 pin によって設定を変更できます。各 pin の対応を以下に示します。

UARTH2CL pin	Interface	SET1 pin	SET0 pin
L	I <sup>2</sup> C	I <sup>2</sup> C スレーブアドレス設定 (CAD1)	I <sup>2</sup> C スレーブアドレス設定 (CAD0)
H	UART	UART インタフェース Enable (UENABLE)	UART Baud Rate 設定 (BRATE)

### 11.1. UART インタフェース

#### 11.1.1. Pin Conditon

UART インタフェースを用いる場合、UARTH2CL pin を VDD に接続してください。

IF1 pin = RX data (RXD)

IF2 pin = TX data (TXD)

になります。フロー制御はありません。

Baud rate は SET0 pin(BRATE)で変えることが可能です。

SET0 pin = “L”のとき、Baud rate = 9600bps

SET0 pin = “H”のとき、Baud rate = 115200bps

SET1 pin (UENABLE)が“L”の場合、UART インタフェースは Disable となり UART I/F コントロール部は初期化されるため、RXD からのデータ受信および TXD からのデータ送信はできません。UART インタフェースで通信を行うときは、UENABLE を“L”から“H”に切り替えて UART インタフェースを Enable としてください。UART による通信は UENABLE を“L”から“H”に切り替えてから 3msec 以上経過してから行ってください。UARTH2CL pin および BRATE は、リセット解除後の設定切り替えは禁止です。設定を切り替える場合、リセットをかけた状態で行ってください。

#### 11.1.2. UART フォーマット

スタートビットは 1bit で“0”です。データは 8bit で、パリティはありません。ストップビットは 1bit で“1”です。8bit のデータは LSB (Least Significant Bit)ファーストで通信を行います。UART インタフェースで IF1 pin が受信するデータをコマンド、IF2 pin が送信するデータをイベントと定義します。コマンドおよびイベントフォーマットは下記の通りです。

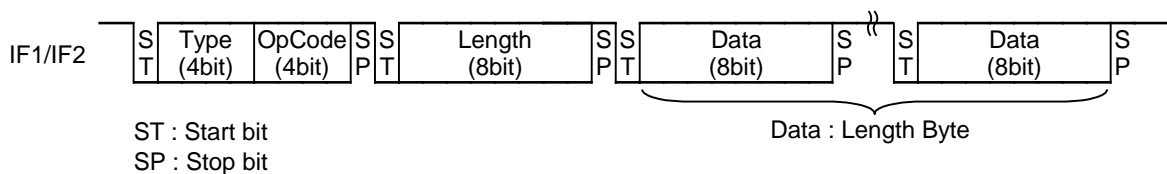


Figure 10. UART コマンド/イベントフォーマット

Type は 4bit で構成されます。RXD からコマンドを入力する場合、Type = 4'b0001 に設定してください。TXD から出力されるイベントは、Type = 4'b0100 となります。

Type	Function
4'b0001	コマンド
4'b0100	イベント
上記以外	禁止

OpCode は 4bit で構成されます。レジスタに Write または Read アクセスを行う場合、4'b0001 または 4'b0010 の OpCode を指定してください。

OpCode	Function
4'b0001	レジスタ Write
4'b0010	レジスタ Read
上記以外	禁止

Length は、Length 以降に続くコマンドまたはイベントの Data のバイト長を示しています。Data は、11.1.3 Write アクセスおよび 11.1.4 Read アクセスで規定されたフォーマットで通信することが可能です。

### 11.1.3. Write アクセス

レジスタへの Write アクセスは、Figure 11 に示したフォーマットで行うことができます。

Type = 4'b0001

OpCode = 4'b0001

です。Length は書き込む Start Address と Data の合計バイト長です。LSB の 6bit で合計バイト長を指定してください。MSB の 2bit は Don't Care です。Start Address は書き込み開始のレジスタアドレスを指定するバイトです。LSB の 6bit でレジスタのアドレスを指定してください。MSB の 1bit 目は Don't Care で、MSB の 2bit 目は 0 を書き込んでください。Data はレジスタに書き込むデータを指定してください。本 IC は複数バイトのデータを一度に書き込むことができます。Length を 3 以上に設定し、Data を 1 バイト送った後に更にデータを送ると、内部アドレスカウンタは自動的にインクリメントし、データは次のアドレスに格納されます。内部アドレスカウンタのインクリメントは 6'h37 で停止します。最終データ受信時のカウンタ値が 6'h37 になる Length および Start Address の設定は禁止です。また、<Address 0x3F> SOFTRST[7:0]にはカウンタインクリメントによる Write はできません。<Address 0x3F> SOFTRST[7:0]にアクセスする場合は Length を 6'h02、Start Address の A[5:0]を 6'h3F に設定してください。

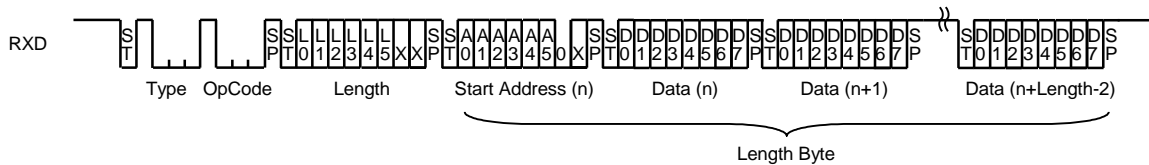


Figure 11. Write アクセスコマンド(RXD)

上記 Write アクセスコマンドの受信が完了した場合、TXD から 2msec 以内にイベントを出力します。イベントは以下のフォーマットとなります。

Type = 4'b0100

OpCode = 4'b0001

Length=8'b0000\_0001

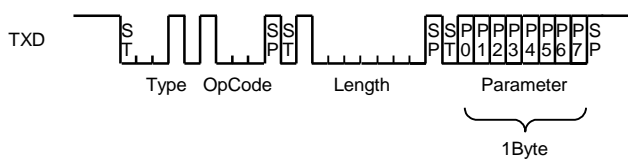


Figure 12. Write アクセスイベント(TXD)

Parameter は以下の通りです。コマンドがエラーの場合、Parameter は 8'b0000 0001(コマンド失敗)として TXD から出力します。コマンドがエラーとなる条件は 11.1.5 コマンド失敗を参照してください。

Parameter	Function
8'b0001_0000	コマンド成功
上記以外	コマンド失敗



11.1.4. Read アクセス

レジスタへの Read アクセスは Figure 13 に示したフォーマットで行うことができます。Type = 4'b0001  
OpCode = 4'b0010 です。Length は Start Address と Stop Address の合計バイト長です。LSB の 6bit で合計  
バイト長を指定してください。MSB の 2bit は Don't Care です。Length は 6'h02 を設定してください。ただ  
し、単一アドレスの読み出しを行う場合、Length を 6'h01 に設定することで Stop Address の設定を省略する  
ことが可能です。Start Address および Stop Address は読み出し開始と終了のレジスタアドレスを指定するバ  
イトです。LSB の 6bit でレジスタのアドレスを指定してください。MSB の 1bit 目は Don't Care で、MSB  
の 2bit 目は 0 を書き込んでください。Start Address および Stop Address に同じ値を設定した場合、単一  
アドレスの読み出しとなります。Start Address および Stop Address を異なる値にすることで、本 IC は複数の  
バイトのデータを一度に読み出すことができます。Stop Address は Start Address 以上の値を設定してくださ  
い。

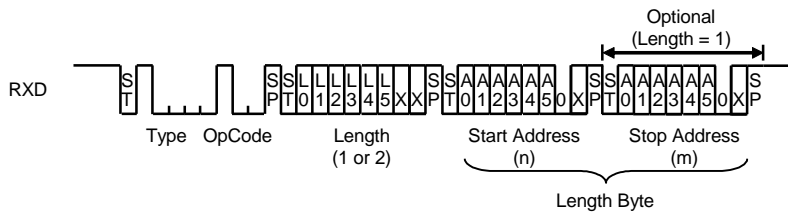


Figure 13. Read アクセスコマンド(RXD)

上記 Read アクセスコマンドの受信が完了した場合、TXD から 2msec 以内にイベントを出力します。イベ  
ントは以下のフォーマットとなります。

Type = 4'b0100

OpCode = 4'b0010

Length は Start Address から Stop Address までのデータの合計バイト長となります。

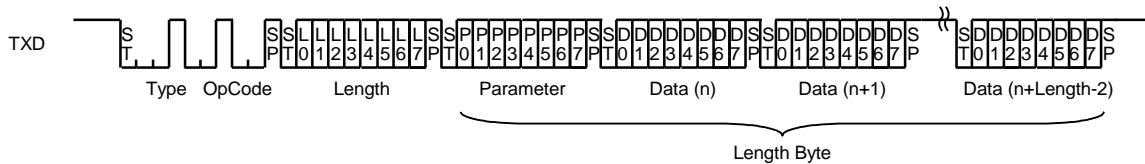


Figure 14. Read アクセスイベント(TXD)

Parameter は以下の通りです。コマンドがエラーの場合、Length は 8'b0000\_0001、Parameter は  
8'b0000\_0001(コマンド失敗)として TXD から出力します。Parameter までを出力し、Data は出力しません。  
コマンドがエラーとなる条件は 11.1.5 コマンド失敗を参照してください。

Parameter	Function
8'b0001_0000	コマンド成功
上記以外	コマンド失敗

コマンド成功の場合、Data は Start Address で指定されたアドレスのデータから Stop Address で指定され  
たアドレスのデータまでを読み出すことが可能です。Data を 1 バイト送った後、内部アドレスカウンタは自  
動的にインクリメントし、次のアドレスのデータを読み出すことができます。ただし、内部アドレスカウンタ  
のインクリメントは 6'h3F で停止します。レジスタマップに存在しないアドレスや書き込み専用のアドレス  
の読み出しはデータ“0”が読み出されます。

11.1.5. コマンド失敗

レジスタの Write または Read アクセス時、下記の条件を満たした場合、コマンドはエラーとなります。コマンドがエラーの場合、イベントの Parameter は 8'b0000\_0001(コマンド失敗)として TXD から出力します。OpCodeによってエラーとなった場合、TXD から出力されるイベントは OpCode を 4'b0000 として返します。

エラー判定項目	Write コマンドのエラー条件	Read コマンドのエラー条件
Type	4'b0001 以外	
OpCode	4'b0001、4'b0010 以外	
Length	6'h00, 6'h01 の時、 または 8'h39 以上	6'h01, 6'h02 以外
Start Address と Stop Address の関係	-	Start Address > Stop Address
内部アドレスカウンタの最終値	6'h37 の時	-

11.1.6. コマンド・イベントタイミング

RXD へ入力されるコマンドおよび TXD から出力されるイベントは下図のように通信を行うことができます。RXD からデータを受信中は、TXD からデータを送信しません。TXD からデータを送信中は、RXD へのデータ送信は行わないでください。

RXD へ入力するコマンドは、Length で指定したバイト長分のデータを必ず入力してください。コマンドの受信が完了しないと、TXD からイベントは出力されません。Length で指定したバイト長分のコマンドをすべて受信した場合、TXD から 2msec 以内にイベントを出力します。

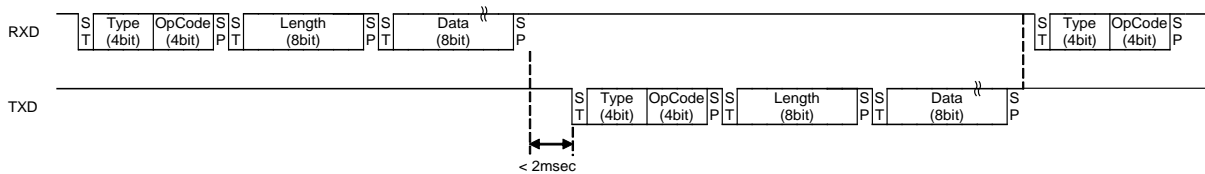


Figure 15. UART Command and Event Timing

TXD から送信されるイベントで、Length 分のバイトデータの送信が完了していないときに、(1/rBAUD\*10)sec 以上 TXD からスタートビットを検出できない場合は下記を実施してください

- UENABLE を“L”にして I/F コントロール部を初期化する
- UENABLE を“H”にする
- 3msec 以上待機する
- コマンドを再送

または

ハードウェアリセット実行してすべての内部状態を初期化した後、初めから設定をやり直す。

## 11.2. I<sup>2</sup>C インタフェース

### 11.2.1. Pin コンディション

I<sup>2</sup>C インタフェースを用いる場合、UARTH2CL pin を VSS に接続してください。I<sup>2</sup>C インタフェースの場合、IF1 pin がクロック(SCL), IF2 pin がデータ(SDA)に対応します。SET1, SET0 pin で本 IC の I<sup>2</sup>C スレーブアドレスの下位 2bit を切り替えることができます。SET1 pin が CAD1、SET0 pin が CAD0 に対応しています。スレーブアドレスは下記の通りです。

CAD1 (SET1 pin)	CAD0 (SET0 pin)	I <sup>2</sup> C スレーブアドレス
0	0	7'b01010_00
0	1	7'b01010_01
1	0	7'b01010_10
1	1	7'b01010_11

UARTH2CL pin および CAD1, CAD0 は、リセット解除後の設定切り替えは禁止です。設定を切り替える場合、ハードウェアリセットをかけた状態で行ってください。

### 11.2.2. データ転送

バス上の IC へのアクセスには、最初にスタート・コンディションを入力します。次に、1 バイトで構成されるデバイスのアドレスを含んだスレーブ・アドレスを入力します。この時、バス上の IC はこのアドレスと自分自身のアドレスを比較し、アドレスが一致した IC はアクノリッジを生成します。アドレスが一致した IC は、この後 Read 又は Write を実行します。命令終了時には、ストップ・コンディションを入力して下さい。

#### 11.2.2.1. データ変更

SDA ラインのデータ変更は SCL ラインが“L”の間に行ってください。クロックが“H”の間には SDA ラインの状態は一定でなければなりません。データラインが“H”と“L”の間で状態を変更できるのは SCL ラインのクロック信号が“L”の時に限られます。SCL ラインが“H”の時に SDA ラインを変更するのは、スタート・コンディション、ストップ・コンディションを入力するときのみです。

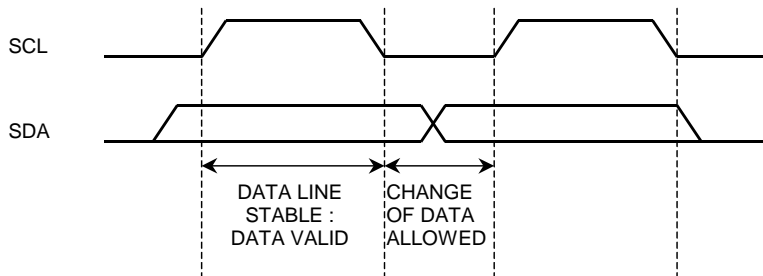


Figure 16. データの変更

### 11.2.2.2. スタート / ストップ コンディション

SCL ラインが“H”の時に SDA ラインを“H”から“L”にすると、スタート・コンディションが作られます。すべての命令は、スタート・コンディションから始まります。

SCL ラインが“H”の時に SDA ラインを“L”から“H”にすると、ストップ・コンディションが作られます。すべての命令は、ストップ・コンディションにより終了します。

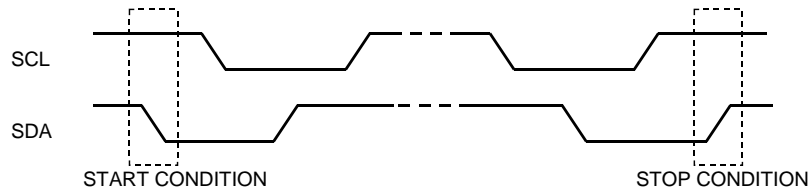


Figure 17. スタート・コンディションとストップ・コンディション

### 11.2.2.3. アクノリッジ

データを送出している IC は、1 バイトのデータを送出した後 SDA ラインを解放します (“H”の状態にする)。データを受信した IC は次のクロックで SDA ラインを“L”にします。この動作はアクノリッジと呼ばれ、この動作により正しくデータ転送が行われた事を確認することができます。

本 IC はスタート・コンディションとスレーブアドレスを受け取るとアクノリッジを生成します。また、Write 命令の場合には各バイトの受信を完了する度にアクノリッジを生成します。Read 命令の場合には、本 IC はアクノリッジ生成に続いて指定されたアドレスのデータを出力した後 SDA ラインを解放し、SDA ラインをモニターします。マスターがストップ・コンディションを送らずアクノリッジを生成した場合、本 IC は次のアドレスのデータを出力します。アクノリッジが生成されなかった場合、本 IC はデータ出力を終了します。

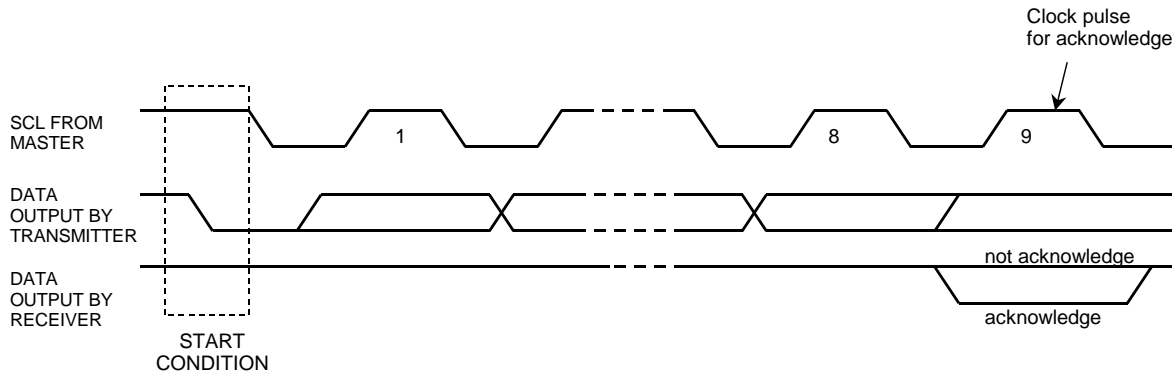


Figure 18. アクノリッジの生成

#### 11.2.2.4. ファーストバイト

スレーブアドレスを含む第一バイトはスタートコンディションの後に入力され、スレーブアドレスによりバス上の IC の中からアクセスする IC が選ばれます。

スレーブアドレスは上位 7 bit で構成されます。本 IC のスレーブアドレスは、上位 5 bit が 5'b01110 固定で、下位 2 bit は SET1 pin および SET0 pin による選択が可能になっています。スレーブアドレスが入力されると、デバイスのアドレスが一致している IC はアクノリッジを生成し、その後命令を実行します。第一バイトの 8 番目の bit (最下位 bit) は R/W bit です。R/W bit = "1" のとき Read 命令が実行され、R/W bit = "0" のとき Write 命令が実行されます。

上位5 bit (固定)					CAD1	CAD0	R/W bit
0	1	0	1	0	0/1	0/1	R/W

Figure 19. ファーストバイトの構成

#### 11.2.3. Write 命令

R/W bit が "0" の場合、本 IC は Write 動作を行います。

Write 動作では、スレーブアドレス受信後、第二バイトを受信します。第二バイトは内部コントロールレジスタのアドレスを指定するバイトで、MSB (Most Significant Bit) ファーストで構成されます。MSB の 1bit 目は Don't Care で、MSB の 2bit 目は 0 を書き込んでください。

X	0	A5	A4	A3	A2	A1	A0
---	---	----	----	----	----	----	----

Figure 20. 第二バイトの構成

第三バイト以降がコントロールデータになります。コントロールデータは 8bit、MSB ファーストで構成されます。

D7	D6	D5	D4	D3	D2	D1	D0
----	----	----	----	----	----	----	----

Figure 21. 第三バイト以降の構成

本 IC は複数のバイトのデータを一度に書き込むことができます。

データを 1 バイト送った後ストップ・コンディションを送らず更にデータを送ると、内部アドレスカウンタは自動的にインクリメントし、データは次のアドレスに格納されます。カウンタは "0x36" にデータを書き込んだ後、さらに次のアドレスを書き込む場合にはアドレス "0x00" にデータが書き込まれます。

<Address 0x3F> SOFTRST[7:0]にはカウンタインクリメントによる Write はできません。<Address 0x3F> SOFTRST[7:0]にアクセスする場合は内部コントロールレジスタのアドレスを 6'h3F に設定してください。

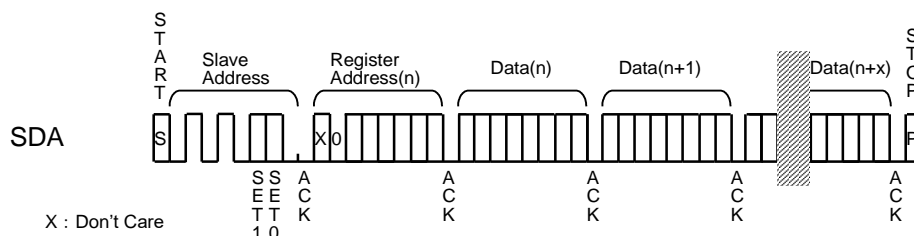


Figure 22. Write 命令

### 11.2.4. Read アクセス

R/W bit が “1” の場合、本 IC は Read 動作を行います。  
 指定されたアドレスのデータが出力された後、マスターがストップ・コンディションを送らずにアクノリッジを生成すると、次のアドレスのデータを読み出すことができます。  
 アドレスは 0x00 から 0x36 まで有効です。  
 アドレスは 0x00 → 0x01 → ... → 0x35 → 0x36 とインクリメントしていき、0x36 アドレスのデータを読み出した後、さらに次のアドレスを読み出す場合にはアドレス “0x00” のデータが読み出されます。

#### 11.2.4.1. カレントアドレス Read

本 IC は内部にアドレス・カウンタを持っており、カレント・アドレス Read ではこのカウンタで指定されたアドレスのデータを読み出します。

内部のアドレス・カウンタは最後にアクセスしたアドレスの次のアドレスの値を保持しています。例えば、最後にアクセス（Read でも Write でも）したアドレスが n であり、その後カレント・アドレス Read を行った場合、アドレス : n+1 のデータが読み出されます。

カレント・アドレス Read では、本 IC は READ 命令のスレーブ・アドレス（R/W bit = “1”）の入力に対してアクノリッジを生成し、次のクロックから内部のアドレス・カウンタで指定されたデータを出力したのち内部カウンタを 1 つインクリメントします。1 バイトのデータが出力された後、マスターがアクノリッジを生成せずストップ・コンディションを送ると、Read 動作は終了します。

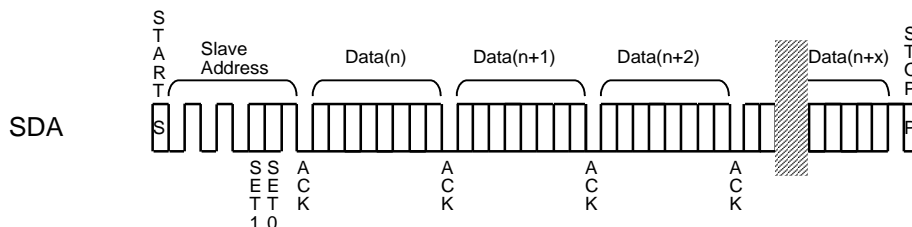


Figure 23. カレントアドレス Read 命令

#### 11.2.4.2. ランダム Read

ランダム Read により任意のアドレスのデータを読み出すことができます。ランダム Read は Read 命令のスレーブ・アドレス（R/W bit = “1”）を入力する前に、ダミーの Write 命令を入力する必要があります。

ランダム Read では最初にスタート・コンディションを入力し、次に Write 命令のスレーブ・アドレス（R/W bit = “0”）、読み出すアドレスを順次入力します。本 IC がこのアドレス入力に対してアクノリッジを生成した後、再びスタート・コンディション、Read 命令のスレーブ・アドレス（R/W bit = “1”）を入力します。本 IC はこのスレーブ・アドレスの入力に対してアクノリッジを生成し、指定されたアドレスのデータを出し、内部アドレスカウンタを 1 つインクリメントします。データが出力された後、マスターがアクノリッジを生成せず、ストップ・コンディションを送ると、READ 動作は終了します。

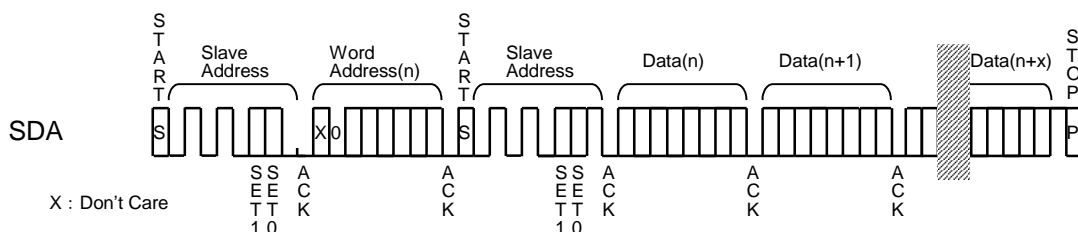


Figure 24. ランダム Read 命令

## 12. オペレーションステート

デジタル部のパワーダウン制御とタイミング制御ブロックにより、以下の状態を管理しています。遷移条件については 13. Power-up Flow を参照してください。

状態	記号	説明
フルパワーダウン (Full Power Down)	FPD	RSTN pin に“L”が入力されている状態です。すべてのブロックがパワーダウンしています。レジスタはすべて初期化されています。
スリープ (Sleep)	SLP	RSTN pin に“H”が入力されかつ、UARTHI2CL pin に“L”、または UARTHI2CL pin に“H”かつ SET1 pin に“L”が入力されており、アドバタイジングイベントが発生していない状態です。レジスタの値を保持します。
スタンバイ (Stand-by)	STB	RSTN pin に“H”が入力されかつ、UARTHI2CL pin に“H”、SET1 pin に“H”が入力されており、アドバタイジングイベントが発生していない状態です。
アドバタイジング (Advertising)	ADV	<Address 0x36> TX_ENB bit = 1'b1 または TXON pin の“H”レベルを検出してアドバタイジングイベントが発生させたとき、アドバタイジング中の RF 送信をしている状態です。
インターミッション (Intermission)	IMS	下記 2 つの状態を指します。 ① <Address 0x03> EVENTNUM[2:0] bits ≠ 3'd1 設定時、<Address 0x36> TX_ENB bit = 1'b1 または TXON pin の“H”レベルを検出してアドバタイジングイベントが発生させたとき、アドバタイジング状態終了後から次のアドバタイジング状態までの期間の RF 送信をしていない状態。 ② Bluetooth 認証試験モードに移行後、HCI コマンドの入力を待機している期間またはアドバタイジング状態終了後から次のアドバタイジング状態までの期間の RF 送信をしていない状態。

本文中に記載している間欠送信とは、アドバタイジングとインターミッションの状態を繰り返し遷移する動作のことを指します。

**13. Power-up Flow**

**13.1. Power-up Flow**

UART インタフェース通信時と I<sup>2</sup>C インタフェース通信時の電源投入後のフロー図及び遷移条件をそれぞれ以下に示します。

**13.1.1. Power-up Flow (UART Interface)**

UART インタフェース選択時 (UARTHI2CL pin = "H") の状態遷移図を Figure 25 に、遷移条件を下表に示します。

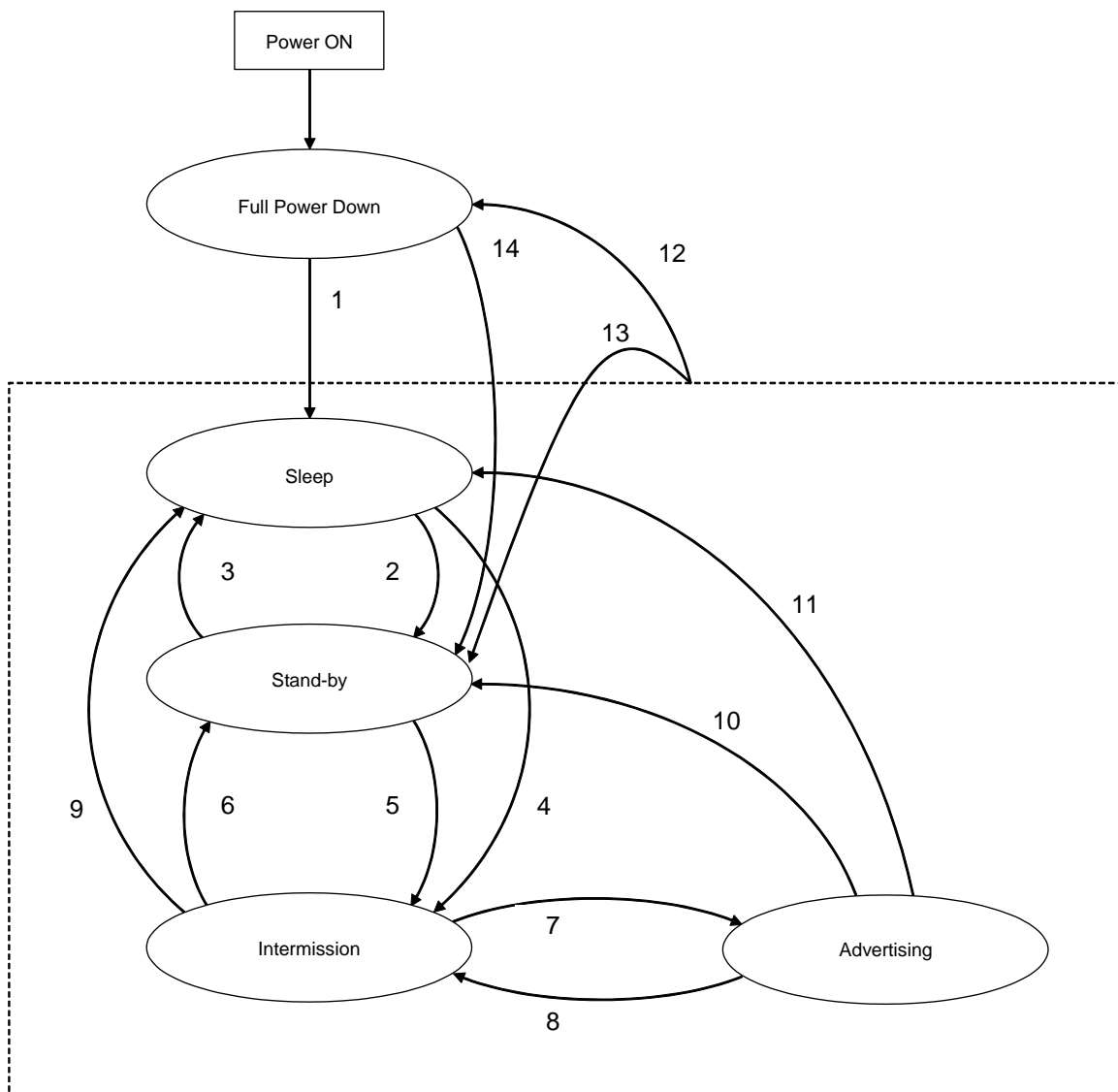


Figure 25. Flow of Power-up Sequence (UART Interface)



遷移	遷移条件
1	SET1 pin = "L"の状態でのリセット解除(RSTN pin = "H")。
2	UART インタフェースを使用可能にする(SET1 pin = "H")。
3	UART インタフェースを使用不可にする(SET1 pin = "L")。
4	送信開始(TXON pin = "H")
5	送信開始(TXON pin = "H" または <Address 0x36> TX_ENB bit = 1'b1 のいずれかを実施)または、Bluetooth 認証試験モード移行(<Address 0x36> BLE_TEST_ENB bit = 1'b1)
6	UART インタフェース使用可能状態(SET1 pin = "H") で、送信停止(TXON pin = "L" または <Address 0x36> TX_ENB bit = 1'b0) または、Bluetooth 認証試験モード終了(<Address 0x36> BLE_TEST_ENB bit = 1'b0)
7	Bluetooth 認証試験モード時に HCI LE Transmitter Test または HCI LE Set Advertising Enable(Enable)コマンドが入力されたとき、または、<Address 0x03>EVENTNUM[2:0] bits で指定したイベント回数分の送信が終了しておらず、アドバタイジングインターバルが終了したとき([ADVINTVL_EXPIRE] = 1'b1)
8	選択したアドバタイジングチャンネルの送信終了時、<Address 0x03>EVENTNUM[2:0] bits で指定したイベント回数分の送信が終了していないとき または、Bluetooth 認証試験モード時に HCI LE Test End または HCI LE Set Advertising Enable(Disable)または、HCI Reset コマンドが入力されたとき
9	UART インタフェース使用不可状態(SET1 pin = "L")で、送信停止(TXON pin = "L")
10	UART インタフェース使用可能状態(SET1 pin = "H") で、選択したアドバタイジングチャンネルの送信終了時に<Address 0x03>EVENTNUM[2:0] bits で指定したイベント回数分の送信が終了したとき、または、送信停止(TXON pin = "L"または<Address 0x36> TX_ENB bit = 1'b0)または、Bluetooth 認証試験モード時に HCI LE Test End または HCI LE Set Advertising Enable(Disable)または、HCI Reset コマンドが入力されたとき。
11	UART インタフェース使用不可状態(SET1 pin = "L")で、選択したアドバタイジングチャンネルの送信終了時に、<Address 0x03>EVENTNUM[2:0] bits で指定したイベント回数分の送信が終了したとき、または、送信停止(TXON pin = "L")。
12	TXON pin = "L"の状態でのハードウェアリセット(RSTN pin = "L") Note: TXON pin = "H"の状態でのハードウェアリセットは禁止です。
13	TXON pin = "L"の状態でのソフトウェアリセット(<Address 0x3F> SOFTRST[7:0] bits = 8'hAA) Note1 TXON pin = "H"の状態でのソフトウェアリセットは禁止です。 Note2 ソフトウェアリセットを行うとレジスタは初期化します。
14	SET1 pin = "H"の状態でのリセット解除(RSTN pin = "H")。

13.1.2. Power-up Flow (I<sup>2</sup>C Interface)

I<sup>2</sup>C インタフェース選択時 (UARTHI2CL pin = "L") の状態遷移図を Figure 26 に、遷移条件を下表に示します。

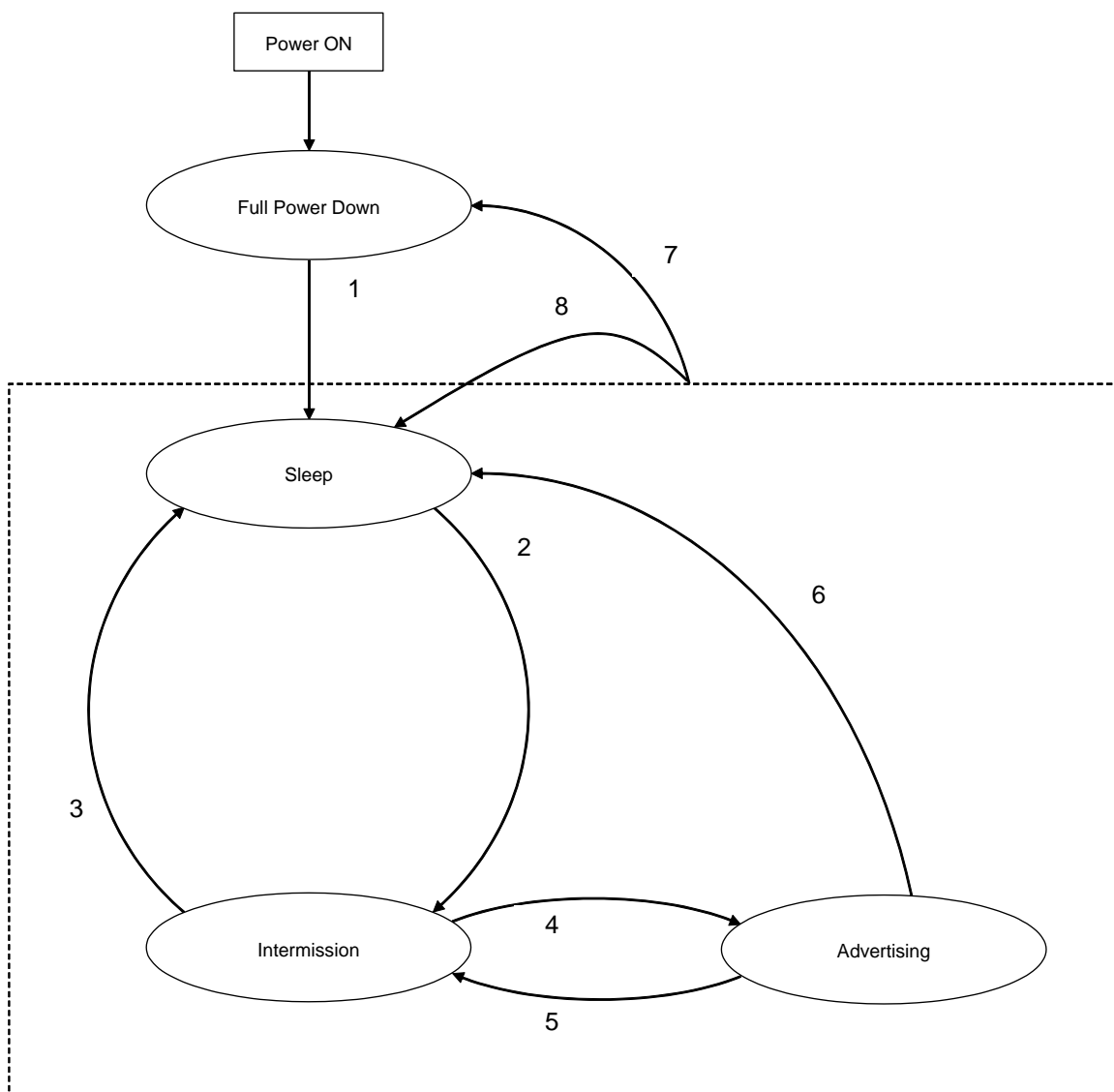


Figure 26. Flow of Power-up Sequence (I<sup>2</sup>C Interface)

遷移	遷移条件
1	リセット解除(RSTN pin = "H")
2	送信開始(TXON pin = "H" または <Address 0x36> TX_ENB bit = 1'b1 のいずれかを実施) または、Bluetooth 認証試験モード移行(<Address 0x36> BLE_TEST_ENB bit = 1'b1)
3	送信停止(TXON pin = "L" または <Address 0x36> TX_ENB bit = 1'b0) または、Bluetooth 認証試験モード終了(<Address 0x36> BLE_TEST_ENB bit = 1'b0)
4	Bluetooth 認証試験モード時に HCI LE Transmitter Test または HCI LE Set Advertising Enable(Enable)コマンドが入力されたとき、または、<Address 0x03>EVENTNUM[2:0] bits で指定したイベント回数分の送信が終了しておらず、アドバタイジングインターバルが終了したとき([ADVINTVL_EXPIRE] = 1'b1)
5	選択したアドバタイジングチャンネルの送信終了時、<Address 0x03>EVENTNUM[2:0] bits で指定したイベント回数分の送信が終了していないとき または、Bluetooth 認証試験モード時に HCI LE Test End または HCI LE Set Advertising Enable(Disable)または HCI Reset コマンドが入力されたとき
6	選択したアドバタイジングチャンネルの送信終了時に、<Address 0x03>EVENTNUM[2:0] bits で指定したイベント回数分の送信が終了したとき。または送信停止(TXON pin = "L" または <Address 0x36> TX_ENB bit = 1'b0)。
7	ハードウェアリセット(RSTN pin = "L") Note: TXON pin = "L"の状態です。TXONpin = "H"の状態でのハードウェアリセットは禁止です。
8	ソフトウェアリセット(<Address 0x3F> SOFTRST[7:0] bits = 8'hAA) TXON pin = "L"の状態を実施 Note: TXON pin = "L"の状態です。TXONpin = "H"の状態でのソフトウェアリセットは禁止です。

### 13.2. UART power up sequence

UART インタフェースによる IC の立ち上げシーケンスのタイミング例を下図に示します。

UARTI2CL pin を VDD に接続してください。 <Address 0x03> EVENTNUM[2:0] bits = 3'd1 設定です。

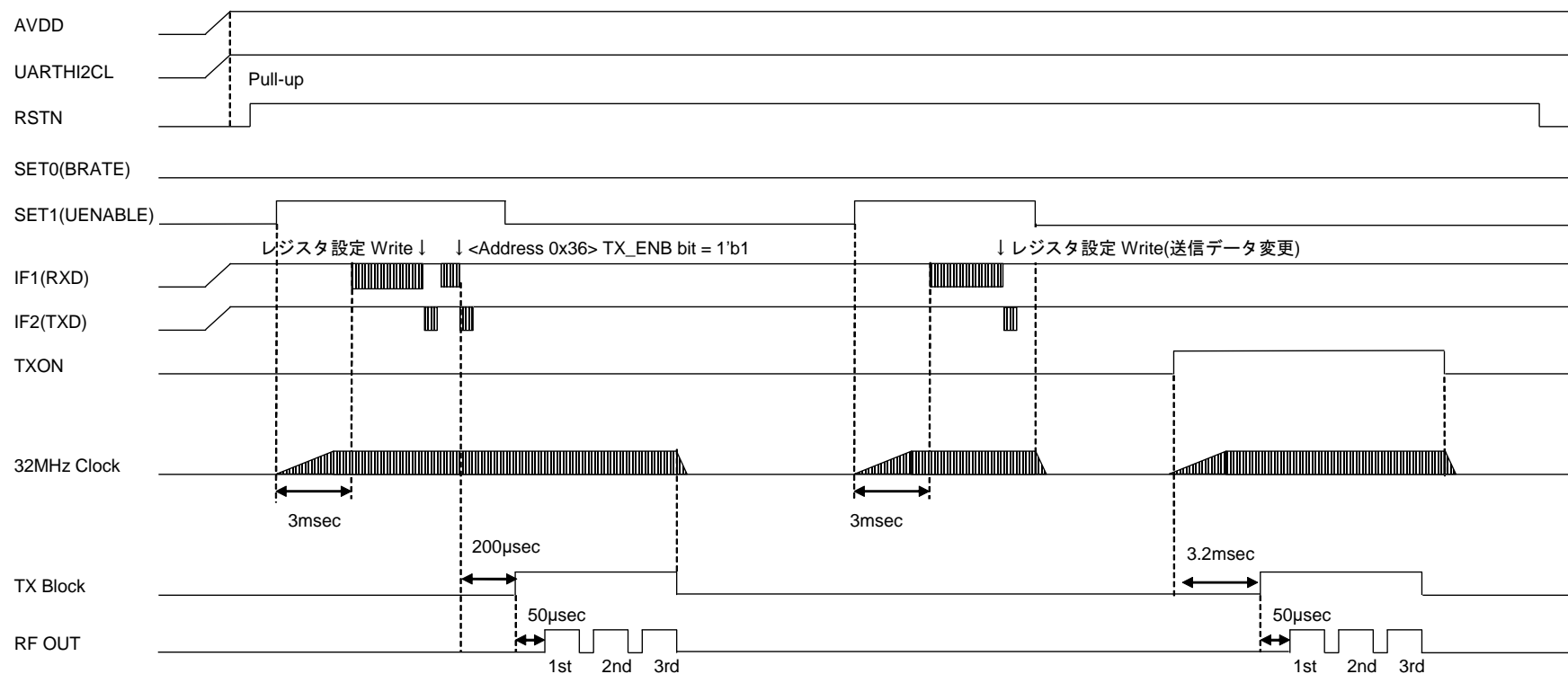


Figure 27. Flow of power up sequence (UART Interface)

### 13.3. I<sup>2</sup>C power up sequence

I<sup>2</sup>C インタフェースによる IC の立ち上げシーケンスのタイミング例を下図に示します。

UARTHI2CL pin を VSS に接続してください。 <Address 0x03> EVENTNUM[2:0] bits = 3'd2 設定です。

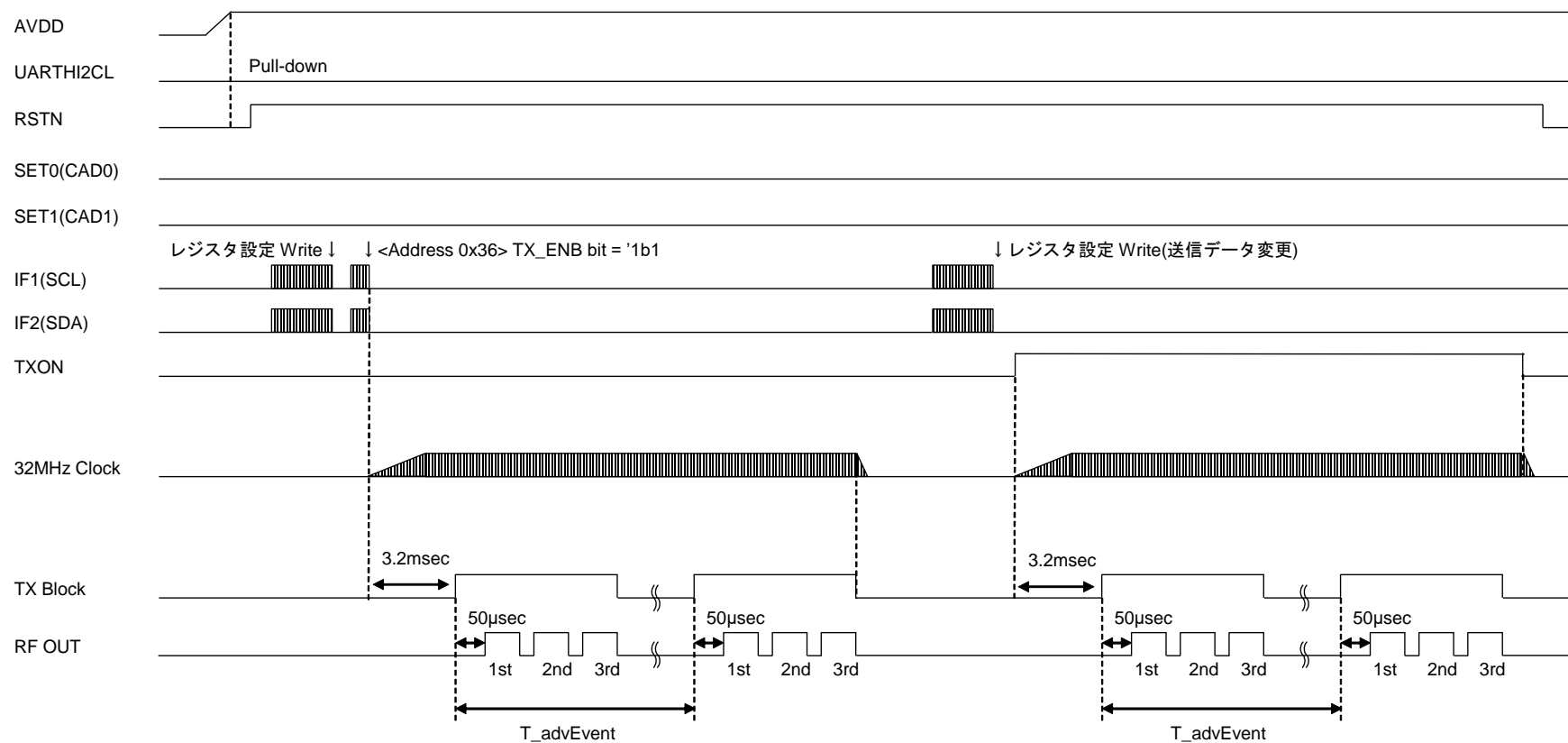


Figure 28. Flow of power up sequence (I<sup>2</sup>C Interface)

## 14. TX Block

### 14.1. RF Transmitter

変調された送信メッセージを高効率の RFAMP で送信します。

### 14.2. PLL Synthesizer

32MHz 水晶発振回路で生成されるクロックを使用し、RF 信号を生成します。  
Fractional-N PLL によって 2402MHz, 2426MHz, 2480MHz の周波数設定が可能です。

### 14.3. PLL TX Modulator

変調方式は、GFSK ( $\pm 250\text{kHz}$ )、データレートは 1Mbps です。  
これらの周波数(時間)は、32MHz 水晶発振回路で生成されるクロックを基準に作られます。

## 15. Start of Transmission

<Address 0x36> TX\_ENB bit = 1'b1 を書き込むか TXON pin を”L”から”H”に切り替えることで、アドバタイジングイベントが発生し、レジスタに設定されたデータを RF 送信することができます。  
TXON pin を”H”にすると、32MHz クロックを生成します。クロック安定化のため 32768 クロック待機した後に、TXON pin のレベルが検出されます。

<Address 0x36> TX\_ENB bit = 1'b1 を書き込んでアドバタイジング送信を開始した場合、  
<Address 0x03> EVENTNUM[2:0] bits で指定した回数のアドバタイジングイベントが終了後に間欠送信が終了し、<Address 0x36> TX\_ENB bit は初期化されます。

<Address 0x03> EVENTNUM[2:0] bits = 3'd0 の場合、アドバタイズ送信を開始後、<Address 0x36> TX\_ENB bit = 1'b0 かつ TXON pin が”L”にならない限り間欠送信を継続します。

TXON pin を”H”にして送信を開始し、<Address 0x03> EVENTNUM[2:0] bits  $\neq$  3'd0 のときに指定した回数のアドバタイジングイベントが終了した場合、TXON pin が”H”のままであっても再度送信を行いません。TXON pin を 10  $\mu\text{sec}$  以上”L”にした後、TXON pin を再び”H”にすることで再度送信を開始することができます。

<Address 0x03> EVENTNUM[2:0] bits  $\neq$  3'd0 の場合、<Address 0x36> TX\_ENB bit = 1'b0 かつ TXON pin が”L”になると間欠送信を強制的に終了させることができます。

<Address 0x36> TX\_ENB bit または、<Address 0x36> BLE\_TEST\_ENB bit により RF 送信を実行している間は、TXON pin による制御は禁止します。また、TXON pin により RF 送信を実行している間は、<Address 0x36> TX\_ENB bit または、<Address 0x36> BLE\_TEST\_ENB bit による RF 送信開始停止の制御も禁止します。

## 16. Advertising Event

<Address 0x03> EVENTNUM[2:0] bits でアドバタイジングイベントの回数を設定することが可能です。設定した回数だけ送信した後に自動でスリープまたはスタンバイ状態に移行します。  
<Address 0x04~0x05> ADVINTVL[14:0] bits で、アドバタイジングイベントのインターバル(advInterval)の設定が変更可能です。

**17. Bluetooth Test Specification**

**17.1. Bluetooth Test Circuit**

AK1595 は Bluetooth 認証テスト機能を内蔵しています。Bluetooth 認証テストを実施する場合は、AK1595 と Bluetooth テスターの間に Figure 29 に示すレベルシフタ回路に接続し、レジスタ設定をした上で BLE\_TEST\_ENB bit = 1'b1 に設定してください。

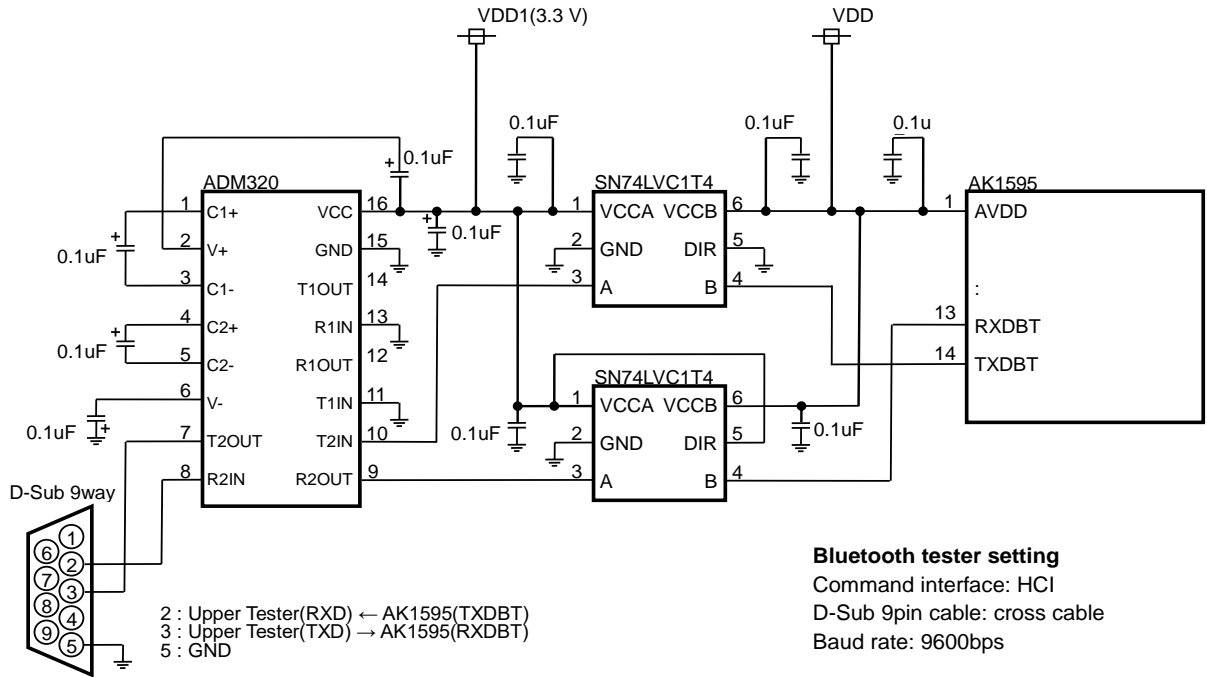


Figure 29. Bluetooth Test Setup

**17.2. Test Plan**

対応する Test Plan は以下の通りです。下記以外の Bluetooth 認証試験テスト項目は保証しません。

**RF-PHY**

RF-PHY/TRM-LE/CA/BV-01-C	Output power
RF-PHY/TRM-LE/CA/BV-03-C	In-band emissions
RF-PHY/TRM-LE/CA/BV-05-C	Modulation characteristics
RF-PHY/TRM-LE/CA/BV-06-C	Carrier frequency offset and drift

### 17.3. Register Setting for Bluetooth test

Bluetooth 試験を行う際はレジスタを下記に設定して実施してください。

ADDR	DATA
	RF-PHY
0x00	0x00
0x01	0x06
0x02	0x00
0x03	0x00
0x04	0x00
0x05	0x00
0x06	0x27
0x07	0x55
0x08	0x29
0x09	0x41
0x0A	0x76
0x0B	0x71
0x0C	0x00
0x0D	0x25
0x0E	0x00
0x0F	0x00
0x10	0x00
0x11	0x00
0x12	0x00
0x13	0x00
0x14	0x00
0x15	0x00
0x16	0x00
0x17	0x00
0x18	0x00
0x19	0x00
0x1A	0x00
0x1B	0x00
0x1C	0x00
0x1D	0x00
0x1E	0x00
0x1F	0x00
0x20	0x00
0x21	0x00
0x22	0x00
0x23	0x00
0x24	0x00
0x25	0x00
0x26	0x00
0x27	0x00
0x28	0x00
0x29	0x00
0x2A	0x00
0x2B	0x00
0x2C	0x00
0x2D	0x00
0x2E	0x00
0x2F	0x00
0x30	0x00
0x31	0x00
0x32	0x00
0x33	0x55
0x34	0x55
0x35	0x55
0x36	0x00
0x3F	0x00



### 17.4. Timing Chart of Bluetooth Specification Test Mode

RF-PHY のタイミングチャートは下記のようになります。

#### 17.4.1. Bluetooth Specification Test Mode using UART Interface

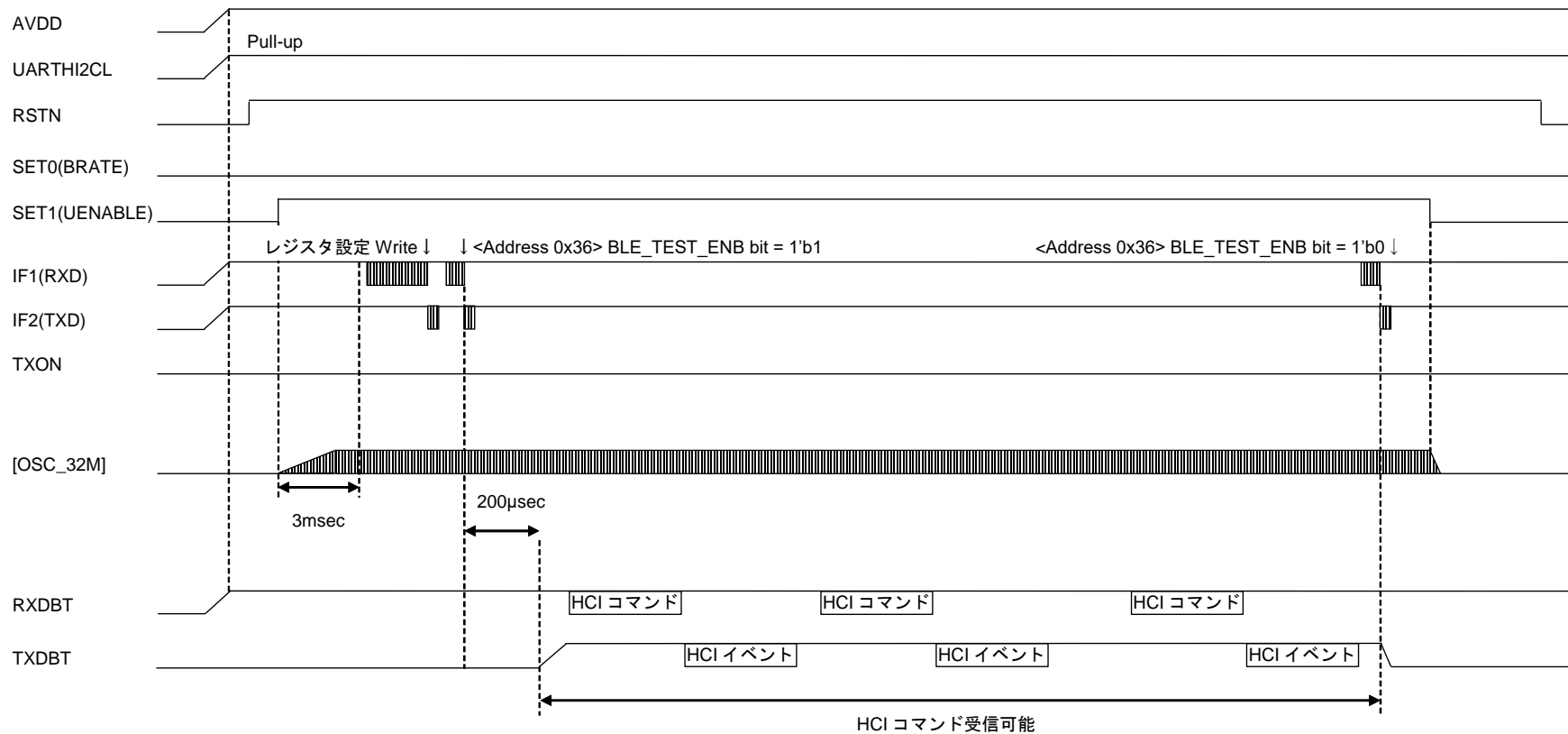


Figure 30. Timing chart of RF-PHY and LL using UART Interface

17.4.2. Bluetooth Specification Test Mode using I<sup>2</sup>C Interface

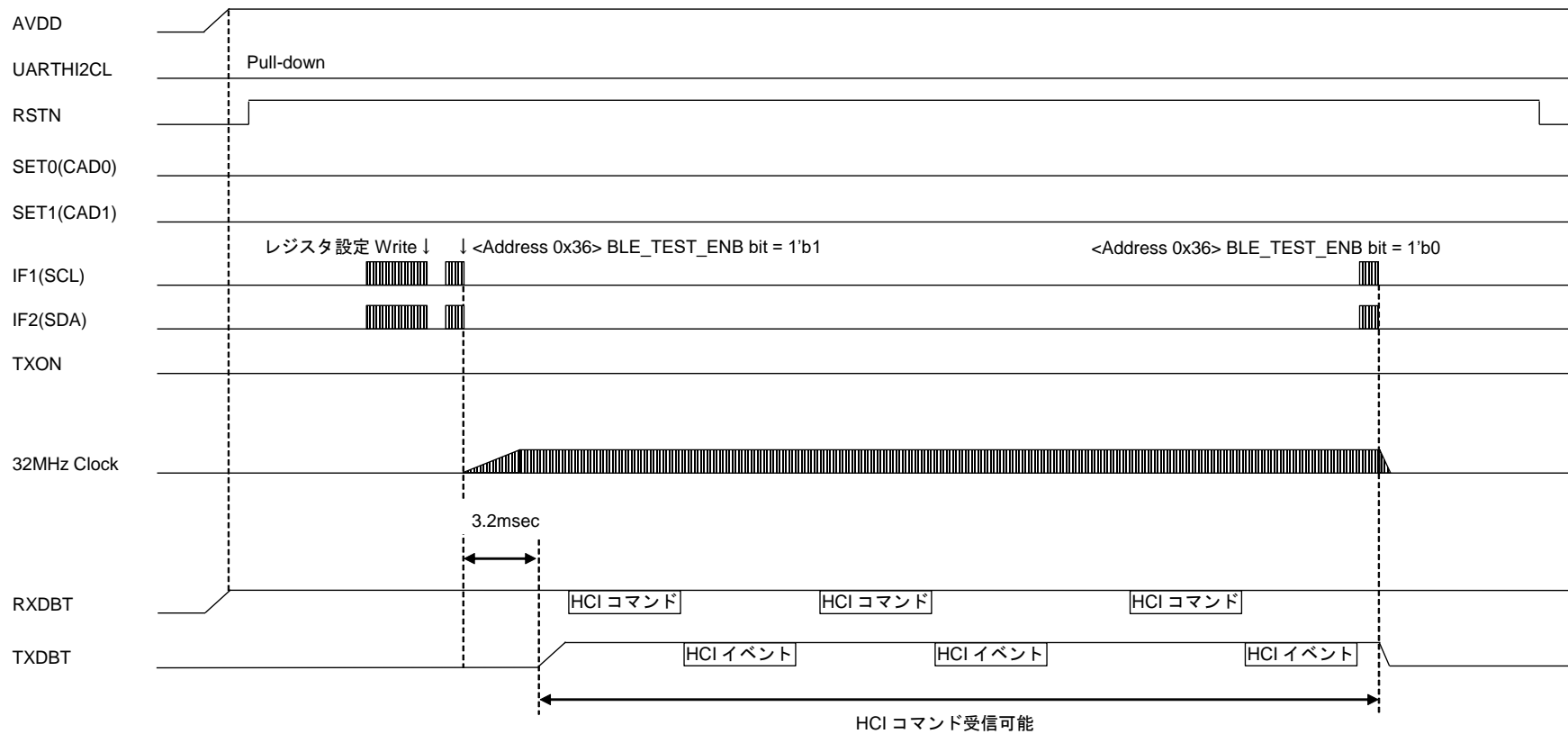


Figure 31. Timing chart of RF-PHY and LL using I<sup>2</sup>C Interface

<b>18. Register Function</b>
------------------------------

**18.1. Register Map**

AK1595 の各アドレスのデータは 8bit です。レジスタへのアクセスは、UART または I<sup>2</sup>C インタフェースを使用して行います。

<Name>	Addr.	R/W 初期値	D7(MSB)	D6	D5	D4	D3	D2	D1	D0(LSB)
Reserved	0x00	R/W	FIXED"0"	FIXED"0"	FIXED"0"	FIXED"0"	FIXED"0"	FIXED"0"	FIXED"0"	FIXED"0"
		初期値	0	0	0	0	0	0	0	0
Setting1	0x01	R/W	FIXED"0"	FIXED"0"	ADVCH1[1]	ADVCH1[0]	ADVCH2[1]	ADVCH2[0]	ADVCH3[1]	ADVCH3[0]
		初期値	0	0	0	0	0	1	1	0
Setting2	0x02	R/W	FIXED"0"	FIXED"0"	FIXED"0"	FIXED"0"	FIXED"0"	POWERD[2]	POWERD[1]	POWERD[0]
		初期値	0	0	0	0	0	0	0	0
Setting3	0x03	R/W	FIXED"0"	FIXED"0"	FIXED"0"	TXDATA_LOOP	TXDATA_CW	EVENTNUM[2]	EVENTNUM[1]	EVENTNUM[0]
		初期値	0	0	0	0	0	0	0	0
Setting4	0x04	R/W	ADVDELAY_EN B	ADVINTVL[14]	ADVINTVL[13]	ADVINTVL[12]	ADVINTVL[11]	ADVINTVL[10]	ADVINTVL[9]	ADVINTVL[8]
		初期値	1	0	0	0	0	0	0	0
Setting5	0x05	R/W	ADVINTVL[7]	ADVINTVL[6]	ADVINTVL[5]	ADVINTVL[4]	ADVINTVL[3]	ADVINTVL[2]	ADVINTVL[1]	ADVINTVL[0]
		初期値	0	0	0	0	0	0	0	0
Setting6	0x06	R/W	CRC_ENB	WHITE_ENB	PDULEN[5]	PDULEN[4]	PDULEN[3]	PDULEN[2]	PDULEN[1]	PDULEN[0]
		初期値	1	1	1	0	0	1	1	1
Preamble	0x07	R/W	PRAMBL[7:0]							
		初期値	1	0	1	0	1	0	1	0
Access Address	0x08	R/W	ACCS_ADRS1[7:0]							
		初期値	1	1	0	1	0	1	1	0
	0x09	R/W	ACCS_ADRS2[7:0]							
		初期値	1	0	1	1	1	1	1	0
	0x0A	R/W	ACCS_ADRS3[7:0]							
		初期値	1	0	0	0	1	0	0	1
	0x0B	R/W	ACCS_ADRS4[7:0]							
		初期値	1	0	0	0	1	1	1	0
PDU	0x0C	R/W	PDU1[7:0]							
		初期値	0	0	0	0	0	0	1	0
	0x0D	R/W	PDU2[7:0]							
		初期値	0	0	1	0	0	1	0	1
	0x0E	R/W	PDU3[7:0]							
		初期値	0	0	0	0	0	0	0	0
PDU	0x0F	R/W	PDU4[7:0]							
		初期値	0	0	0	0	0	0	0	0

<Name>	Addr.	R/W 初期値	D7(MSB)	D6	D5	D4	D3	D2	D1	D0(LSB)
	0x10	R/W	PDU5[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x11	R/W	PDU6[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x12	R/W	PDU7[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x13	R/W	PDU8[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x14	R/W	PDU9[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x15	R/W	PDU10[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x16	R/W	PDU11[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x17	R/W	PDU12[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x18	R/W	PDU13[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x19	R/W	PDU14[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x1A	R/W	PDU15[7:0]							
		初期値	0	0	0	0	0	0	0	0
0x1B	R/W	PDU16[7:0]								
	初期値	0	0	0	0	0	0	0	0	
0x1C	R/W	PDU17[7:0]								
	初期値	0	0	0	0	0	0	0	0	
0x1D	R/W	PDU18[7:0]								
	初期値	0	0	0	0	0	0	0	0	
0x1E	R/W	PDU19[7:0]								
	初期値	0	0	0	0	0	0	0	0	
0x1F	R/W	PDU20[7:0]								
	初期値	0	0	0	0	0	0	0	0	
0x20	R/W	PDU21[7:0]								
	初期値	0	0	0	0	0	0	0	0	
0x21	R/W	PDU22[7:0]								
PDU	0x21	初期値	0	0	0	0	0	0	0	0
	0x22	R/W	PDU23[7:0]							

<Name>	Addr.	R/W 初期値	D7(MSB)	D6	D5	D4	D3	D2	D1	D0(LSB)
		初期値	0	0	0	0	0	0	0	0
	0x23	R/W	PDU24[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x24	R/W	PDU25[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x25	R/W	PDU26[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x26	R/W	PDU27[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x27	R/W	PDU28[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x28	R/W	PDU29[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x29	R/W	PDU30[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x2A	R/W	PDU31[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x2B	R/W	PDU32[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x2C	R/W	PDU33[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x2D	R/W	PDU34[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x2E	R/W	PDU35[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x2F	R/W	PDU36[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x30	R/W	PDU37[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x31	R/W	PDU38[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x32	R/W	PDU39[7:0]							
		初期値	0	0	0	0	0	0	0	0
CRC	0x33	R/W	CRC1[7:0]							
		初期値	0	0	0	0	0	0	0	0
	0x34	R/W	CRC2[7:0]							
		初期値	0	0	0	0	0	0	0	0

<Name>	Addr.	R/W 初期値	D7(MSB)	D6	D5	D4	D3	D2	D1	D0(LSB)
	0x35	R/W	CRC3[7:0]							
		初期値	0	0	0	0	0	0	0	0
MODE	0x36	R/W	FIXED"0"	FIXED"0"	FIXED"0"	TX_START	FIXED"0"	FIXED"0"	BLE_TEST_ENB	TX_ENB
		初期値	0	0	0	0	0	0	0	0
SOFT RST	0x3F	W	SOFTRST[7]	SOFTRST[6]	SOFTRST[5]	SOFTRST[4]	SOFTRST[3]	SOFTRST[2]	SOFTRST[1]	SOFTRST[0]
		初期値	0	0	0	0	0	0	0	0

Note1 アドバイジングおよびインターミッション状態のとき、<Address 0x00~0x35>のレジスタ書き込みは禁止です。

Note2 FIXED"0" bit には必ず"0"を書き込んでください。

**18.1.1. <0x01> Setting1****18.1.1.1. ADVCH1[1:0]**

1st アドバタイジング送信チャンネル選択

ADVCH1[1]	ADVCH1[0]	Function
0	0	37ch：中心周波数 2402 MHz (default)
0	1	38ch：中心周波数 2426 MHz
1	0	39ch：中心周波数 2480 MHz
1	1	37ch：中心周波数 2402 MHz

**18.1.1.2. ADVCH2[1:0]**

2nd アドバタイジング送信チャンネル選択

ADVCH2[1]	ADVCH2[0]	Function
0	0	37ch：中心周波数 2402 MHz
0	1	38ch：中心周波数 2426 MHz (default)
1	0	39ch：中心周波数 2480 MHz
1	1	送信出力しません。(Note1) (Note2)

Note1 <Address 0x01> ADVCH2[1:0] bits = 2'b11 設定を使用する場合、<Address 0x03> EVENTNUN[2:0] bits を 3'b001 に設定してください。3'b001 以外は設定禁止です。

Note2 <Address 0x01> ADVCH2[1:0] bits = 2'b11 に設定した場合、2nd アドバタイジングおよび 3rd アドバタイジング送信は行いません。

**18.1.1.3. ADVCH3[1:0]**

3rd アドバタイジング送信チャンネル選択

ADVCH3[1]	ADVCH3[0]	Function
0	0	37ch：中心周波数 2402 MHz
0	1	38ch：中心周波数 2426 MHz
1	0	39ch：中心周波数 2480 MHz (default)
1	1	送信出力しません。(Note1)

Note1 <Address 0x01> ADVCH3[1:0] bits = 2'b11 設定を使用する場合、<Address 0x03> EVENTNUN[2:0] bits を 3'b001 に設定してください。3'b001 以外は設定禁止です。

**18.1.2. <0x02> Setting2****18.1.2.1. POWERD[2:0]**

TX 出力パワー選択

POWERD[2]	POWERD[1]	POWERD[0]	TX Power[dBm] typ.
0	0	0	0(default)
0	0	1	-3
0	1	0	-6
0	1	1	-9
1	0	0	-12
1	0	1	-15
1	1	0	-20
1	1	1	-32

Note1 推奨動作条件(供給電圧/動作温度)の範囲内で、且つ外部接続回路例に示す外付け整合回路が接続されている状態で適用されます。

**18.1.2.2. <0x03> Setting3TXDATA\_LOOP**

送信動作選択

TXDATA_LOOP	Function
0	間欠送信 (default)
1	連続送信

本レジスタを“1”に設定すると、送信データを連続で RFOUT pin から出力します。  
出力の中心周波数は、<Address 0x01> ADVCH1[1:0] bits の設定に従います。

**18.1.2.3. TXDATA\_CW**

変調モード選択

TXDATA_CW	Function
0	GFSK 変調送信を行います。 (default)
1	CW 送信を行います。

本レジスタを“1”に設定すると、RFOUT pin から固定周波数を出力できます。出力周波数は、  
37ch = 2402MHz、38ch = 2426MHz、39ch = 2480MHz となります。

**18.1.2.4. EVENTNUM[2:0]**

アドバタイジングイベント回数選択

EVENTNUM[2]	EVENTNUM[1]	EVENTNUM[0]	Function
0	0	0	Advertising event 出力回数無限 (default)
0	0	1	Advertising event 出力回数 1
0	1	0	Advertising event 出力回数 2
0	1	1	Advertising event 出力回数 3
1	0	0	Advertising event 出力回数 4
1	0	1	Advertising event 出力回数 5
1	1	0	Advertising event 出力回数 6
1	1	1	Advertising event 出力回数 7

Note1 送信を停止するには TXON pin を“H”から“L”に切り替えるか、<Address 0x36> TX\_ENB bit = 1'b0 を書き込んでください。

Note2 <Address 0x03> EVENTNUM[2:0] bits = 3'b001 に設定した場合のみ、<Address 0x01> ADVCH2[1:0] bits = 2'b11 及び<Address 0x01> ADVCH3[1:0] bits = 2'b11 の設定が可能です。



**18.1.3. <0x04~0x05> Setting4, 5****18.1.3.1. ADVDELAY\_ENB**

アドバタイジング疑似ランダム遅延(advDelay)イネーブル

ADVDELAY_ENB	Function
0	advDelay 無効
1	advdelay 有効 (default)

**18.1.3.2. AVDINTVL[14:0]**

アドバタイジングインターバ設定

AVDINTVL[14:0]	advInterval 設定値[msec]
000_0000_0000_0000	20.000(default)
000_0000_0000_0001	20.000
~	~
000_0000_0001_1111	20.000
000_0000_0010_0000	20.000
000_0000_0010_0001	20.625
~	~
000_0000_1001_1111	99.375
000_0000_1010_0000	100.000
000_0000_1010_0001	100.625
~	~
011_1111_1111_1110	10238.750
011_1111_1111_1111	10239.375
100_0000_0000_0000	10240.000
上記以外	10240.000

Note1 <Address 0x04> ADVDELAY\_ENB = 1'b1 のとき、アドバタイジングイベント時間(T\_advEvent)が Bluetooth Core Specificaton の Advertising Interval の規格を満たします。

**18.1.4. <0x06> Settings6****18.1.4.1. CRC\_ENB**

CRC(Cyclic Redundancy Checksum)内部計算イネーブル

CRC_ENB	Function
0	CRC 無効
1	CRC 有効(default)

Note1 Bluetooth 認証テスト以外は CRC\_ENB = “1b1”に設定してください。

Note2 CRC 機能については Bluetooth 規格を参照してください。

**18.1.4.2. WHITE\_ENB**

Whitening 処理イネーブル

WHITE_ENB	Function
0	Whitening 処理なし
1	Whitening 処理あり (default)

Note1 Bluetooth 認証テスト以外は WHITE\_ENB = “1b1”に設定してください。

Note2 Whitening 処理については Bluetooth 規格を参照してください。

**18.1.4.3. PDULEN[5:0]**

送信データの PDU 長

PDULEN[5:0]	PDU Length[octet]
00_0000	設定禁止
00_0001	設定禁止
00_0010	2
00_0011	3
~	~
10_0101	37
10_0110	38
10_0111	39 (default)
上記以外	設定禁止

**18.1.5. <0x07~0x35> TX Data**

送信データは以下のアドレスに書き込みます。

Preamble (<Address 0x07>)  
 Access Address (<Address 0x08~0x0B>)  
 PDU (<Address 0x0C~0x32>),  
 CRC (<Address 0x33~0x35>)

最大送信データ長は、47octets です。  
 送信したい PDU 長を PDULEN[5:0]で設定して下さい。  
 未使用領域のレジスタには“0”を書き込んでください。

以下のフォーマットで送信されます。

Preamble (1 octet)	Access Address (4 octets)	PDU (2 to 39 octets)	CRC (3 octets)
-----------------------	------------------------------	-------------------------	-------------------

レジスタアドレス 0x07 → 0x08 → … → 0x34 → 0x35 の順でデータが出力されます。

1 アドレスの中に書き込まれた 8bit データが出力される順番は以下の通りです。

Data[0] → Data[1] → Data[2] → Data[3] → Data[4] → Data[5] → Data[6] → Data[7]

<Name>	Addr.	R/W Defaults	D7(MSB)	D6	D5	D4	D3	D2	D1	D0(LSB)
	0x07 to 0x35	R/W Defaults	Data[7]	Data[6]	Data[5]	Data[4]	Data[3]	Data[2]	Data[1]	Data[0]
		Defaults	0	0	0	0	0	0	0	0

**18.1.5.1. <0x08> PRAMBL[7:0]**

Preamble を設定できます。アドバタイジングパケットの場合、<Address 0x07> PRAMBL[7:0] bits = 8'hAA です。

**18.1.5.2. <0x08~0x0B> ACCS\_ADRS1[7:0]~ACCS\_ADRS4[7:0]**

Access Address を設定できます。Access Address は初期値の 0x8E89BED6 を設定してください。

<Address 0x08> ACCS\_ADRS1[7:0] bits = 8'hD6

<Address 0x09> ACCS\_ADRS2[7:0] bits = 8'hBE

<Address 0x0A> ACCS\_ADRS3[7:0] bits = 8'h89

<Address 0x0B> ACCS\_ADRS4[7:0] bits = 8'h8E

**18.1.5.3. <0x0C~0x32> PDU1[7:0]~PDU39[7:0]**

PDU を設定できます。送信データを設定してください。

**18.1.5.4. <0x33~0x35> CRC1[7:0]~CRC3[7:0]**

CRC を設定できます。

<Address 0x06> CRC\_ENB bit = “1”に設定した場合、CRC(0x33 to 0x35)の設定は不要です。

<Address 0x06> CRC\_ENB bit = “0”に設定した場合、本レジスタに設定した値が CRC 値として送信されます。適切な CRC 値をレジスタに設定してください。

**18.1.6. <0x36> MODE****18.1.6.1. TX\_START**

IC の内部状態判定

TX_START	Function
0	AK1595 がフルパワーダウン、スリープ、スタンバイのいずれかである (default)
1	AK1595 がアドバタイジング、インターミッションのいずれかである

Note1 本レジスタは読み出し専用です。

**18.1.6.2. BLE\_TEST\_ENB, TX\_ENB**

Bluetooth テストモード、送信開始/停止設定

BLE_TEST_ENB	TX_ENB	Function
0	1	RF 送信を開始します。 TXON pin を"H"にしたときと同じ動作モードです
1	0	Bluetooth 認証試験モードに移行します。 認証試験を行うためのモードです。詳細は 17 Bluetooth Test Specification を参照ください。
0	0	TX_ENB bit を"1'b1"から"1'b0"に設定した場合 : RF 送信を停止します。 TX_TEXT_ENB bit を"1'b1"から"1'b0"に設定した場合 : Bluetooth 認証試験モードを終了します。
1	1	設定禁止

Note1 ハードウェアリセット解除後、TXONpin と TX\_ENB の併用はできません。TX\_ENB で送信開始/停止を行う場合は、TXON pin は L に固定してください。

**18.1.7. <0x3F> SOFTRST****18.1.7.1. SOFTRST[7:0]**

ソフトウェアリセット

SOFTRST[7:0]	Function
0xAA	ソフトウェアリセットが実行されます。ソフトウェアリセットでは、Digital Block の内部状態が初期化されます。そのためリセット実施後は、最初からすべての動作設定を行う必要があります。<Address 0x3F> SOFTRST[7:0] bits は、ソフトウェアリセット完了後に自動で 0x00 となります。
上記以外	上記以外の値が書き込まれた場合、ソフトウェアリセットは実行されません。

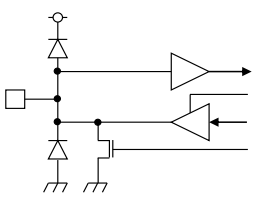
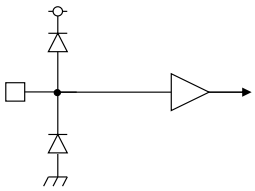
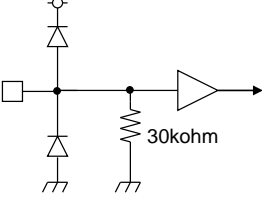
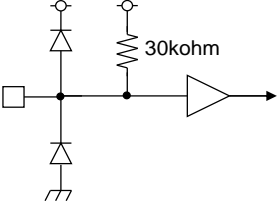
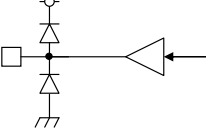
Note1 初期値は 0x00 です。また、本レジスタは書き込み専用です。

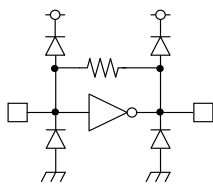
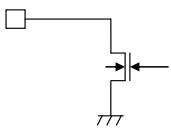
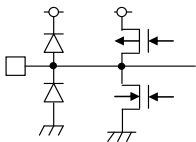
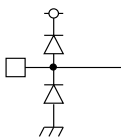
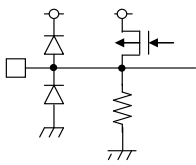
Note2 I<sup>2</sup>C インタフェースでソフトウェアリセットを実行した場合、アクノリッジを生成することができません。また、データとアクノリッジを含めた 9 クロック(SCL)は必ず入力する必要があります。

Note3 UART インタフェースでソフトウェアリセットを実行した場合、TXD からのイベント送信は行われません。

Note4 確実にソフトウェアリセットを行う為に、TXON pin を” L” に固定してください。

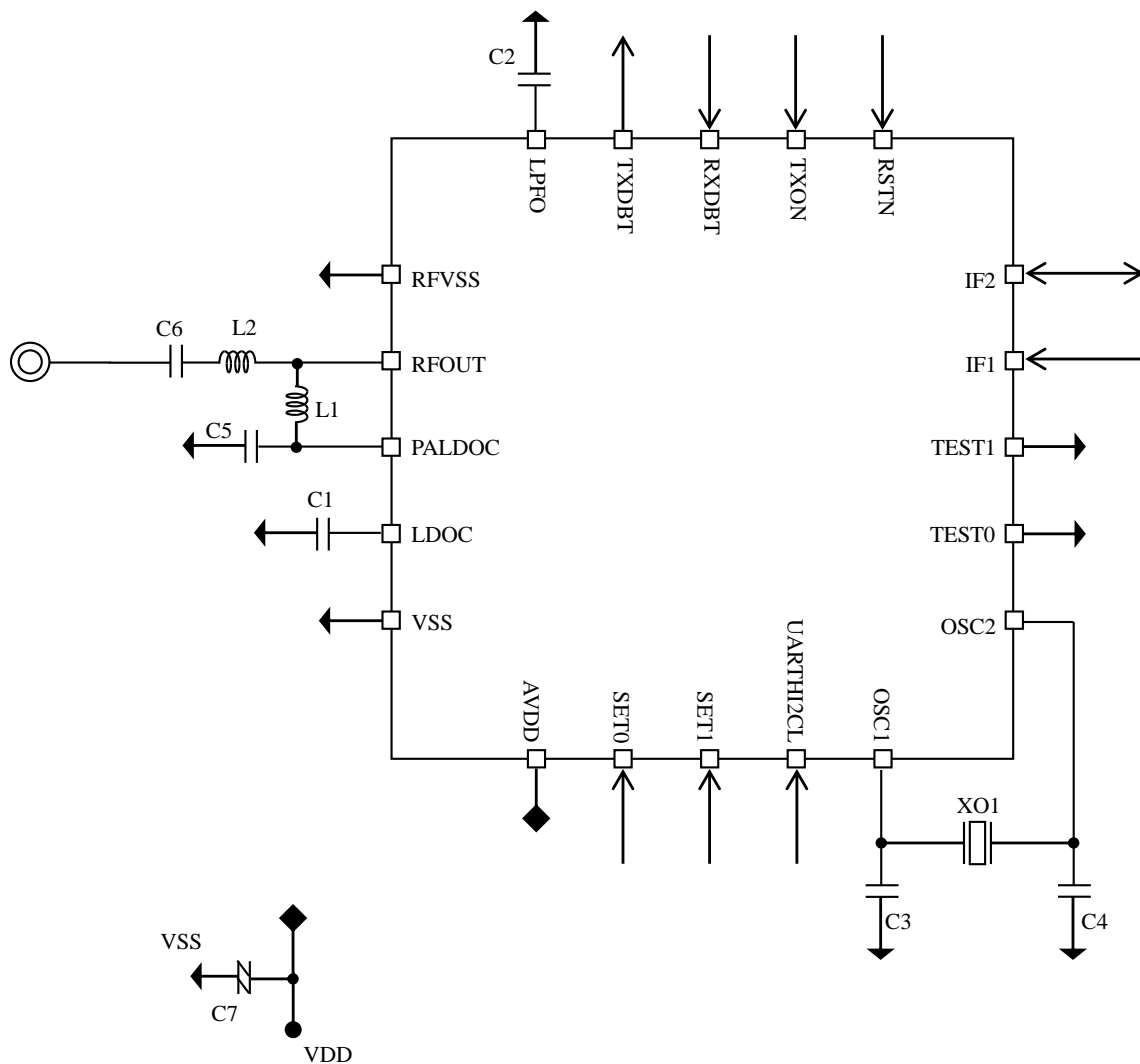
**19. IC インタフェース回路**

pin 番号	pin 名称	I/O	機能
10	IF2	IO	<b>デジタル入出力 pin</b> 
4	UARTI2CL	I	<b>デジタル入力 pin</b> 
2	SET0	I	
3	SET1	I	
9	IF1	I	
11	RSTN	I	
12	TXON	I	
7	TEST0	I	<b>デジタル入力 pin</b> 
8	TEST1	I	
13	RXDBT	I	<b>デジタル入力 pin</b> 
14	TXDBT	O	<b>デジタル出力 pin</b> 

pin 番号	pin 名称	I/O	機能
5	OSC1	I	アナログ入力 pin 
6	OSC2	O	
17	RFOUT	O	アナログ出力 pin 
18	PALDOC	O	アナログ出力 pin 
15	LPFO	IO	アナログ入出力 pin 
19	LDOC	O	アナログ出力 pin 

20. 外部接続回路例

20.1. 外部接続回路例



Note 参考回路図です。特性を保証するものではありません。素子数・素子値・RF 特性は部品特性や PCB デザインで異なります。お客様にて特性を確認の上ご利用ください。

Figure 32. Diagram of off-chip component's connection



**20.2. 部品リスト**

Number	Value	Part
C1	100nF	
C2	680pF	
C3	6.8pF	
C4	6.8pF	
C5	1nF	
C6	1.2pF	
C7	0.1uF	
L1	8.2nH	
L2	6.8nH	
XO1	32MHz(6pF 品)	EPSON, FA-128, Q22FA12800517xx

Note1:部品型番、部品数、値は変更することがあります。

**21. パッケージ**

**21.1. 外形寸法図**

20-pin HWQFN(3.0mm x 3.0mm x 0.75mm, 0.4mm pitch)

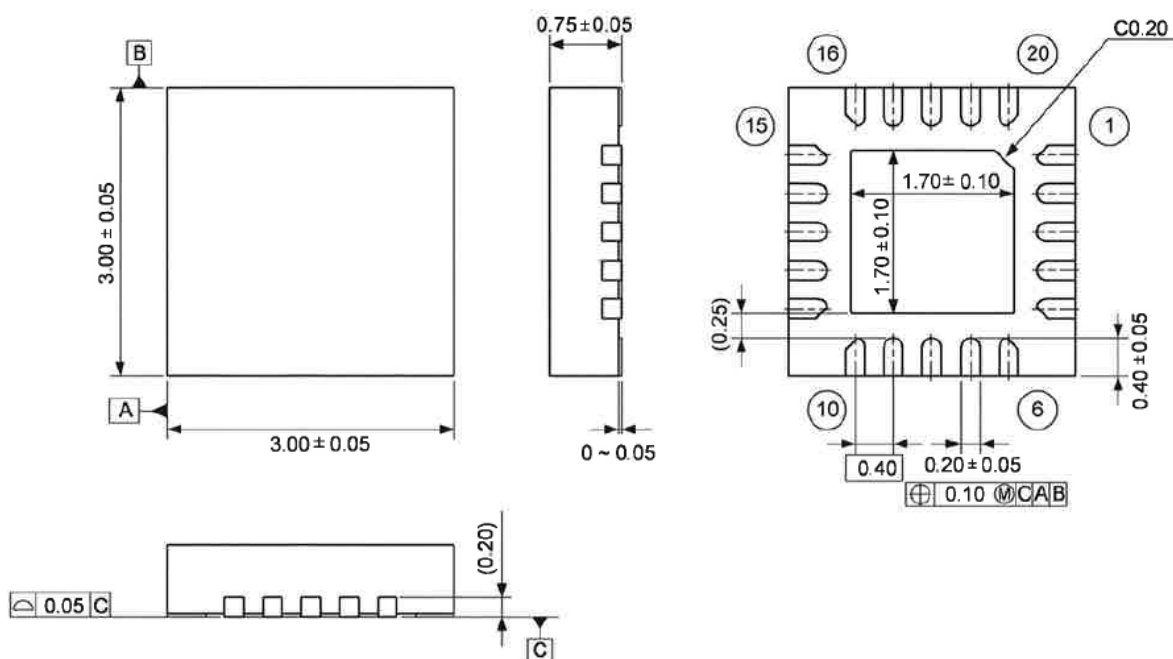


Figure 33. Package outer dimension

Note パッケージ裏面中央の露出パッド (Exposed Pad) はオープンとしてください。

21.2. マーキング

- a. Style : HWQFN
- b. Number of pins : 20pins
- c. A1 pin marking : 丸印
- d. Product number : 1595
- e. Date code : XXXX (4 digits)

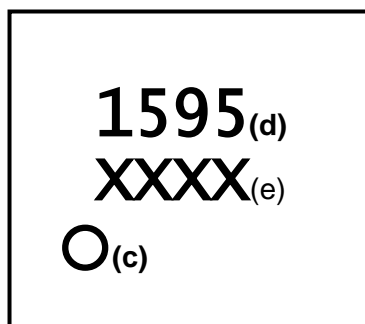


Figure 34. Marking

**22. オーダリングガイド**

-AK1595      20-pin HWQFN (3.0mm x 3.0mm x 0.75mm, 0.4mm pitch)

**23. 改訂履歴**

Date (Y/M/D)	Revision	Reason	Page	Contents
20/5/20	00	初版		

すべての商標および登録商標は、それぞれの所有者に帰属します。  
Bluetooth®は、Bluetooth SIG, Inc.の登録商標です。

## 重要な注意事項

0. 本書に記載された弊社製品（以下、「本製品」といいます。）、および、本製品の仕様につきましては、本製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認ください。
1. 本書に記載された情報は、本製品の動作例、応用例を説明するものであり、その使用に際して弊社および第三者の知的財産権その他の権利に対する保証または実施権の許諾を行うものではありません。お客様の機器設計において当該情報を使用される場合は、お客様の責任において行って頂くとともに、当該情報の使用に起因してお客様または第三者に生じた損害に対し、弊社はその責任を負うものではありません。
2. 本製品は、医療機器、航空宇宙用機器、輸送機器、交通信号機器、燃焼機器、原子力制御用機器、各種安全装置など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に使用されることを意図しておらず、保証もされていません。そのため、別途弊社より書面で許諾された場合を除き、これらの用途に本製品を使用しないでください。万が一、これらの用途に本製品を使用された場合、弊社は、当該使用から生ずる損害等の責任を一切負うものではありません。
3. 弊社は品質、信頼性の向上に努めておりますが、電子製品は一般に誤作動または故障する場合があります。本製品をご使用頂く場合は、本製品の誤作動や故障により、生命、身体、財産等が侵害されることのないよう、お客様の責任において、本製品を搭載されるお客様の製品に必要な安全設計を行うことをお願いします。
4. 本製品および本書記載の技術情報を、大量破壊兵器の開発等の目的、軍事利用の目的、あるいはその他軍用途の目的で使用しないでください。本製品および本書記載の技術情報を輸出または非居住者に提供する場合は、「外国為替及び外国貿易法」その他の適用ある輸出関連法令を遵守し、必要な手続を行ってください。本製品および本書記載の技術情報を国内外の法令および規則により製造、使用、販売を禁止されている機器・システムに使用しないでください。
5. 本製品の環境適合性等の詳細につきましては、製品個別に必ず弊社営業担当までお問合せください。本製品のご使用に際しては、特定の物質の含有・使用を規制する RoHS 指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようにご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、弊社は一切の責任を負いかねます。
6. お客様の転売等によりこの注意事項に反して本製品が使用され、その使用から損害等が生じた場合はお客様にて当該損害をご負担または補償して頂きますのでご了承ください。
7. 本書の全部または一部を、弊社の事前の書面による承諾なしに、転載または複製することを禁じます。

Rev. 1